

Máquinas de Estados Finitas Incompletamente Especificadas (ISFSMs) são modelos amplamente empregados para descrever sistemas digitais seqüenciais síncronos no nível lógico de abstração. FPGAs são dispositivos programáveis capazes de permitir a implementação eficiente de sistemas digitais de grande porte. O mapeamento de descrições lógicas para implementação sobre tais dispositivos requer o uso de técnicas de decomposição funcional adequadas. Nos últimos anos, diversas técnicas foram publicadas apoiadas na decomposição clássica de Ashenurst e Roth & Karp. O problema de decomposição funcional foi relacionado por Murgai com o problema de codificação. Murgai propôs um algoritmo de decomposição ótima usando técnicas de codificação, aplicável a Máquinas de Estados Finitas Completamente Especificadas (CSFSMs). A maioria das FSMs encontradas em sistemas digitais são ISFSMs, raramente sendo útil lidar com CSFSMs durante o projeto de sistemas reais. Neste trabalho, propomos a generalização de técnicas de decomposição funcional automatizada para tratar ISFSMs, mediante emprego do paradigma de codificação Booleana restrita proposto por Calzans. Este paradigma permite considerar as inespecificações na descrição original do sistema, ao contrário de abordagens anteriores. O paradigma propõe também um arcabouço formal, baseado no conceito de pseudo-dicotomias, para representação das restrições que definem problemas de codificação. Ele permite que as restrições sejam tratadas de forma independente da natureza do problema original sendo assim aplicável a uma gama de problemas. O alvo da decomposição é prover um auxílio na otimização de sistemas digitais voltado para a implementação sobre FPGAs com Look-Up Tables (LUTs).