

O projeto de circuitos analógicos integrados com o uso de uma tecnologia digital faz necessária a existência de meios confiáveis para a testabilidade dos protótipos implementados. Desta forma, neste trabalho foram realizadas simulações das atuais estruturas de acesso aos circuitos (*pads*), que foram desenvolvidas para a utilização em circuitos digitais. Uma maior atenção foi dada ao *Pad* de saída o qual deve possuir uma boa capacidade de fornecer corrente à carga. Os resultados obtidos não foram satisfatórios uma vez que para uma pequena excursão de sinal na entrada do amplificador de corrente observou-se a saturação de sua saída, fato que é indesejável em circuitos analógicos. Assim, projetou-se uma nova estrutura que emprega um amplificador operacional do tipo Miller na configuração seguidor de tensão, que foi utilizado como amplificador de corrente. Para tanto, utilizou-se um circuito que fora projetado anteriormente dentro do grupo de microeletrônica do CPGCC. Após algumas variações paramétricas, foram obtidos bons resultados para cargas até 200pF. Esta nova estrutura foi enviada para fabricação via Projeto Multiusuário (PMU) oferecida pela Fundação Centro Tecnológico para Informática (FCTI- Campinas, SP). Outras configurações estão sendo avaliadas no intuito de melhorar-se a capacidade de corrente para o *Pad* de saída enquanto espera-se o circuito para testes. (CNPq)