

**098****TESTES E DESENVOLVIMENTO DE ROTINAS PARA ROTEAMENTO DE CIRCUITOS VLSI.** *C.D. Schneider, M. Johann, R.A.L. Reis* (orientador). (CPGCC - Instituto de Informática - UFRGS)

O Grupo de Microeletrônica do CGGCC da UFRGS desenvolve o projeto TRANCA, que visa sintetizar automaticamente circuitos em lógica aleatória através de uma metodologia original para roteamento full over-the-cell, economizando área e melhorando o desempenho. Para a realização do roteamento das conexões dos circuitos gerados segundo esta metodologia, é utilizado um sistema de roteamento chamado MARTE, que trabalha com transparência de blocos. Foram feitos vários testes com as opções do sistema para otimização do roteamento. Os resultados foram sendo compilados em tabelas cuja observação permitiu estabelecer seqüências de opções melhores e compreender o comportamento do sistema tratando circuitos de diferentes tamanhos. Estão sendo desenvolvidas rotinas de software para leitura e manipulação de dados a serem utilizadas em novas estratégias de roteamento e sua integração com os demais módulos do sistema de síntese TRAMOII.(CNPq)