



Interface de comunicação IR para um controle remoto em um SoC de TV Digital

Eduardo Augusto da Costa, Altamiro Susin
eduardo.augusto@ufrgs.br

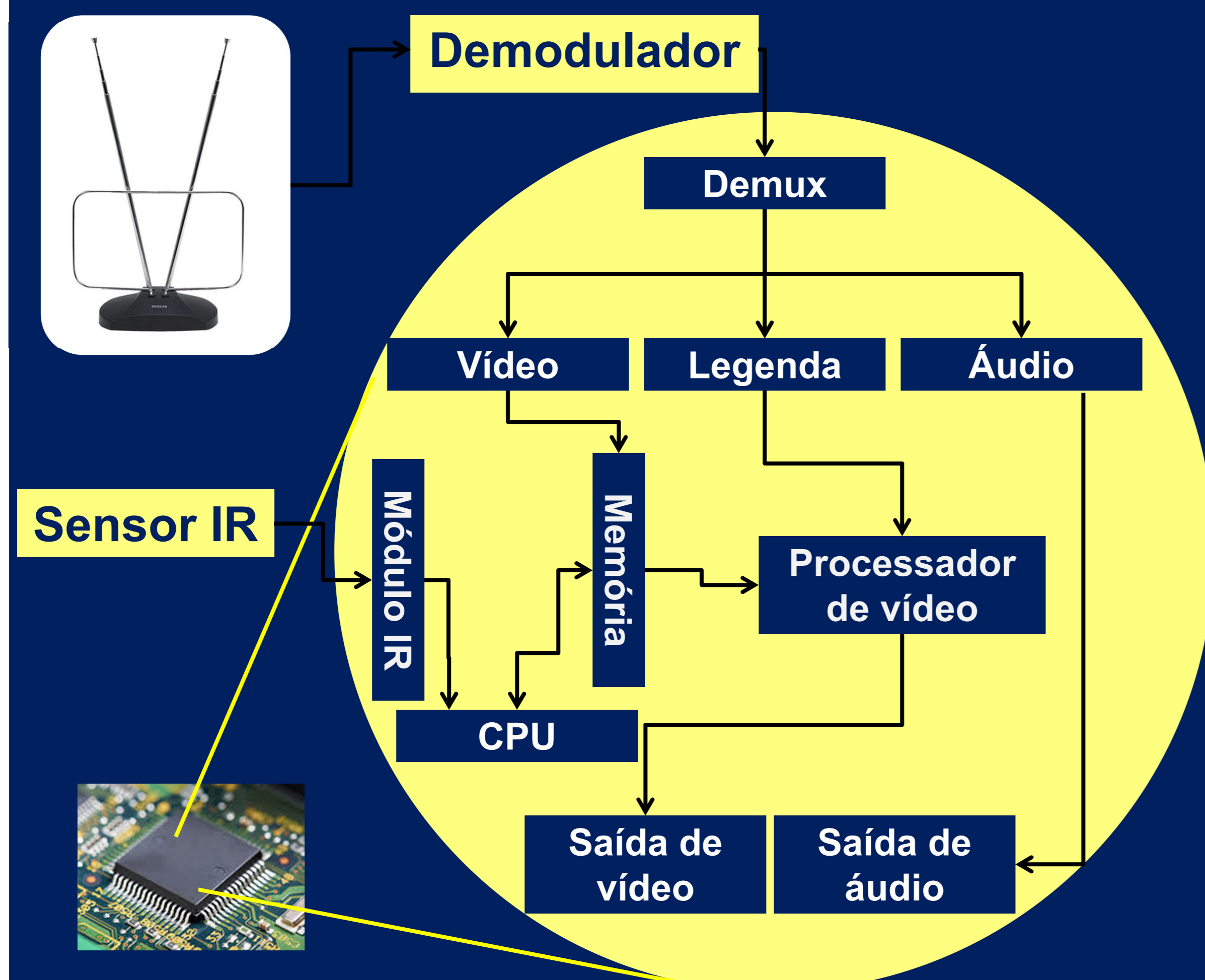
Um terminal de acesso para televisão digital, precisa de uma interface para controle e interação com o usuário. A simplicidade desta interface é obtida através da composição das funcionalidades de elementos de hardware e software. Neste trabalho é tratada a comunicação entre um controle remoto e a CPU do T.A., desde a implementação do hardware até a API de comunicação.

1. Interação

Um **terminal de acesso (T.A.) para televisão digital** ou, em inglês, Set-Top Box, precisa de **uma interface para controle e interação com o usuário**. Como continuação da implementação de uma **interface de comunicação IR** para um sistema em um chip, foi tratada nesse trabalho a comunicação entre um controle remoto e o SoC (do inglês System-on-chip) de um T.A. compatível com o padrão ISDB-T.

2. SoC

Segundo a Virtual Socket Interface (VSI) Alliance, um sistema em um chip (**System on Chip**) é um **sistema altíssimamente integrado**; de uma forma mais específica, pode-se definir um SoC como sendo então um **circuito integrado complexo** que junta a **maior parte dos elementos de um produto-final em um chip único**. O dispositivo deste trabalho (o receptor infra vermelho) faz parte de um SoC, sendo o receptor um periférico capaz de receber dados.



3. Projeto

O ponto de início desta trabalho foi um **módulo de hardware** descrito em VHDL (VHSIC Hardware Description Language). Esse módulo tem a **função de receber o sinal externo** (provindo de uma placa com um sensor infravermelho), **demodular e preparar os bytes de dados** para o SoC. O módulo estava implementado em uma placa com um FPGA (field-programmable gate array) Virtex 5 da Xilinx. Esse módulo já contava com um driver (programando em C) para parametrização e acesso aos dados do módulo.

Devido à migração do projeto de hardware para a plataforma ML605 com FPGA Virtex 6, a primeira etapa foi **portar esse módulo para a nova placa de desenvolvimento**. Essa etapa envolveu **adaptações no VHDL do próprio módulo, integração ao VHDL do processador LEON-III** (processador de arquitetura SPARC-V8) – utilizado no SoC –, **simulações** com o software Modelsim, **operações de síntese e testes** na placa de desenvolvimento.

A segunda etapa foi de **integração com o software de controle do SoC**, que inclusive inclui uma biblioteca gráfica para exibição dos menus. Foi **desenvolvida uma API** (Application Programming Interface) para adequação ao software. Nesta API foi **criada uma FIFO** (First-In-First-Out) para os dados do controle. Os dados recebidos ficam disponíveis ao restante do software por um determinado tempo. Caso algum dado não seja usado nesse intervalo de tempo, ele é descartado. Esse **software da FIFO foi integrado ao driver**. Essa etapa envolveu testes no SoC sintetizado.

4. Resultados

Os resultados foram satisfatórios, tendo agora, no conjunto dos trabalhos desenvolvidos no LaPSI, os menus da interface com o usuário de fato funcionando por controle remoto, no SoC em uma placa VIRTEX 6.

Software (Aplicação)

Software (Driver + API)

Hardware
(FPGA: SoC)

Hardware
(Placa dedicada)

Referências

Badawy, Wael; Jullien, Graham A. System-on-Chip for Real-Time Applications; Kluwer Academic Publishers.

Dargie, Walteneus. Fundamentals of wireless sensor networks : theory and practice / Walteneus Dargie, Christian Poellabauer.

Negreiros, M.; Klein, H. A.; Bonatto, A. C.; Soares, A. B.; Susin, A. A. Towards a Video Processing Architecture for SBTVD, 2012 IEEE.