

MINISTÉRIO DA EDUCAÇÃO E DO DESPORTO  
UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA METALÚRGICA E DOS  
MATERIAIS - PPGEMM

**INSTRUMENTO PARA MEDIDA DIGITAL DE POTÊNCIA E VALOR EFICAZ  
DE CORRENTE E TENSÃO DISTORCIDAS**

por

Eric Ericson Fabris  
Engenheiro Eletricista (UFRGS, 1988)

Trabalho realizado no Departamento de Engenharia Elétrica da Escola de Engenharia da UFRGS, dentro do Programa de Pós-Graduação em Engenharia Metalúrgica e dos Materiais - PPGEMM.

Porto Alegre  
1994

# **INSTRUMENTO PARA MEDIDA DIGITAL DE POTÊNCIA E VALOR EFICAZ DE CORRENTE E TENSÃO DISTORCIDAS**

## **DISSERTAÇÃO**

Apresentada ao Programa de Pós-Graduação em Engenharia Metalúrgica e dos  
Materiais - PPGEMM, como parte dos requisitos para obtenção do Título de

**Mestre em Engenharia**

**Área de Concentração: Ciência dos Materiais / Instrumentação Eletroeletrônica**

por

**Eric Ericson Fabris**  
**Engenheiro Eletricista**

Esta DISSERTAÇÃO foi julgada adequada para a obtenção do título de Mestre em Engenharia, Área de Concentração em Ciência dos Materiais / Instrumentação Eletro-Eletrônica, e aprovada, na sua fase final, pelo Orientador e pela Banca Examinadora do Curso de Pós-Graduação.

Orientador:

Prof. Ildon Borchardt  
Doutor em Ciências - PPGEMM / UFRGS

Banca Examinadora:

Prof. Vilmar Trevisan  
Doutor em Matemática - Instituto de Matemática / UFRGS

Prof. Marco Túllio Menna Barreto de Vilhena  
Doutor em Fenômenos de Transporte - PPGEMM / UFRGS

Prof. Renato Machado de Brito  
Doutor em Engenharia - PPGEMM / UFRGS

Prof. Ildon Borchardt  
Doutor em Ciências - PPGEMM / UFRGS

Prof. Fernando Fontes Barbosa  
Mestre em Ciências e Engenharia Elétrica - DELET / UFRGS

Coordenador do PPGEMM  
Telmo Roberto Strohaecker  
Doutor em Engenharia

**À minha esposa e à minha família**

**Agradecimentos:**

À minha esposa, Liliane, que, com muito paciência, acompanhou esta jornada.

Aos meus pais e irmãos com quem eu sempre posso contar.

Ao colega, professor e orientador Prof. Ildon Borchardt que muito auxiliou na estruturação deste trabalho, e por tudo o que tem feito pelo nosso curso e pela instrumentação no Brasil.

Ao amigo, colega, professor e co-orientador Fernando Fontes Barbosa, que em muito colaborou na execução do trabalho.

Aos amigos e colegas Alceu Heinki Frigieri, Hamilton Duarte Klimach e Thomas Weihmann ("in memorian"), por toda a colaboração dada, sempre com muita presteza.

Ao Departamento de Engenharia Elétrica da UFRGS, por todo o suporte obtido.

A todas as pessoas que, de alguma forma, contribuíram para o desenvolvimento deste trabalho.

E, finalmente, um agradecimento especial à FAPERGS, pelo financiamento que permitiu que este projeto fosse realizado.

## SUMÁRIO

<b>LISTA DE FIGURAS.....</b>	<b>viii</b>
<b>LISTA DE TABELAS.....</b>	<b>xi</b>
<b>GLOSSÁRIO.....</b>	<b>xii</b>
<b>RESUMO.....</b>	<b>xiii</b>
<b>ABSTRACT.....</b>	<b>xiv</b>
<b>1 INTRODUÇÃO.....</b>	<b>1</b>
<b>2 FUNDAMENTOS.....</b>	<b>4</b>
<b>2.1 Definição de potência.....</b>	<b>4</b>
<b>2.2 Algumas técnicas de medida de potência.....</b>	<b>8</b>
2.2.1 Método eletrodinâmico.....	8
2.2.2 Método de conversão térmica.....	10
2.2.3 Técnicas eletrônicas.....	13
2.2.3.1 Multiplicadores analógicos.....	13
2.2.3.2 Rampa-dupla.....	14
2.2.3.3 Altura-largura de pulso.....	15
2.2.4 Método digital.....	17
<b>2.3 Justificativa da técnica adotada.....</b>	<b>19</b>
<b>3 ARQUITETURA DO INSTRUMENTO.....</b>	<b>21</b>
<b>3.1 Considerações iniciais.....</b>	<b>21</b>
<b>3.2 Descrição da arquitetura.....</b>	<b>25</b>
3.2.1 Detalhamento da estrutura funcional.....	27
3.2.2 Detalhamento da arquitetura eletrônica.....	29
3.2.2.1 Detalhamento da interface analógica.....	29
3.2.2.2 Detalhamento do bloco digital e interface com o usuário.....	34
<b>4 IMPLEMENTAÇÃO.....</b>	<b>37</b>
<b>4.1 Desenvolvimento do algoritmo de medida.....</b>	<b>37</b>
4.1.1 Projeto do decimador temporal.....	41
4.1.2 Algoritmo de extração de raiz quadrada.....	51
4.1.3 Simulação do algoritmo proposto.....	52
4.1.4 Requisitos do sistema de processamento.....	56
<b>4.2 Desenvolvimento do sistema eletrônico.....</b>	<b>59</b>
4.2.1 Interface analógica.....	59
4.2.1.1 Sistema de conversão analógico para digital.....	59

4.2.1.2	Condicionador de sinal de entrada .....	60
4.2.1.3	Isolamento elétrico .....	65
4.2.1.4	Fontes de alimentação e referência.....	66
4.2.2	Bloco digital.....	66
4.3	Algoritmo implementado.....	69
<b>5</b>	<b>RESULTADOS OBTIDOS .....</b>	<b>71</b>
5.1	Calibração e análise de desempenho dos canais de aquisição.....	71
5.1.1	Desempenho estático .....	72
5.1.2	Desempenho dinâmico .....	72
5.2	Resultados comparativos .....	80
5.3	Considerações finais.....	83
<b>6</b>	<b>CONCLUSÃO .....</b>	<b>84</b>
<b>7</b>	<b>SUGESTÕES PARA TRABALHOS FUTUROS .....</b>	<b>86</b>
	<b>ANEXO A - ERRO SISTEMÁTICO NO CÁLCULO DA POTÊNCIA</b>	<b>87</b>
	<b>ANEXO B - LISTAGEM DE PROGRAMAS .....</b>	<b>91</b>
B.1	Rotinas de simulação do algoritmo proposto.....	91
B.2	Rotinas em <i>assembler</i> do DSP56001 .....	93
	<b>ANEXO C - DIAGRAMAS ESQUEMÁTICOS .....</b>	<b>98</b>
	<b>REFERÊNCIAS BIBLIOGRÁFICAS .....</b>	<b>102</b>

## LISTA DE FIGURAS

2.1	(a) Triângulo de Potências e (b) Circuito elétrico monofásico. ....	5
2.2	Diagrama esquemático da estrutura interna de um wattímetro eletrodinâmico e sua conexão para medir potência ativa em um sistema monofásico. ....	9
2.3	Conversor térmico. ....	11
2.4	Diagrama esquemático de um wattímetro baseado em dois conversores térmicos [9]. ....	12
2.5	Diagrama em blocos da estrutura básica de um instrumento para medida de potência empregando multiplicadores eletrônicos e conversores <b>RMS-DC</b> . ....	13
2.6	Diagrama temporal do multiplicador baseado no conversor rampa-dupla. ....	15
2.7	Diagrama esquemático simplificado de um wattímetro TDM [24]. ....	16
2.8	Diagrama em blocos de um wattímetro digital. ....	18
3.1	Resposta em freqüência da janela retangular, $N=11$ e $F=f/f_s$ . ....	22
3.2	Diagrama em blocos da estrutura de processamento de um wattímetro digital convencional. ....	25
3.3	Diagrama funcional proposto para o instrumento. ....	26
3.4	Diagrama em blocos do <i>hardware</i> necessário ao presente wattímetro digital. ....	27
3.5	Características de um filtro passa baixas freqüências. ....	27
3.6	Arquitetura da interface analógica. ....	34
3.7	Arquitetura do sistema digital. ....	35
4.1	Resposta em freqüência do filtro <b>IIR</b> de ordem 7 com $F_n=2,91 \times 10^{-5}$ empregando aproximação de Chebyshev II. ....	40
4.2	Estrutura proposta para o processo de média. ....	41
4.3	Resposta esquemática do filtro decimador. ....	43
4.4	Estrutura dos filtros digitais: a) <b>IIR</b> (forma direta I) e b) <b>FIR</b> (forma direta) [32]. ....	43
4.5	Resposta em freqüência do filtro <b>IIR</b> , utilizando aproximação de Chebyshev inversa (tipo II), $N = 7$ e $W_n = 0,1157$ . ....	45
4.6	Resposta do filtro <b>FIR</b> empregando a janela otimizada para $N = 165$ e $F_h = 0,06$ ( $F = 2 * f / f_s$ ). ....	47

4.7	Respostas em frequência de filtros <b>FIR</b> com diferentes ordens (75, 95, 125 e 165) empregando a janela co-seno otimizada ( $F_H = 0,06$ ).	48
4.8	Resposta ao salto unitário dos dois filtros desenvolvidos, um empregando a estrutura <b>IIR</b> e o outro a <b>FIR</b> .	50
4.9	Diagrama em blocos do algoritmo acelerado para cálculo da raiz quadrada de <b>A</b> .	51
4.10	Resultado da simulação do algoritmo proposto para uma frequência de amostragem $f_s$ de 59991 Hz: a) $v(t)=\text{sen}(2000\pi t)$ ; b) $i(t)=\text{sen}(2000\pi t+30^\circ)$ ; c) Potência real teórica e calculada; d) Erro relativo no cálculo da potência real e e) evolução temporal do erro relativo para as diversas grandezas.	54
4.11	Resultado da simulação do algoritmo proposto para um sinal periódico com frequência fundamental de 60 Hz e frequência de amostragem $F_s$ de 59987 Hz: a) $i(t)$ , b) $v(t)$ , c) Potência real teórica e calculada; d) Erro relativo no cálculo da potência real; e e) evolução temporal do erro relativo para as diversas grandezas.	55
4.12	Efeito da quantização dos coeficientes do filtro digital, quantização em: a)16 bits e b)24 bits.	58
4.13	Circuito eletrônico do amplificador de entrada.	61
4.14	Arquitetura do sistema de desenvolvimento utilizado como base do bloco digital e interface com o usuário.	67
4.15	Diagrama esquemático do circuito utilizado para a introdução de um atraso $\delta$ no sinal de amostragem.	68
4.16	Diagrama esquemático da estrutura do programa implementado.	69
5.1	Avaliação da resposta plana da interface analógica para os ganhos: (a) $G = 1$ , (b) $G = 10$ , (c) $G = 5$ e (d) $G = 50$ .	74
5.2	Erro relativo na medida do valor eficaz em função da frequência: (a) ganho igual a 1x; e (b) ganho igual a 50x.	75
5.3	Desvio do fator de potência medido em relação ao ajustado: (a) ganhos 1x e 10x; e (b) ganhos 5x e 50x ( $\cos(\phi)_N = 0,707107$ ).	77
5.4	Desvio do fator de potência medido em relação ao ajustado: (a) ganhos 1x e 10x; e (b) ganhos 5x e 50x ( $\cos(\phi)_N = 0$ ).	78
5.5	Espectro de um sinal senoidal de 5 kHz adquirido através da interface analógica: (a) canal de tensão; e (b) canal de corrente (Ganho = 1x).	79
5.6	Espectro de um sinal senoidal de 5 kHz adquirido através da interface analógica: (a) canal de tensão; e (b) canal de corrente (Ganho = 50x).	80
5.7	Resultado de um ensaio empregando uma onda senoidal de corrente e uma onda triangular de tensão: (a) sinais de corrente e tensão; (b) evolução dos valores eficazes da corrente e tensão; (c) evolução temporal da potência útil e reativa; e (d) evolução temporal do $\cos(\phi)$ (frequência de 60 Hz e fase relativa de $60^\circ$ ).	81

5.8	Resultado de um ensaio empregando uma onda quadrada de corrente e uma onda triangular de tensão: (a) sinais de corrente e tensão; (b) evolução dos valores eficazes de corrente e tensão; (c) evolução temporal da potência útil e reativa; e (d) evolução temporal do $\cos(\phi)$ (frequência de 60 Hz e fase relativa de $60^\circ$ ).....	82
C.1	Diagrama esquemático da interface analógica.....	99
C.2	Diagrama esquemático da interface digital - Parte I.....	100
C.3	Diagrama esquemático da interface digital - Parte II.....	101

## LISTA DE TABELAS

3.1	Características básicas do instrumento. ....	30
4.1	Características da resposta em frequência do filtro Chebishev II.....	39
4.2	Características de resposta em frequência e taxa de entrada e saída de cada estágio decimador. ....	42
4.3	Características de desempenho de uma célula do decimador empregando o filtro <b>FIR</b> ou o <b>IIR</b> . ....	49
4.4	Valores dos coeficientes de aceleração para os diversos intervalos de valores de <b>A</b> . ....	52
4.5	Composição espectral dos sinais de tensão e corrente referente à figura 4.11. ....	56
4.6	Requisitos de processamento do sistema digital total e parcial de cada estágio ....	57
4.7	Características do conversor <b>A/D</b> AD7872KN. ....	60
4.8	Características principais do <b>ADOP37GP</b> (Burr-Brown). ....	61
4.9	Distribuição de ganhos e valores de pico máximo do sinal de entrada do condicionador de entrada. ....	62
4.10	Desempenho projetado para o condicionador de entrada ( $R_f = 10k\Omega$ e $C_f = 10pF$ ). ....	64
4.11	Estimativa do ruído intrínseco da interface analógica, referente à entrada do conversor <b>A/D</b> . ....	65
5.1	Relação dos ganhos reais de cada canal. ....	72
5.2	Resumo dos resultados do ensaio da figura 5.7. ....	81
5.3	Resumo dos resultados do ensaio da figura 5.8. ....	82

## GLOSSÁRIO

A/D .....	análogo/digital
ADC .....	conversor analógico-digital ( <i>analog to digital converter</i> )
<i>aliasing</i> .....	perda de informação por baixa frequência de amostragem
<i>assembler</i> .....	montador para linguagem de máquina de microprocessadores
AM .....	modulação em amplitude ( <i>amplitude modulation</i> )
<i>buffer</i> .....	reforçador de corrente/tensão
CA .....	corrente alternada
CC .....	corrente contínua
<i>cross-talk</i> .....	interferência mútua
DC .....	corrente contínua ( <i>direct current</i> )
<i>down-sampling</i> .....	rebaixamento da taxa de amostragem
FIR .....	resposta finita ao impulso ( <i>finite impulse response</i> )
FS .....	fundo de escala ( <i>full scale</i> )
<i>hardware</i> .....	circuito eletrônico
IIR .....	resposta infinita ao impulso ( <i>infinite impulse response</i> )
MOPS .....	milhões de operações por segundo
PLL .....	laço amarrado em fase ( <i>phase-locked loop</i> )
PWM .....	modulação por largura pulso ( <i>pulse width modulation</i> )
<i>offset</i> .....	pedestal, deslocamento
OPAMP .....	amplificador operacional ( <i>operational amplifier</i> )
PPM .....	partes por milhão
RMS .....	raiz quadrada da média dos quadrados ( <i>root mean squares</i> )
S/H .....	amostrador-retentor ( <i>sample-hold</i> )
<i>sample-hold</i> .....	amostrador-retentor
<i>sampling</i> .....	amostragem
<i>slew-rate</i> .....	taxa de subida
SNR .....	relação sinal ruído ( <i>signal to noise ratio</i> )
<i>software</i> .....	programa de computador / microprocessador
TDM .....	multiplicador por divisão no tempo ( <i>time division multiplier</i> )
<i>timer</i> .....	temporizador
<i>trigger</i> .....	gatilho
ULA .....	unidade lógica e aritmética

## RESUMO

Este trabalho descreve o projeto e a implementação do protótipo de um instrumento para medida digital da potência ativa e reativa e dos valores **RMS** da corrente e tensão, visando à utilização em sistemas elétricos monofásicos com sinais distorcidos. O instrumento propõe-se a medir tais grandezas com precisão melhor que 0,05% do fundo de escala para sinais de entrada cujos espectros estejam compreendidos entre 1 e 20.000 Hz.

Inicialmente, as definições das grandezas a serem medidas são estendidas para a situação em que os sinais não são senoidais (distorcidos). Em seqüência, são apresentadas a descrição e análise sucinta de algumas técnicas empregadas nas medidas destas grandezas, listando-se, ainda, as razões que levaram à adoção da abordagem digital com amostragem assíncrona dos sinais de tensão e corrente. Uma estrutura funcional baseada em técnicas de processamento digital de sinais é proposta, simulada e implementada, desenvolvendo-se, também, uma arquitetura eletrônica para a implementação do protótipo do instrumento. O resultado foi um instrumento de estrutura simples, robusto e de baixo custo.

Finalmente, são apresentados os resultados obtidos a partir da implementação efetuada, demonstrando que a precisão de 0,05% nas medidas do valor RMS é assegurada para toda a faixa desejada. Para as medidas de potência até 2 kHz foi obtida uma precisão de 0,05%. Acima dessa freqüência, os resultados não são conclusivos devido às incertezas dos padrões disponíveis no momento dos ensaios. Pode-se afirmar, entretanto, que a precisão nessa faixa é melhor que 0,2%.

## ABSTRACT

The purpose of this work is to describe the design and implementation of an instrument for the measurement of active and reactive power and **RMS** values of current and voltage signals based on digital signal processing techniques. The instrument is designed to have an accuracy better than 0,05% **FS** for distorted (non-*sinusoidal*) signals of current and voltage in the spectrum of 1 to 20000 Hz.

First of all, the definition of power and **RMS** values for distorted signals are stated. Some techniques of power and **RMS** value measurement are listed and analysed. A technique based on asynchronous sampling of the current and voltage signals is suggested. A functional structure and a hardware architecture for carrying out the adopted technique is proposed, simulated and implemented. The result of this implementation is a robust instrument of simple structure and low cost.

The results of the implementation are presented. For the measurements of the **RMS** value the accuracy is 0,05% **FS** over the range of frequencies of interest. The accuracy for power measurements is 0,05% **FS** up to 2 kHz. The results for frequencies greater than 2 kHz is not conclusive, because the uncertainties of the standards available during the calibration process mask those results. It is possible to state that the accuracy of these measurements is better than 0,2%.

# 1 INTRODUÇÃO

As técnicas de medida e o conceito de potência em sistemas elétricos sob excitação senoidal têm suas bases muito bem estabelecidas. O interesse pelas características de sistemas elétricos com formas de ondas distorcidas sofreu um incremento no início deste século quando começaram a surgir os primeiros trabalhos voltados à análise e à definição de grandezas como potência ativa, reativa e aparente para sistemas deste tipo. Esses trabalhos iniciais tiveram um caráter mais científico do que aplicado, pois fontes de sinais distorcidos não eram muito difundidas na época. Com o surgimento de cargas não lineares (geradoras de harmônicas) no sistema elétrico, houve um incentivo extra aos estudos no sentido de conceituar e estabelecer técnicas de medida adequadas tanto aos sistemas elétricos senoidais como aos distorcidos. Uma das principais alavancas deste processo de pesquisa e desenvolvimento foi o surgimento e emprego em larga escala dos dispositivos de chaveamento de potência em estado sólido; com isso, a transmissão e geração de sinais de potência distorcidos subiram drasticamente. A partir desse momento, questões como a definição de potência, propriedades e técnicas para medir as grandezas elétricas desses sistemas começaram a ter maior importância, tanto em nível teórico como aplicado [1, 5].

Para acompanhar este desenvolvimento, as técnicas e instrumentos de medida de potência elétrica vêm sofrendo um constante aperfeiçoamento, visando, principalmente, à ampliação do espectro de frequência de operação e ao aumento da precisão dos equipamentos. A busca por um espectro mais amplo é oriundo, em grande parte, da evolução das técnicas de acionamento elétrico, as quais vêm difundindo cada vez mais a utilização de equipamentos que empregam alguma forma de retificador, inversor ou compensador estático. Esses equipamentos apresentam uma característica de carga não linear que pode ser observada através do surgimento de raias no espectro da corrente por eles absorvida, componentes essas não presentes na tensão de excitação. A necessidade de melhor caracterizar a eficiência e o fator de potência desses sistemas também vem influenciando o surgimento de novas arquiteturas ou o aperfeiçoamento das já existentes para a medida de potência elétrica [1,2,3,4].

Além dos fatos mencionados acima, a evolução constante dos equipamentos comerciais e mesmo a necessidade de instrumentos que operem com grande

precisão em fatores de potência próximos de zero, leva à adequação dos padrões de transferência capazes de calibrar estes instrumentos. Existem hoje instrumentos, em nível de laboratório de aferição, que operam na faixa de frequência de 0 a 200 kHz, com precisão chegando a 10 ppm [9].

Este trabalho de pesquisa teve sua origem em uma necessidade do Laboratório de Máquinas Elétricas do Departamento de Engenharia Elétrica desta Universidade. Na época, aquele Grupo de Pesquisa necessitava de um equipamento para efetuar análise de desempenho de transformadores de medição confeccionados com metal amorfo; desempenho esse relacionado com grandezas como a razão de transformação (módulo e fase), corrente de magnetização e as perdas. A fim de suprir essa necessidade, seria suficiente um instrumento capaz de realizar medidas de potência e valores eficazes dos sinais de corrente e tensão monofásicos, estando esses sinais limitados à faixa de 20 a 500 Hz. A precisão básica deveria ser superior a 0,05% **FS**. Uma outra característica interessante para o Grupo era que o instrumento tivesse alguma interface que possibilitasse a automatização de ensaios. Essa última característica vem ao encontro da difusão de sistemas automatizados de teste, supervisão e controle, os quais têm imposto a capacidade de conexão com redes de instrumentos e/ou malhas de controle e supervisão aos equipamentos modernos.

A partir desses requisitos passou-se a estudar algumas técnicas de medida e arquiteturas de instrumentos capazes de realizar as tarefas acima. Concluído o estudo inicial, constatou-se que ampliando a faixa de operação em frequência o instrumento teria uma gama maior de utilização, principalmente na medida das grandezas acima em sistemas distorcidos. Assim, decidiu-se ampliar essa faixa para o intervalo de frequências compreendido entre 1 e 20.000 Hz (faixa de áudio). Adicionando às características mencionadas, foi estabelecida como uma característica secundária a versatilidade, entendendo-se por versatilidade a capacidade de alteração da função do instrumento sem modificar sua arquitetura de **hardware**.

Com as condições de contorno delineadas acima, retomou-se o estudo de técnicas e arquiteturas que viabilizassem a obtenção do referido instrumento. Finalizada a fase preliminar de estudo, optou-se por uma arquitetura digital empregando a amostragem assíncrona, pois através dessa topologia poderia ser obtido um equipamento robusto (sem partes mecânicas) e de eletrônica simples. Para viabilizar a utilização da amostragem assíncrona, foi necessário o

desenvolvimento de um algoritmo fundamentado em técnicas empregadas no processamento digital de sinais.

Este trabalho, por sua vez, descreve o projeto e o desenvolvimento do protótipo do instrumento cujas características foram comentadas acima. Além do projeto e desenvolvimento, são apresentados, também, os resultados oriundos da simulação do algoritmo proposto, bem como os resultados práticos obtidos através da implementação efetuada.

O protótipo descrito neste trabalho não tem a intenção de ser um padrão de transferência entre laboratórios, mas sim um instrumento de alto desempenho, versátil, robusto e de baixo custo, que auxilie no processo de medida de potência elétrica na faixa de frequências de áudio.

O trabalho em pauta está organizado em sete capítulos, incluindo esta introdução. No Capítulo 2, são apresentados alguns fundamentos necessários ao desenvolvimento do trabalho, bem como são analisadas, de modo sucinto, diversas técnicas de medida das grandezas em questão. Os aspectos relativos à definição matemática e física de potência em sistemas elétricos distorcidos baseada no domínio tempo são abordados, apresentando-se, também, as definições matemáticas tanto para o domínio tempo discreto como contínuo. A arquitetura proposta para o instrumento é descrita no Capítulo 3, fazendo-se uma análise tanto da estrutura funcional do protótipo como das características necessárias a cada bloco integrante do equipamento. No Capítulo 4, é apresentada a implementação das diversas partes descritas no Capítulo 3. Os resultados obtidos e a análise dos mesmos constam do Capítulo 5; no Capítulo 6 são apresentados os comentários finais e, no Capítulo 7, são feitas algumas sugestões para melhorias futuras.

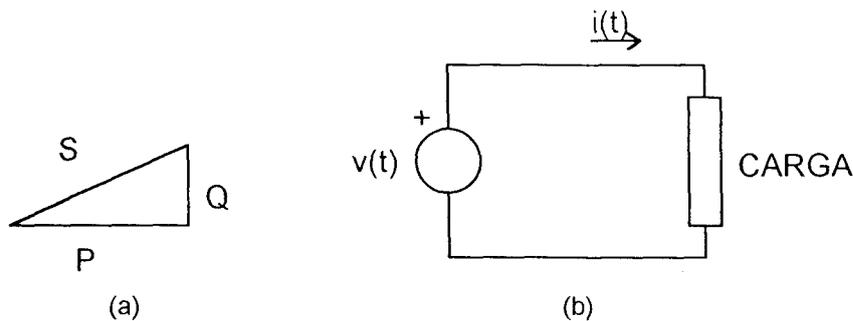
## 2 FUNDAMENTOS

### 2.1 Definição de Potência

Existem duas abordagens distintas para a definição de potência em uma carga elétrica com as formas de onda de corrente e tensão distorcidas, uma baseada na expansão harmônica (análise de Fourier) [6] e outra na generalização do conceito de "em fase" e "em quadratura" para formas de ondas periódicas gerais [7].

A primeira está relacionada com a decomposição espectral dos sinais de corrente e tensão, e, a partir desta decomposição, a análise da superposição do efeito de cada componente harmônica separadamente é realizada. Esta forma de definir potência dificulta a medida das grandezas a partir de sua definição, pois a passagem do domínio tempo para o freqüência gera algumas dificuldades práticas [32, 33].

A abordagem adotada no trabalho em pauta foi a segunda por implicar em uma análise do sinal no domínio tempo (operacionalmente mais direta) e estar ligada diretamente com o significado físico do fluxo de energia entre a carga e a fonte. Seguindo esta linha, pode-se dividir a potência consumida por um sistema qualquer em duas parcelas: **potência ativa - P** (real ou em fase) e **potência reativa - Q** (imaginária ou em quadratura). A potência ativa é a parcela que define o fluxo de energia realmente consumido pela carga (convertida em calor, trabalho, etc.). A potência reativa representa o fluxo de energia ora armazenado pela carga ora devolvido ao sistema (fluxo de energia oscilante). As parcelas ativa e reativa da potência são os catetos de um triângulo conhecido como **triângulo de potência**, onde a hipotenusa deste é denominada de **potência aparente - S**, conforme a figura 2.1a.



$$S^2 = P^2 + Q^2 \quad (2.1)$$

Figura 2.1 - (a) Triângulo de Potências e (b) Circuito elétrico monofásico.

Dado um sistema monofásico como o da figura 2.1b, onde  $i(t)$  e  $v(t)$  são a corrente e a tensão respectivamente, define-se as potências instantânea  $p(t)$  e média  $P$  absorvida pela carga como:

$$p(t) = i(t) \cdot v(t) , \quad (2.2)$$

$$P = \frac{1}{T} \int_0^T i(t) \cdot v(t) dt . \quad (2.3)$$

A potência instantânea representa a taxa momentânea de energia entre a fonte e a carga, enquanto que a potência média representa o fluxo de energia efetivamente consumido pela carga, ou seja, é igual à potência ativa no sistema.

Objetivando melhor sintetizar as características das formas de onda de corrente e tensão utiliza-se seus respectivos valores **RMS**. A razão desta escolha está relacionada com a interpretação do valor **RMS** como sendo o módulo de uma corrente ou tensão constante (**DC**) equivalente que, quando aplicada sobre uma carga resistiva, produz a mesma potência média resultante da aplicação dos sinais originais sobre essa mesma carga [13]. Assim, os valores **RMS** dos sinais de corrente e tensão são dados por:

$$V_{\text{RMS}} = \sqrt{\frac{1}{T} \int_0^T v(t) \cdot v(t) dt} , \quad (2.4)$$

$$I_{RMS} = \sqrt{\frac{1}{T} \int_0^T i(t) \cdot i(t) dt} . \quad (2.5)$$

De posse desses valores obtém-se a potência aparente ou total como:

$$S = I_{RMS} \cdot V_{RMS} . \quad (2.6)$$

A partir do exposto acima a potência reativa é determinada da seguinte forma [7]:

$$Q = \sqrt{S^2 - P^2} . \quad (2.7)$$

Abaixo, será mostrada a aplicação destas definições ao sistema da figura 2.1b tomando-se os sinais de corrente e tensão não senoidais (distorcidos).

Sejam  $v(t)$  e  $i(t)$  periódicos, onde  $f_0$  é a frequência fundamental,  $V_p$  e  $I_q$  as amplitudes e  $\alpha_p$  e  $\alpha_q$  os ângulos de fase de cada harmônica de tensão e corrente, respectivamente, então esses sinais podem ser expressos por suas séries de Fourier, da forma mostrada pelas equações abaixo:

$$v(t) = \sum_{p=0}^N V_p \cos(2\pi p f_0 t + \alpha_p) , \quad (2.8)$$

$$i(t) = \sum_{q=0}^M I_q \cos(2\pi q f_0 t + \beta_q) . \quad (2.9)$$

A potência instantânea desenvolvida no sistema é expressa pela equação abaixo, tendo esta sido obtida a partir de (2.2).

$$p(t) = \frac{1}{2} \sum_{p=0}^M \sum_{q=0}^N V_p I_q \cdot \{ \cos[2\pi f_0(p-q)t + \alpha_p - \beta_q] + \cos[2\pi f_0(p+q)t + \alpha_p + \beta_q] \} \quad (2.10)$$

A multiplicação no domínio tempo leva a uma convolução dos espectros da tensão e da corrente no domínio frequência [6], o que pode ser observado também em (2.10). Supondo que  $M \geq N$ , aplicando (2.3) em (2.8) e (2.9) e lembrando que o valor de (2.3) é zero para  $p \neq q$ , tem-se o seguinte resultado:

$$P = \sum_{p=0}^N V_p I_p \cos(\alpha_p - \beta_p) . \quad (2.11)$$

Através de (2.11) conclui-se que a potência ativa é função única das amplitudes das harmônicas comuns à tensão e à corrente, bem como das fases relativas entre as mesmas.

Os valores **RMS** da corrente e tensão são apresentados abaixo, tendo sido obtidos pela aplicação da definição em (2.8) e (2.9). Conclui-se que os mesmos são a raiz quadrada da soma do valor médio quadrático de cada harmônica. Nestas condições:

$$V = \sqrt{\frac{1}{2} \sum_{p=0}^N V_p^2} , \quad (2.12)$$

$$I = \sqrt{\frac{1}{2} \sum_{q=0}^M I_q^2} . \quad (2.13)$$

Utilizando estes resultados, o fator de potência total é determinado da forma a seguir:

$$\cos(\phi) = \frac{P}{S} . \quad (2.14)$$

O modo pelo qual o fator de potência foi definido acima é idêntico ao utilizado nos sistemas senoidais, diferenciando-se apenas no significado do ângulo  $\phi$ . Para os sistemas senoidais, esse ângulo está relacionado com a defasagem angular (temporal) entre os sinais de corrente e tensão. Já, no contexto de sistemas com excitação distorcida, este ângulo reflete simplesmente a eficiência do sistema, não tendo uma conotação de diferença de fase entre os sinais citados.

O conjunto de definições expostas acima é suficiente para o desenvolvimento deste trabalho.

Além do modo como foram definidas as grandezas de interesse, foram estudados outros enfoques na forma de decomposição da potência em sistemas não senoidais. Dependendo do tipo de aplicação surge um modo mais conveniente de

desmembrá-la. A seguir são comentados brevemente alguns destes outros enfoques.

Em sistemas trifásicos, uma forma do problema ser abordado é através do emprego da transformação de Park [8,12], onde, de forma relativamente compacta, pode-se representar o comportamento do sistema, podendo este ser não-simétrico, desbalanceado, não senoidal, etc..

Nas situações onde o interesse é a compensação de componentes reativas de uma carga, a corrente (tomando como referência a tensão) é dividida em três parcelas: corrente ativa, corrente reativa e corrente residual. A **corrente ativa** é a parcela que está em fase com a tensão, como se a tensão fosse aplicada sobre um resistor equivalente. A **corrente reativa** é a parte que tem a mesma forma e fase de uma corrente que circula em um capacitor ou indutor equivalente excitado com a mesma tensão. A **corrente residual** é o que resta após a subtração da corrente total das duas parcelas anteriores, dando origem ao que é chamado de potência harmônica. Esta decomposição em três parcelas ortogonais, leva ao surgimento de um tetraedro de potência. A origem desta corrente residual é a presença de cargas que possuem características não lineares conectadas ao sistema [10,11].

## 2.2 Algumas técnicas de medida de potência

Pelo que foi exposto até o presente momento, pode-se deduzir que todos os métodos para medir potência elétrica devem propor alguma forma de multiplicar o sinal de corrente e de tensão do circuito e extrair a média deste produto. Este processo pode ser entendido como uma forma de transferência **CA** para **CC**. Estando coerente com a utilização de valores **RMS** para  $v(t)$  e  $i(t)$  em um sistema **CA**.

A seguir serão relacionados alguns métodos empregados na medida de potência em sistemas elétricos, sendo apenas apresentados o princípio de funcionamento e características principais.

### 2.2.1 Método eletrodinâmico

Esta técnica utiliza o princípio do eletrodinamômetro, o qual consiste de um arranjo de duas bobinas, uma fixa ou de campo, e outra móvel, conforme a figura 2.2. O funcionamento deste arranjo é similar ao motor série ou universal [12], isto é, ao passar uma corrente  $i_c$  pela bobina de campo, surge um campo magnético cuja densidade do fluxo magnético (**B**) é proporcional a esta corrente. Observa-se que o

mesmo envolve a bobina móvel. Ao circular uma corrente  $i_p$  através da bobina móvel surgirá um torque sobre a mesma. Este torque é proporcional ao produto da corrente  $i_p$  pela densidade de fluxo do campo magnético produzido pela bobina de campo. Supondo agora que o efeito indutivo da bobina de campo é desprezível e  $i_p$  é muito menor que  $i_c$ , tem-se que:

$$V = V_i, \quad i_p = \frac{V}{R} \quad \text{e} \quad i_c = i_i, \quad (2.15)$$

$$\text{torque instantâneo} \propto v(t) \cdot i(t), \quad (2.16)$$

$$\text{torque médio} \propto \int v(t) \cdot i(t) dt. \quad (2.17)$$

O fator de integração é dado pelas características inerciais e de amortecimento do conjunto. Sendo a frequência dos sinais de corrente e tensão suficientemente maiores que a frequência de corte do conjunto mecânico móvel, a indicação do instrumento será proporcional à potência real absorvida pelo circuito [13,14].

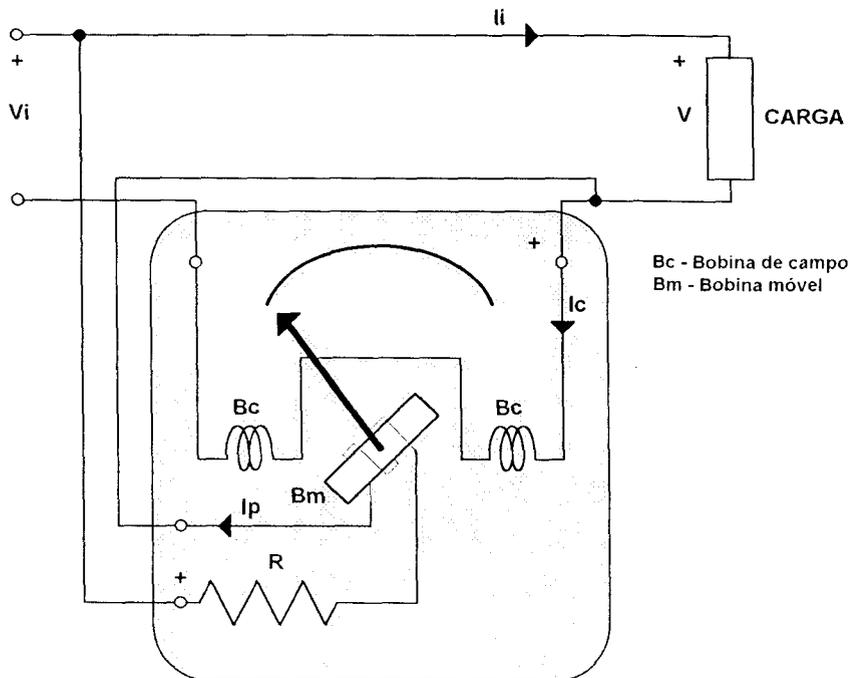


Figura 2.2 - Diagrama esquemático da estrutura interna de um wattímetro eletrodinâmico e sua conexão para medir potência ativa em um sistema monofásico.

No processo de análise acima, foram feitas algumas simplificações como, por exemplo, desprezar a influência de  $i_p$  no circuito de campo. Existem formas de compensar esta influência. No wattímetro compensado, é utilizada uma bobina secundária enrolada sobre a bobina de campo que procura anular a parcela do campo magnético gerada por  $i_p$  [13].

Sistemas de medição de potência real baseados no multiplicador eletrodinâmico podem chegar a precisões na casa dos 10 PPM, mas limitadas a freqüências relativamente baixas, menores que 1 kHz. Nesses casos o multiplicador eletrodinâmico é utilizado num sistema de detecção de nulo [15].

Esta mesma técnica pode ser utilizada para a medida do valor eficaz da corrente e tensão e da potência reativa.

No caso do valor eficaz, conecta-se a bobina de campo em série com a bobina móvel; por (2.17) tem-se um indicador do valor médio quadrático, bastando então utilizar uma escala quadrática.

Para utilização deste método na medida de potência reativa, introduz-se no circuito de potencial um defasador de  $90^\circ$  baseado num circuito resistor-indutor-capacitor. Esta técnica é bastante dependente da freqüência [13].

As maiores limitações deste método estão relacionadas com a resposta em freqüência, a estabilidade térmica e sensibilidade a campos magnéticos expúrios. Alteração de temperatura provoca alterações mecânicas do conjunto que afetam sensivelmente sua calibração. A interação magnética provoca distúrbios no campo gerado pela bobina fixa, incorrendo em erros [15].

### 2.2.2 Método de conversão térmica

Ao circular uma corrente por um resistor, pode ser observada a geração de calor devido ao efeito Joule, sendo que o método descrito a seguir baseia-se justamente nesse fenômeno. A idéia é fazer circular uma corrente por um conjunto resistor-termoelemento (sensor de temperatura), também denominado de conversor térmico, conforme a figura 2.3. A elevação de temperatura medida pelo termoelemento é proporcional ao valor médio quadrático da corrente que circula no resistor [13], ou seja, à potência dissipada no mesmo. Assim conclui-se que o conversor térmico apresenta uma função de transferência quadrática, em primeira análise.

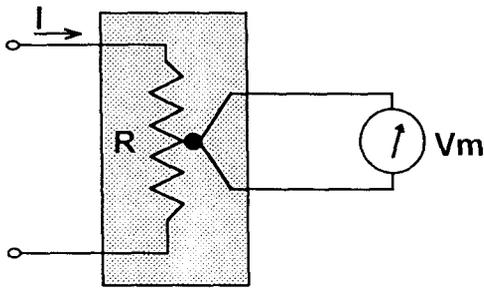


Figura 2.3 - Conversor térmico.

Utilizando-se o efeito não linear do conversor térmico (função quadrática), pode-se elaborar uma arquitetura nele baseada para medida da potência elétrica. Sejam  $i_c$  e  $i_v$ , duas correntes, sendo  $i_c$  proporcional a corrente na carga e  $i_v$  a tensão na carga. Pode-se estabelecer as seguintes relações:

$$(i_c + i_v)^2 = i_c^2 + 2i_c \cdot i_v + i_v^2, \quad (2.18)$$

$$(i_c - i_v)^2 = i_c^2 - 2i_c \cdot i_v + i_v^2, \text{ e} \quad (2.19)$$

$$(i_c + i_v)^2 - (i_c - i_v)^2 = 4i_c \cdot i_v. \quad (2.20)$$

O equacionamento acima apresentado é conhecido como método de multiplicação do quarto dos quadrados (**quarter squares method**).

Utilizando-se dois conversores térmicos (**F1** e **F2**), onde pelo primeiro passa  $i_c + i_v$  e pelo segundo  $i_c - i_v$ , e tomando-se a diferença de temperatura entre os dois, obtém-se uma leitura que é proporcional à potência média absorvida pela carga [9,13,15,16]. Na figura 2.4, é mostrada a arquitetura básica de um wattímetro utilizando o método do conversor térmico, onde **S** representa os sensores de temperatura dos elementos resistivos. Esta topologia é conhecida como wattímetro térmico diferencia.

Pode-se utilizar esta técnica para medida da potência reativa. Em [9] é proposta uma arquitetura capaz de realizar esta tarefa. Esta proposta baseia-se na defasagem de  $90^\circ$  no sinal de tensão e sua posterior multiplicação pela corrente. Para tanto é substituído o resistor  $R_v$ , da figura 2.4, por um capacitor **Cv** com perdas baixas. Como esta substituição provoca a dependência de  $i_v$  da composição espectral da tensão, são adicionados circuitos auxiliares que compensam este efeito.

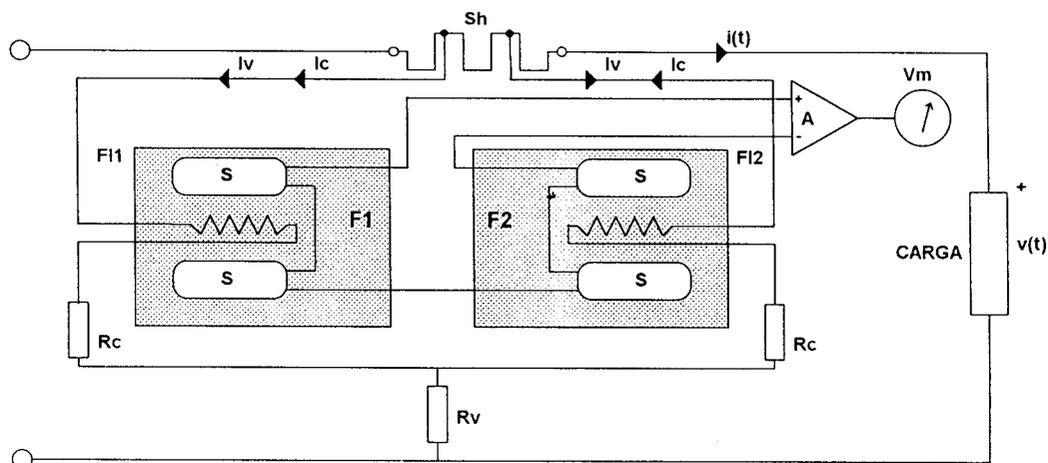


Figura 2.4 - Diagrama esquemático de um wattímetro baseado em dois conversores térmicos [9].

O emprego do conversor térmico na medida de grandezas elétricas **CA** é antigo, pois esta técnica impõe um carregamento menor no circuito do que o sistema eletrodinâmico, além de apresentar uma arquitetura relativamente simples. Por se tratar de um sistema resistivo ele tem sido empregado na medida de grandezas elétricas de sinais cuja frequência pode chegar a dezenas de MHz [13].

A utilização desta técnica em wattímetros de alta resolução traz alguns problemas de ordem prática. Um desses problemas é a dificuldade de se conseguir dois conversores iguais. Uma pequena diferença em suas funções de transferência leva ao surgimento em (2.20) de uma parcela que depende do quadrado da soma e da diferença de  $i_v$  e  $i_c$ , ou seja, uma dependência do ponto de operação do conversor térmico. No trabalho apresentado em [15], é feita uma análise deste problema e a solução adotada foi a aplicação da soma ora em **F1** ora em **F2** e o oposto para a diferença, sendo que do resultado deste conjunto de medidas é feita a média. Nesse trabalho os autores conseguiram uma precisão de **30 PPM** na faixa de 50-1000 Hz. O tempo necessário para uma medida foi de aproximadamente 5 s.

Em [9], o autor apresenta o resultado da implementação de um wattímetro térmico para ser usado como padrão de transferência entre laboratórios, com precisão de **10 PPM** na faixa de 0-200 kHz. Não é apresentada uma análise da precisão conseguida com a arquitetura utilizada para medida de potência reativa, apenas é comentado que a precisão é reduzida.

Pode-se observar que o cerne desta técnica é o conversor térmico. A qualidade de um wattímetro térmico depende diretamente do casamento das funções

de transferência dos dois conversores e seu grau de correlação com a função quadrática.

### 2.2.3 Técnicas eletrônicas

Neste item foram agrupadas algumas topologias baseadas em multiplicadores analógicos, rampa-dupla e altura-largura de pulso (TDM).

#### 2.2.3.1 Multiplicadores analógicos

Os multiplicadores analógicos são circuitos não lineares derivados de conversores logarítmicos e antilogarítmicos [17,18,19], em sua grande maioria. Na figura 2.5, é mostrada de forma simplificada uma arquitetura para medida de potência ativa e aparente utilizando multiplicadores e conversores **RMS-DC** [18,19]. O multiplicador **M1** realiza o produto entre os sinais proporcionais à corrente e à tensão; o filtro que segue **M1** funciona como um extrator de valor médio. O valor eficaz da corrente e tensão são necessários para a obtenção da potência aparente, sendo utilizados para tanto os conversores **RMS-DC RMS1** e **RMS2**, respectivamente. Vale lembrar que o conversor **RMS-DC** é um circuito cuja função de transferência é a extração do valor eficaz do sinal aplicado em sua entrada.

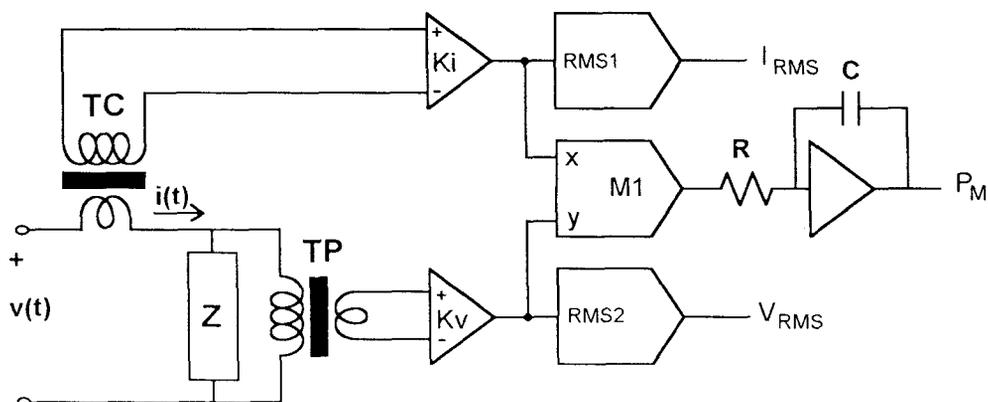


Figura 2.5 - Diagrama em blocos da estrutura básica de um instrumento para medida de potência empregando multiplicadores eletrônicos e conversores RMS-DC.

Encontraram-se na literatura algumas propostas de instrumentos ou condicionadores de sinal empregando esta técnica [7,20]. Em [20], é proposto o uso de um conversor de corrente reativa (**RCC**) a fim de extrair de  $i$  sua parte reativa e após obter diretamente a potência reativa, incorrendo em erro menor que o uso de

(2.7) na estrutura mostrada na figura 2.5. Vale observar que o método ora descrito tem como sua parte central o multiplicador [17, 18, 19] e, como será apresentado a seguir, sua maior fonte de erros.

Uma análise detalhada do desempenho de instrumentos baseados nesta topologia não foi encontrada na literatura pesquisada. Desta forma, partindo-se do fato do multiplicador ser a parte central desta técnica, fez-se uma análise da resposta em frequência e erro total dos multiplicadores disponíveis comercialmente. Entende-se aqui como sendo erro total o desvio da curva de transferência real da teórica. Entre os diversos fabricantes consultados que possuem multiplicadores de alta performance [17,18,38], constatou-se que os melhores multiplicadores apresentam erro total na faixa de 0,2% e largura de banda entre 1 a 3 MHz (com aumento do erro total para 1%). De posse destes dados, pode-se concluir que, com o emprego desses multiplicadores em um instrumento, dificilmente se conseguirá um instrumento com precisão melhor que 0,2%. Na hipótese de ser implementado um multiplicador discreto, os problemas de estabilidade térmica e garantia do erro total pequeno em função da frequência são de difícil solução, além de demandarem um tempo de engenharia relativamente grande [19,20].

### 2.2.3.2 Rampa-dupla

Esta técnica foi proposta em 1977 como sendo uma nova técnica de medida digital de potência. A topologia inicial foi baseada em dois conversores digitais do tipo rampa-dupla sincronizados [22, 33]. O primeiro conversor é disparado tendo em sua entrada o sinal de tensão  $V_{in}$  (figura 2.6), o qual é integrado durante o período  $T1$ . Após este intervalo de tempo, um sinal de referência  $V_{ref}$ , com polaridade contrária a  $V_{in}$ , é integrado até zero, o que leva ao tempo  $T2$ . No mesmo instante em que  $V_{ref}$  é aplicado, é disparado o segundo conversor com  $I_{in}$  em sua entrada.  $I_{in}$  é integrada durante  $T2$ . Após  $T2$ , uma referência de corrente  $I_{ref}$  é integrada até zero, dando origem ao tempo  $T3$ . Assim teremos o período  $T3$  proporcional ao valor médio de  $V_{in} \cdot I_{in}$ . A descrição apresentada acima ignora completamente o fato da tensão e corrente serem sinais que ora são positivos ora negativos. Em [22], são comentados possíveis caminhos para solucionar este e outros problemas intrínsecos ao método, tais como *offset* interno dos integradores e o longo tempo de medida ( $T1+T2+T3$ ).

Outra referência ao método é encontrada em [23]. Nesse caso, são empregados o método do quarto dos quadrados [14], um multiplicador baseado em rampa-dupla, processo de média digital e um sistema de amostragem e retenção sincronizado ao sinal de entrada. O processo, em linhas gerais, consiste na

amostragem da soma e da diferença dos sinais de tensão e corrente  $n$  vezes cada um dentro de  $m$  ciclos da tensão. O valor amostrado é aplicado na entrada dos dois conversores rampa-dupla, obtendo um valor proporcional ao quadrado da grandeza. Quando a entrada for a soma dos sinais o contador que mede  $T3$  é incrementado, caso contrário ele é decrementado.

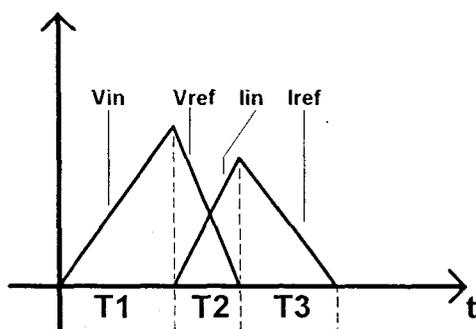


Figura 2.6 - Diagrama temporal do multiplicador baseado no conversor rampa-dupla.

Nas duas referências a este método [22, 23], não é apresentada uma avaliação precisa do desempenho deste tipo de wattímetro. Comenta-se, simplesmente, que os sistemas são de precisão razoável e baixo custo. Os resultados obtidos são referenciados a memorandos internos do **National Physical Laboratory, Teddington, England**.

Analisando esta técnica chega-se a conclusão que seu maior problema está relacionado com a resposta em frequência, pois ela emprega um misto de conversor analógico-digital com multiplicador, o qual é intrinsecamente lento. Para diminuir um pouco esta limitação, foi empregada a amostragem da potência instantânea, de forma indireta através do quarto dos quadrados, e a média realizada digitalmente. Esta melhora na resposta em frequência traz o inconveniente do sinal de amostragem ser síncrono com o sinal de entrada, implicando no uso de um **PLL** na arquitetura do sistema de relógio [23].

### 2.2.3.3 Altura-largura de pulso

A multiplicação de dois sinais através da modulação altura-largura de pulso é bastante difundida. Ela segue o princípio básico da modulação em **AM**, só que neste caso a portadora é um trem de pulsos cuja largura é controlada por um dos sinais a serem multiplicados. Esse trem de pulsos comanda um conjunto de chaves

que funcionam como um retificador controlado. O sinal retificado é aplicado em um filtro passa baixas, resultando na média do produto dos dois sinais [19, 21]. Esta técnica é conhecida também como **TDM**.

Quanto à topologia do modulador por largura de pulso (**PWM**), o multiplicador **TDM** pode ser considerado síncrono ou assíncrono. Ele é síncrono quando o trem de pulsos gerado está amarrado em fase com o sinal de entrada. No caso assíncrono, o modulador é formado basicamente por um multivibrador astável [19, 21].

O trabalho desenvolvido por Filipski [24] descreve a implementação de um wattímetro **TDM** assíncrono, cujo diagrama consta na figura 2.7. Nesse trabalho, é apresentada a expressão abaixo que define o erro sistemático da arquitetura assíncrona, obtida através de simulação.

$$dP = + \frac{1}{11} \left( \frac{\pi}{N} \right)^2 V \cdot I \cdot \cos \phi \quad (2.21)$$

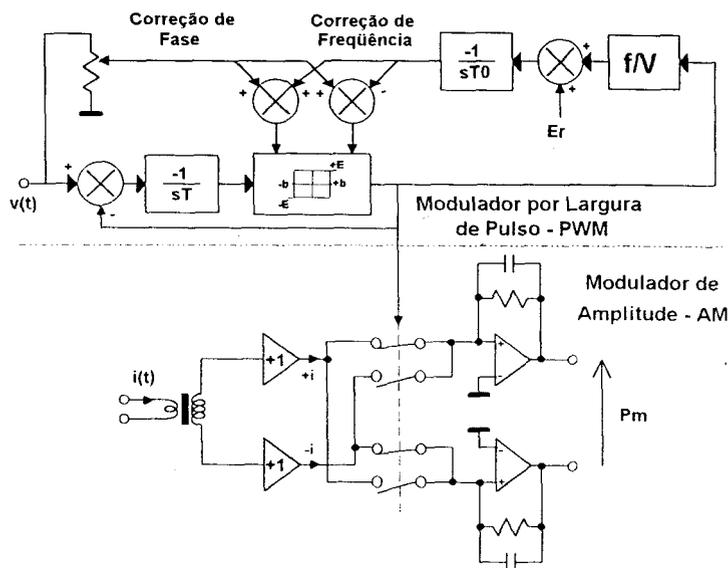


Figura 2.7 - Diagrama esquemático simplificado de um wattímetro TDM [24].

Quanto maior for a relação entre a frequência natural do **PWM** ( $f_0$ ) e a frequência máxima das harmônicas do sinal de entrada, dada por  $N$ , menor o erro intrínseco na medida. Para um  $N = 95$  o erro relativo fica abaixo de 0,01%. Por outro lado, o aumento desta relação implica no funcionamento do sistema em uma frequência de chaveamento elevada, o que traz sérios problemas de ordem prática.

O instrumento descrito no referido trabalho opera com uma frequência natural de 0,5 Mhz, apresentando, até a faixa de 5 kHz, um erro menor que 200 ppm. Para conseguir isso, o autor utilizou amplificadores operacionais compostos que fornecessem largura de banda (**BW**) de 50 MHz, **slew-rate** 250 V/us, variação de  $v_{os}$  na faixa de 0,02  $\mu\text{V}/^\circ\text{C}$ . Além disto foram utilizadas chaves **DMOS** e comparadores com tempos de comutação na ordem de 9 e 12 ns, respectivamente. Os dados acima expostos mostram as limitações no tocante à resposta em frequência.

Não foram encontradas referências ao uso dessa técnica na medida de potência reativa.

Para concluir a apresentação dos métodos que empregam tecnologia analógica, vale salientar que esse tipo de instrumento apresenta uma estrutura eletrônica ou eletromecânica fortemente ligada à grandeza para a qual foi projetado. Assim, a utilização desse tipo de equipamento na medida de uma outra variável, diferente daquela para a qual foi desenvolvido, torna-se praticamente impossível sem que haja alteração do **hardware**.

#### 2.2.4 Método digital

A primeira topologia de um instrumento para medida de potência baseado no método digital foi apresentada por Turgel [25] em 1974. A amostragem e digitalização da corrente e tensão e seu posterior tratamento matemático através de uma unidade lógica e aritmética são os princípios empregados por esta técnica.

O método consiste na discretização temporal de (2.3), dando origem ao somatório do produto da corrente pela tensão amostradas, onde  $N$  é o número de pontos utilizados na média, conforme abaixo:

$$P_d = \frac{1}{N} \sum_{n=0}^{N-1} v[n] \cdot i[n]. \quad (2.22)$$

Surge a indagação sobre qual o erro introduzido pelo processo de discretização temporal na avaliação da potência através de (2.22). Este erro, chamado também de **erro de truncamento**, está diretamente relacionado com a forma de amostragem empregada, a qual pode ser síncrona, assíncrona ou estocástica [2,25,26,27,28]. No Anexo A, são apresentadas as expressões para o erro de truncamento para os casos síncrono e assíncrono. O processo amostragem síncrona consiste na discretização temporal empregando uma taxa de amostragem

tal que seja possível amostrar exatamente  $N$  pontos em  $M$  ciclos completos dos sinais de entrada.

Existem maneiras de minimizar o erro de truncamento ou mesmo zerá-lo. Amostrando os sinais de forma síncrona e com uma taxa tal que se obtenha  $N$  amostras em  $M$  ciclos dos mesmos, sendo  $2^k \cdot \frac{M}{N}$  não inteiro, o erro de truncamento é reduzido a zero para as harmônicas de potência até a ordem  $k$  [25,26,27, Anexo A].

Os instrumentos descritos em [2,28] empregam a amostragem assíncrona. A técnica adotada para minimização do erro de truncamento foi a realização de uma pseudo-sincronização, isto é, através do monitoramento do tempo gasto para adquirir  $M$  ciclos dos sinais de entrada é determinado o número máximo de amostras possível de ser encaixado dentro dessa janela de tempo, levando assim a um erro de sincronização máximo de uma amostra em  $M$  ciclos. Conforme o Adendo A, o erro decresce com o número de ciclos envolvidos na totalização. Essa solução pode ser pensada como sendo um processo de amostragem quase-síncrona.

No caso estocástico, onde a amostragem é completamente randômica, a única saída é aumentar a janela temporal de totalização a fim de reduzir o erro de truncamento, levando a uma convergência lenta de (2.22) [25].

O diagrama de blocos mostrado na figura 2.8 descreve a estrutura de um wattímetro digital.

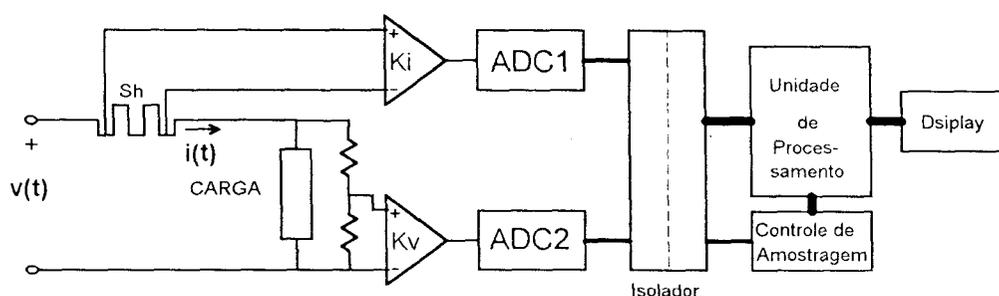


Figura 2.8 - Diagrama em blocos de um wattímetro digital.

O wattímetro digital é caracterizado pelo emprego de uma interface **A/D**, uma unidade de processamento e uma unidade de controle de amostragem. Estes instrumentos podem ser divididos em dois grupos quanto à forma de amostragem da tensão e da corrente, os síncronos e os assíncronos, como já mencionado. Nos síncronos, o sinal de amostragem está amarrado em fase com o sinal de entrada [25], já nos assíncronos, este sinal é gerado por um sistema de relógio independente

do sinal de entrada [2,25,28,29,30]. A base de tempo é gerada pela unidade de controle de amostragem.

Os sinais de corrente e tensão amostrados e digitalizados são recebidos pela unidade de processamento que os multiplica, acumula o produto e, após, divide pelo número total de amostras utilizadas. O processo de multiplicação, totalização e divisão é digital, o que o leva a ser aritmeticamente correto. Os erros, nesta etapa, são oriundos de arredondamento matemático nas operações, o que pode ser controlado com a escolha da unidade de lógica e aritmética que compõe a unidade de processamento.

No campo dos wattímetros síncronos, o trabalho realizado por Turgel [25] conseguiu uma incerteza nas medidas de 0,02% de **DC** até 1 kHz, e de 0,12% até 5 kHz. A precisão desse sistema está fortemente vinculada à qualidade do sistema de sincronismo e multiplicação de frequência, pois a redução do erro de truncamento é obtida através dele, forçando, assim, o uso de um sistema baseado em **PLL** de alta performance.

O relato feito por Stenbakken [2] descreve o projeto e montagem do wattímetro assíncrono utilizado no *National Bureau of Standards*. O instrumento trabalha com sinais periódicos com frequência fundamental de 1 Hz até 10 kHz e harmônicas até 100 kHz; a taxa de amostragem máxima é 300 KHz, tendo nesta faixa precisão superior a 0,1% do fundo de escala. Para conseguir esses resultados, foram empregadas linhas de atraso com resolução de 1 ns para compensar o atraso diferencial entre os dois canais analógicos de entrada. Essas linhas de atraso ficam em série com os sinais de amostragem de cada canal. Utiliza também um circuito de *trigger* que controla o início e o fim de cada bloco de amostras a ser empregado no cálculo da potência média.

A potência reativa pode ser obtida através de (2.7). Para tanto são calculados os valores **RMS** da corrente e da tensão da mesma forma como foi feito o cálculo da potência real, discretizando (2.4) e (2.5). O processo de análise de erro segue o que foi exposto acima e no Anexo A.

### 2.3 Justificativa da técnica adotada

Busca-se um instrumento para medir simultaneamente os valores **RMS** da corrente e tensão e a potência elétrica em um sistema distorcido (não senoidal); a precisão básica pretendida é de 0,05% **FS** e o espectro de trabalho está compreendido entre 1 Hz e 20 kHz. Além dessas características, é desejável que

sua arquitetura permita a incorporação de uma interface de comunicação para conectá-lo a uma rede de instrumentos e/ou de supervisão e controle.

Após a análise de diversos métodos para a medida de potência elétrica, adotou-se a abordagem digital. As razões que levaram a esta opção são apresentadas a seguir.

O método eletrodinâmico tem um processo de multiplicação e média intrinsecamente confiáveis. O fato dele possuir uma resposta em frequência pobre inviabiliza sua utilização no desenvolvimento deste trabalho. Outros fatores secundários também contribuíram para sua não utilização, entre eles, a existência de peças móveis o que vem a comprometer a robustez mecânica [26], e a necessidade de um ambiente controlado (temperatura e umidade) para se conseguir uma precisão elevada (>200 PPM) [31].

A conversão térmica é uma técnica que consegue congrega resposta em frequência e precisão [9]. A dificuldade de se conseguir um conversor térmico adequado, e, aliado a isso, a dificuldade de se obter todas as medidas de interesse ao mesmo tempo no mesmo instrumento levaram a sua rejeição.

Os métodos baseados na multiplicação analógica puramente eletrônica foram descartados porque, apesar dos multiplicadores analógicos comerciais possuírem largura de banda suficiente, estão limitados em precisão. Com o emprego de multiplicadores do tipo rampa-dupla pode-se até conseguir boa precisão, mas se esbarra na resposta em frequência. A técnica baseada em multiplicação utilizando a modulação altura-largura de pulso mostra-se adequada para frequências não muito acima de 5 kHz, principalmente por problemas no circuito de modulação [24].

O método digital, por sua vez, possibilita a utilização de uma única interface com o sistema sob investigação para todas as medidas. Além disso, projetando-se uma unidade de processamento adequada, pode-se obter a leitura de todas as grandezas elétricas em questão (potência ativa, potência reativa e valores eficazes da corrente e tensão) simultaneamente. Isso torna-se possível principalmente pela evolução dos sistemas digitais de processamento, congregando baixos custos com alta capacidade de processamento [36].

### 3 ARQUITETURA DO INSTRUMENTO

#### 3.1 Considerações iniciais

O valor médio da potência instantânea que resulta na potência ativa, determinada através da equação (2.22), pode ser analisada como sendo a convolução da potência instantânea com uma função  $h_R$  definida por:

$$h_R[k] = \begin{cases} \frac{1}{N} & 0 \leq k \leq N-1 \\ 0 & \text{qualquer outro } k \end{cases} \quad (3.1)$$

Nestas condições a potência média é dada por:

$$P_M[n] = p[n] * h_R[n] = \sum_{k=-\infty}^{+\infty} h_R[k] \cdot p[n-k] = \frac{1}{N} \sum_{k=n-N+1}^n p[k] \quad (3.2)$$

O processo de média visto desta forma pode ser interpretado como a aplicação de um filtro digital convolutivo (**FIR**) sobre o sinal de potência instantânea, sendo a resposta impulsiva deste filtro dada por  $h_R$  [32,33,35]. O objetivo do filtro **FIR** é atenuar ou cancelar as harmônicas da potência instantânea, as quais correspondem à parcela oscilante de (2.10), extraindo assim o valor médio da mesma (parcela constante). Este comportamento é característico de um filtro passa baixas frequências. Conclui-se então que, quanto melhor for a resposta desse filtro, menor será o resíduo das harmônicas da potência instantânea presente em sua saída, ou seja, menor será o erro.

Sendo  $F_s$  a frequência de amostragem, a resposta em frequência do filtro definido por (3.1) é:

$$H[\omega] = \sum_{n=-\infty}^{+\infty} h_R e^{-\left(\frac{j\omega n}{f_s}\right)} = \frac{1}{N} \cdot \frac{\text{sen}\left(\frac{N\omega}{2f_s}\right)}{\text{sen}\left(\frac{\omega}{2f_s}\right)} \cdot e^{-\left(\frac{j(N-1)\omega}{2f_s}\right)} \quad (3.3)$$

sendo que essa expressão foi obtida através da aplicação da transformada de Fourier para sinais discretos em (3.1) [32,33].

A figura 3.1 mostra o gráfico de (3.3) em função da frequência angular normalizada por  $2\pi F_s$  ( $\Omega$ ), para  $N = 11$ . Constata-se a presença de um lóbulo principal no entorno de  $\omega=2k\pi$  ( $k=0,1,2,\dots$ ), cujo ganho é 1, e uma série de lóbulos laterais cujos ganhos oscilam ao redor de 0.

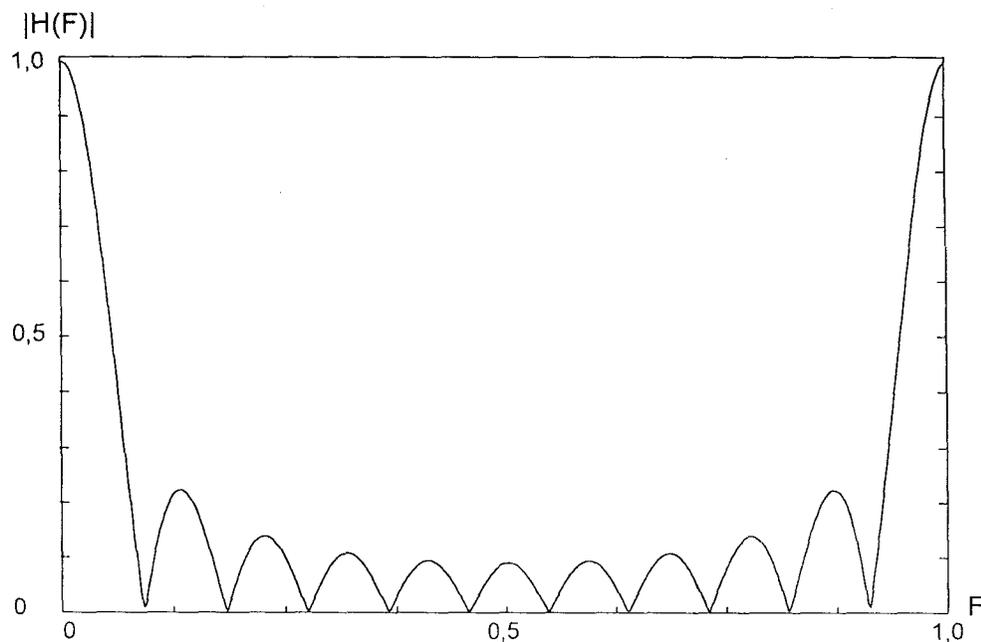


Figura 3.1 - Resposta em frequência da janela retangular,  $N=11$  e  $F=f/f_s$ .

Como foi visto no Capítulo anterior os wattímetros digitais podem ser agrupados em duas categorias básicas, os síncronos e os assíncronos. A seguir é apresentada uma análise desses dois grupos sob o enfoque mostrado acima.

### i - Wattímetro síncrono

Neste caso, sendo  $f_0$  a frequência fundamental da corrente ou tensão,  $m$  o número de ciclos e  $N$  o número de amostras utilizados na média (tamanho da janela retangular), e sendo  $m$  e  $N$  selecionados de forma tal que não possuam fator comum (primos entre si), a frequência de amostragem síncrona é dada por:

$$f_{ss} = \frac{N}{m} \cdot f_0 \quad (3.4)$$

Supondo que a tensão e a corrente são dadas por (2.8) e (2.9), respectivamente, as harmônicas de potência têm frequência igual a  $k \cdot f_0$ , conforme

(2.10). Calculando o ganho deste filtro para estas frequências, obtém-se **0** para todas as harmônicas até a ordem **k**, desde que  $\frac{2km}{N}$  não seja um inteiro, conforme mencionado em 2.3.4, e observado através de (3.3) e na figura 3.1. Assim, conclui-se que o processo de sincronização faz com que as frequências das harmônicas de potência coincidam exatamente com os pontos de nulo da resposta em frequência da janela retangular.

Nesta técnica, a ocorrência do efeito de mascaramento do espectro de frequências (*aliasing*) pode ser observada, visto que não é respeitado o teorema da amostragem de Nyquist, isto é, a frequência de amostragem não precisa ser necessariamente maior que o dobro da máxima frequência presente em **p(t)** [32,33].

A única restrição é imposta pela relação  $\frac{2km}{N}$  que evita a coincidência de alguma harmônica de **p(t)** com uma frequência múltipla de **0,5\*F<sub>s</sub>**, pois, nesta situação, é perdida a referência de fase do sinal, introduzindo um erro em **P** [27]. Além disso, o teorema de Nyquist impõe esta condição para que se possa reconstruir completamente o sinal contínuo a partir do discreto, o que não é de interesse aqui.

## ii - Wattímetro assíncrono

A frequência de amostragem **f<sub>sa</sub>** no wattímetro assíncrono pode ser expressa da forma mostrada a seguir, onde **f<sub>0</sub>** é a frequência fundamental da corrente ou tensão, **N** é o número de amostras, **m** o número de ciclos e **δ** representa a diferença entre o número de amostras **N** e a quantidade de amostras necessárias (podendo ser um número fracionário de amostras) para tornar a amostragem síncrona. Nestas condições:

$$f_{sa} = \frac{N + \delta}{m} \cdot f_0 \quad (3.5)$$

Considerando a tensão e a corrente como no caso anterior e substituindo-se **f<sub>s</sub>** por (3.5) e **w** por **k\*f<sub>0</sub>** em (3.3), obtém-se:

$$|H_{Ra}| = \frac{1}{N} \cdot \left| \frac{\text{sen}\left(\frac{km}{1+\delta_N} \pi\right)}{\text{sen}\left(\frac{km\pi}{N} \cdot \frac{1}{1+\delta_N}\right)} \right| \quad (3.6)$$

Analisando (3.6), conclui-se que os zeros da resposta em frequência não coincidem com as harmônicas de potência, levando ao surgimento na saída do filtro de uma parcela que é função das harmônicas de potência. Observa-se também que quanto maior for o número de amostras consideradas menor será a relação  $\delta/N$ , o que implica nas harmônicas estarem mais próximas das frequências dos zeros de (3.6), logo levando a um menor erro.

Após a análise apresentada acima, conclui-se que quanto maior for a atenuação das harmônicas de potência, menor será o erro intrínseco da técnica digital. Como essa atenuação é obtida através da aplicação de um filtro passa baixas sobre a potência instantânea, o erro está diretamente relacionado com o desempenho desse filtro digital. Através da figura 3.1, vê-se que a resposta em frequência da janela retangular é pobre, pois os lóbulos laterais são de baixa atenuação. A redução da influência dessa resposta pobre no desempenho de alguns instrumentos é conseguida através da utilização de técnicas de sincronização [25] ou pseudo-sincronização [2] da amostragem dos sinais.

Para que um wattímetro completamente assíncrono tenha bom desempenho, é necessário empregar um processo de **extração do valor médio** mais elaborado, tal que sua resposta em frequência seja melhor do que a resposta apresentada pela janela retangular. Como foi visto, a potência média calculada através de (2.22) é um processo de filtragem digital de  $p(t)$ . Logo, se for empregado um filtro digital de melhor qualidade, pode-se eliminar a necessidade de alguma forma de sincronização da amostragem. Este filtro digital pode ser desenvolvido através do emprego das técnicas de projeto de filtros digitais comumente usadas em processamento digital de sinais.

Um outro aspecto que vale salientar é que os instrumentos que empregam (2.22), mencionados no decorrer deste trabalho, empregam o processo de decimação temporal, também conhecido como **down-sampling**. O processo de decimação consiste na redução da taxa de saída dos dados de um sistema de processamento em relação à taxa de amostragem de entrada. A figura 3.2 mostra o diagrama em blocos que ilustra este procedimento nos equipamentos em questão. A frequência de atualização da potência média é dada por  $f_s/N$ . Esta estrutura também é conhecida como multifrequencial (**multi-rate**) [33,34].

Até o presente momento, foi feita uma análise basicamente relacionada com o procedimento para obtenção da potência média, mas se pode observar que a estrutura matemática empregada na determinação do valor **RMS** é semelhante à

empregada na obtenção da potência média, isto é, multiplicação de dois sinais no domínio tempo e posterior extração da média, o que leva à extensão da abordagem descrita acima ao processo de obtenção do valor eficaz da corrente e da tensão.

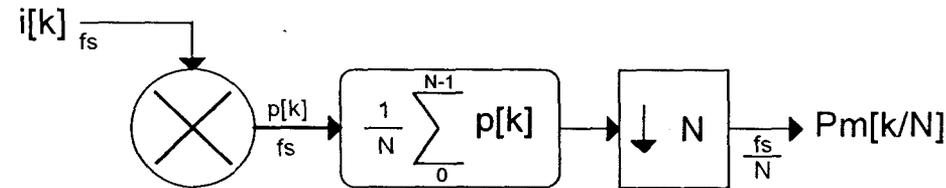


Figura 3.2 - Diagrama em blocos da estrutura de processamento de um wattímetro digital convencional.

É importante, antes da apresentação da arquitetura proposta para o sistema, tecer algumas considerações sobre a taxa de amostragem dos sinais de corrente e tensão. Como pode ser visto através de (2.10), a harmônica de mais alta ordem de  $p(t)$  tem sua frequência igual a soma da maior frequência presente no sinal de corrente com a maior presente no sinal de tensão. Sendo o objetivo deste instrumento trabalhar com sinais cujo espectro está limitado em **20 kHz**,  $p(t)$  terá seu espectro compreendido entre **0 e 40 kHz**.

Levando em conta o exposto acima, pelo critério de Nyquist [32, 33], os sinais de corrente e tensão deveriam ser amostrados em uma taxa maior que **2\*40 kHz**. Esta taxa pode ser reduzida se for lembrado que o interesse, nesse caso, não é reconstruir  $p(t)$ ,  $i^2(t)$  nem  $v^2(t)$ , mas apenas determinar os respectivos valores médios. Levando isso em conta, resta avaliar até que ponto no espectro é tolerável *aliasing*. Sob esse ponto de vista, a taxa de amostragem pode ser fixada no intervalo entre **40 kHz** e **80 kHz**. Assim, fixando-se a frequência de amostragem no entorno de **60 kHz** ter-se-á corrupção do espectro nas frequências acima de 20 kHz, para os sinais em questão. Isso fornece uma espécie de "banda de guarda" que auxiliará no projeto do filtro digital que desempenhará o papel de extrator da média.

### 3.2 Descrição da arquitetura

A descrição da arquitetura geral do instrumento está ligada de forma direta com a sua estrutura funcional, isto é, a forma como as grandezas de interesse são obtidas a partir dos sinais de corrente e tensão. Este diagrama, em linhas gerais, segue a mesma estrutura dos wattímetros digitais convencionais, isto é, a partir dos sinais de corrente e tensão digitalizados, os valores de interesse são obtidos

através de processamento completamente numérico dos mesmos. Conforme foi descrito no item 2.2.4, a potência ativa é obtida através da multiplicação dos sinais de  $i$  e  $v$  seguida da extração da média. Os valores **RMS** são determinados através da raiz quadrada da média do quadrado dos sinais  $v$  e  $i$ . Por último, a potência reativa é calculada através de (2.7). A figura 3.3 mostra o diagrama funcional proposto para o desenvolvimento deste instrumento.

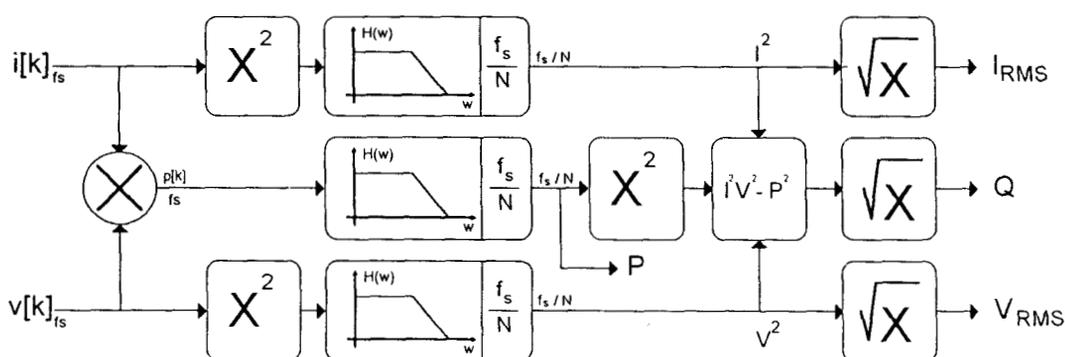


Figura 3.3 - Diagrama funcional proposto para o instrumento.

A diferença básica da estrutura acima para as demais está relacionada com a forma como são obtidos os diversos valores médios. Aqui, a proposta é aplicar um filtro digital cuja resposta em frequência seja adequada ao emprego da amostragem completamente assíncrona. Como foi visto no tópico anterior, isso implica no desenvolvimento de um filtro digital com características melhores que as da janela retangular.

O próximo passo é a elaboração de uma topologia de **hardware** que viabilize a realização da estrutura funcional acima. Analisando o diagrama da figura 3.3, vê-se a necessidade de uma arquitetura contendo quatro blocos básicos, os quais são: interface analógica, interface analógica/digital, bloco digital e a interface com o usuário.

A interface analógica é o bloco responsável pela adequação dos sinais de corrente e tensão aos níveis de operação da interface **A/D**. Esta por sua vez, realiza a discretização temporal e a conversão **A/D** propriamente dita, onde a discretização temporal é controlada pelo bloco digital. Toda parte operativa sobre os sinais de tensão e corrente, o controle da aquisição dos dados e o controle da interface com usuários são executados pelo bloco digital. Este último deve apresentar a característica adicional de realizar estas tarefas em tempo real. A troca de informações, a entrada de parâmetros do instrumento e a apresentação dos

resultados das medidas ao operador ficam a cargo da interface com o usuário. Esta arquitetura pode ser vista na figura 3.4.

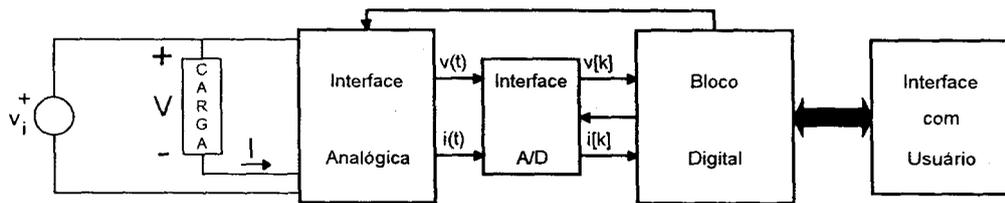


Figura 3.4 - Diagrama em blocos do *hardware* necessário ao presente wattímetro digital.

### 3.2.1 Detalhamento da estrutura funcional

Através de uma análise mais atenta do diagrama da figura 3.3, conclui-se que os filtros digitais e o extrator de raiz quadrada representam as operações mais complexas, pois o restante são operações básicas do tipo multiplicação, soma e subtração.

Os filtros presentes na estrutura operacional desempenham um papel importantíssimo no desempenho do instrumento. A resposta em frequência desses filtros está relacionada com a faixa espectral dos sinais de entrada, a precisão com que o instrumento irá trabalhar e o tempo gasto para cada medida.

Um filtro passa baixas é caracterizado por quatro parâmetros básicos, que são: frequência de corte ( $f_h$ ), início da banda de rejeição ( $f_s$ ), atenuação máxima na faixa de passagem ( $A_{max}$ ) e atenuação mínima na faixa de rejeição ( $A_{min}$ ), conforme a figura 3.5.

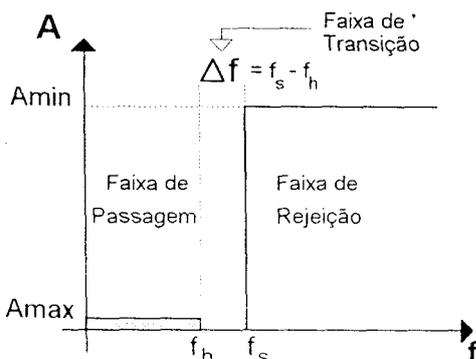


Figura 3.5 - Características de um filtro passa baixas frequências.

A atenuação mínima na banda de rejeição está relacionada com a precisão desejada na medida e o espectro dos sinais de entrada. Esta pode ser estimada a partir de um sistema harmônico simples. O primeiro passo foi calcular a potência instantânea  $p(t)$  e, a seguir, lembrando que o objetivo do filtro é atenuar a parte oscilante (erro) até o limite em que sua amplitude fique abaixo da tolerância desejada (0,05% **FS**), levando assim a uma atenuação mínima de 72 dB.

Para um sinal de corrente e tensão co-senoidal em fase tem-se que:

$$p(t) = \frac{VI}{2} + VI \cdot \text{sen}(2\omega t) \Rightarrow \frac{a \cdot VI}{\frac{VI}{2}} \leq 5 \times 10^{-4} \Rightarrow -20 \log(a) = A \geq 72 \text{dB}, \quad (3.7)$$

onde  $VI$  é o valor máximo da parcela oscilante de  $p(t)$ .

Estando o espectro de interesse compreendido entre 1Hz e 20kHz, o início da faixa de rejeição deve estar abaixo de 1Hz, porque a menor componente espectral que poderá estar presente nos sinais multiplicados é 1 Hz, cuja influência deve ser eliminada, conforme (2.10). Desta forma, a faixa de rejeição está amarrada ao espectro de trabalho. Já a frequência de corte está relacionada com o tempo de resposta e a ordem do filtro, pois o que se quer é a componente de frequência zero (valor médio). Vale lembrar que o tempo de resposta se reflete no tempo gasto para efetuar uma medida, e a ordem do filtro relaciona-se com a capacidade de memória e de processamento que o sistema digital deve ter para executá-lo. Quanto menor for a frequência de corte do filtro maior será seu tempo de acomodação, mas isso leva a uma maior faixa de transição, o que implica numa ordem menor do filtro. Por outro lado, quanto mais próxima estiver do início da banda de rejeição, mais estreita será a banda de transição, implicando numa ordem maior do filtro e um tempo de acomodação menor [33,34]. Este parâmetro será definido no próximo capítulo, durante o projeto e implementação do filtro, pois deve haver um balanço entre o tempo de resposta e a ordem do mesmo. Neste momento, pode-se extrair um limite inferior para o tempo de medida. Tendo em vista que a menor frequência de trabalho é 1 Hz, isso implica que a medida deve levar pelo menos 1 s para fornecer um resultado válido, pois pelo menos um ciclo do sinal de menor frequência deve ser "integrado" para que se possa ter um resultado correto.

A atenuação máxima permitida na banda de passagem não é um dado crítico, desde que se conheça o ganho do filtro para a frequência zero, pelas razões já apresentadas.

O extrator de raiz quadrada, por sua vez, deve operar os dados com um erro inferior a 0,05% e ter seu algoritmo realizável através de operações simples do tipo soma, subtração e multiplicação. Este último requisito possibilitará o uso da parte operativa do bloco digital (**hardware**) mais simples. Levando em conta também que o sistema deve operar em tempo real, esse algoritmo deve ser otimizado no sentido de possuir uma alta taxa de convergência e de ser compacto.

Quanto às operações de multiplicação, soma e subtração, estas devem também suportar a precisão de 0,05%. Isso leva ao emprego de uma máquina operativa de no mínimo de 13 bits [32,33]. A palavra de trabalho da parte operativa não depende unicamente dessas operações simples, mas também da propagação de erros intrínsecos da estrutura do filtro digital e do extrator de raiz quadrada.

### 3.2.2 Detalhamento da arquitetura eletrônica

O diagrama de blocos apresentado na figura 3.4, pode ser subdividido em duas partes quanto a natureza dos sinais por elas manipulados, uma envolvendo os sinais analógicos e a outra envolvendo sinais puramente digitais. A parte analógica seria composta pelos condicionadores de sinal de corrente e tensão e a interface A/D. A parte puramente digital englobaria o bloco digital e a interface com o usuário.

Feita esta subdivisão, a seguir serão detalhadas as características básicas necessárias a estas duas partes para que sejam atendidas as especificações de trabalho do instrumento.

#### 3.2.2.1 Detalhamento da interface analógica

A interface analógica adequa os níveis de tensão e corrente presentes na carga a valores passíveis de tratamento eletrônico convencional (-10 V a +10 V) e sua posterior conversão em sinal discreto. Além da tarefa de condicionamento de níveis, ela deve proporcionar isolamento elétrico entre o sistema de potência sob teste e o operador do instrumento. Este isolamento é uma característica necessária à segurança de operação do instrumento.

##### i) Características dinâmicas e estáticas

Dadas as características do sistema, há condições de serem estabelecidas as restrições estáticas, a resposta em frequência, resolução do conversor analógico-digital e as diferenças admissíveis no comportamento dinâmico entre os canais de tensão e corrente.

As características propostas para o instrumento estão listadas na tabela 3.1.

Tabela 3.1 - Características básicas do Instrumento

Característica	Valor
Frequência de trabalho	1Hz à 20 kHz
Grandezas medidas	<b>P, Q, I<sub>RMS</sub> e V<sub>RMS</sub></b>
Precisão em fundo de escala em relação a <b>S</b>	0,05%
Escalas de tensão	definidas pelo transdutor de tensão
Escalas de corrente	definidas pelo transdutor de corrente

A especificação da interface analógica será feita através da suposição de um sinal de entrada senoidal puro, pois estando as condições acima satisfeitas para esta situação, serão satisfeitas para as harmônicas de um sinal de entrada mais complexo, desde que respeitada a faixa de operação do instrumento. Será considerado também que toda imprecisão do sistema esteja concentrada na interface analógica. Esta suposição não é completamente verdadeira, mas serve como ponto de partida para especificação do circuito da interface. Além disso, o erro no processamento dos dados através do sistema digital pode ser reduzido a tal ponto que a maior parcela do erro seja realmente oriunda da interface analógica. Outra consideração adotada foi dividir este erro em duas parcelas iguais a **0,025%**, uma envolvendo o condicionador de sinal e a outra envolvendo a interface **A/D**.

Sejam  $f_0$  a frequência do sinal e  $\varphi$  a fase entre a corrente  $i(t)$  e tensão  $v(t)$  dadas como segue:

$$\begin{cases} v(t) = V\text{sen}(2\pi f_0 t) \\ i(t) = I\text{sen}(2\pi f_0 t + \varphi) \end{cases} \quad (3.8)$$

Por sua vez, a potência média **P** é dada por:

$$P = \frac{V \cdot I}{2} \cos(\varphi) \quad (3.9)$$

A partir de (3.9) pode-se escrever a variação total na potência normalizada em relação a  $V/I/2$  (fundo de escala), expressa através de:

$$\Delta P = \cos(\varphi) \cdot \Delta V + \cos(\varphi) \cdot \Delta I - \sin(\varphi) \cdot \Delta \varphi . \quad (3.10)$$

Nesta equação  $\Delta \varphi$  é o erro de fase introduzido em um dos canais em relação ao outro, devido às respostas em freqüência dos mesmos não serem exatamente iguais. Pode-se observar que para fatores de potência altos ( $\varphi$  próximo de zero), a variação relativa de fase não tem influência significativa no erro, ficando predominante o desvio nas amplitudes de  $i$  e  $v$ . A partir das considerações feitas e assumindo a resposta em freqüência dos condicionadores de entrada do tipo polo dominante e iguais, através de (3.10), pode-se determinar a largura de banda mínima necessária ao amplificador de entrada da forma a seguir.  $A_{CS}$  é a função de transferência simplificada do condicionador de entrada,  $p$  é o polo dominante da resposta em freqüência e  $G$  é o ganho ajustado para a interface. Empregando este processo de análise chega-se a uma freqüência de corte mínima para o sistema de 1,3 MHz. Assim:

$$\left\{ \begin{array}{l} A_{CS}(s) = \frac{G \cdot p}{s + p} \\ \varphi = 0 \text{ e } \Delta I = \Delta V \Rightarrow \Delta P = 2\Delta V \Rightarrow \Delta V \leq 0,0125\% \\ \left| A_{CS}(s) \right|_{s=j\omega=2\pi 20 \times 10^3 j} \geq G \cdot (1 - \Delta V) \Rightarrow f_{-3dB} = 1.27\text{MHz} \\ A_{CS}(s) = \frac{G \cdot 8 \times 10^6}{s + 8 \times 10^6} \therefore f \in (1,20 \times 10^3)\text{Hz} \Rightarrow \delta_G = 125\text{ns} \end{array} \right. \quad (3.11)$$

Para fatores de potência baixos (fases próximas a  $90^\circ$ ), retira-se a restrição de fase relativa ou atraso diferencial ( $\Delta \delta_G$ ) entre os dois canais. Este dado é obtido a partir de (3.10) substituindo  $\varphi$  por  $90^\circ$  e levando em conta o erro máximo aceitável. O procedimento é representado por:

$$\left\{ \begin{array}{l} \varphi = 90^\circ \Rightarrow \Delta P = \Delta \varphi \Rightarrow \Delta \varphi \leq 0,025\% \\ f_{sg} = 20\text{kHz} \Rightarrow \Delta \delta_G \leq 2\text{ns} \end{array} \right. \quad (3.12)$$

Observa-se através de (3.11) que, no intervalo de freqüência de interesse, tendo o condicionador de sinal uma largura de banda de 1,3 MHz, ele produzirá um atraso de grupo  $\delta_G$  constante no sinal de 125 ns, e o resultado de (3.12) impõe que

o atraso relativo entre os dois canais deve ser inferior a 2 ns, a fim de garantir a precisão do sistema para fatores de potência próximos a zero. No caso da utilização de um sistema de ganhos variados, se for garantida uma largura de banda de 1,3 MHz para o maior ganho, obtém-se com mais razão uma resposta adequada para os ganhos menores, pois, com a redução do ganho, é aumentado o ganho de laço do amplificador. Além disso, a variação do ganho provoca, neste caso, apenas uma distorção de fase no sinal que se reflete na variação do atraso de grupo do sinal, podendo esta ser compensada através de um atraso, de igual valor, no sinal de conversão do outro canal.

No sistema de digitalização, deve existir um amostrador/retentor entre o condicionador de sinal e o conversor **A/D** para garantir a simultaneidade de aquisição e a manutenção dos valores das grandezas constantes durante o processo de conversão [21,34]. Apresenta-se em seqüência como foi obtida a resolução do conversor **A/D**. O erro/incerteza temporal máximo entre os sinais de amostragem de corrente e tensão é decorrência da restrição de comportamento para fator de potência próximo de zero. Assim:

$$\begin{cases} \varphi = 0 \Rightarrow \Delta V = \Delta I \leq 0,0125\% \Rightarrow A/D = 14\text{bits} \\ \varphi = 90^\circ \Rightarrow \Delta\varphi_G \leq 2\text{ns} \end{cases} \quad (3.13)$$

O conjunto amostrador/retentor (**sample-hold - SH**) associado ao conversor **A/D** deve ser capaz de operar a uma taxa de 60 kHz, conforme já comentado.

## ii) Topologia

Uma forma de se obter simultaneamente isolamento e adequação de níveis é o emprego de acoplamento magnético entre o sistema elétrico sob teste e o instrumento. Dentro desta classe de transdutores pode-se citar os transformadores de potencial (**TP**) e os transformadores de corrente (**TC**), além dos correlatos que empregam transdutores de efeito Hall [13,14,24]. O emprego desta técnica aqui não é possível porque se deseja trabalhar em uma faixa de freqüências ampla e com precisão elevada. Esses fatores dificultam a obtenção de um transdutor de corrente ou tensão que atenda, ao mesmo tempo, aos requisitos de linearidade e de resposta plana na faixa de freqüências de interesse [2,28].

Outra forma de obter a tensão e a corrente da carga é o emprego de um divisor de tensão para o sinal  $v(t)$  e de um resistor em série com a carga para o

sinal  $i(t)$ . Estes são sensores simples e cuja qualidade é obtida pela seleção dos resistores apropriados para aplicação, isto é, com uma baixa capacitância paralela (divisor de tensão), baixa indutância série (sensor de corrente) e boa estabilidade. O inconveniente destes transdutores é que eles não fornecem isolamento elétrico entre o sistema de potência e sua saída. Esse fato implica na realização do isolamento elétrico após a transdução. A adoção desta solução permite a elaboração de um condicionador de entrada simples e igual para os dois canais, envolvendo, por exemplo, apenas um amplificador/atenuador por canal. Isso facilita a obtenção das características dinâmicas levantadas acima.

Como os dados devem ser digitalizados, existem duas possibilidades para realizar o isolamento entre a carga e o operador. Uma é isolar os sinais analógicos de corrente e tensão através do emprego de amplificadores isoladores [17] e realizar a conversão **A/D** a seguir; a outra forma consiste em primeiro converter os sinais analógicos em sinais digitais e após transmiti-los ao bloco digital opticamente, por exemplo.

A primeira maneira exposta acima emprega amplificadores isoladores, os quais além de serem dispositivos caros, apresentam, para esta aplicação, limitação na resposta em frequência [17].

Já a alternativa de mandar o sinal convertido ao bloco digital é uma alternativa interessante. Optando-se por essa forma pode-se projetar dois canais exatamente iguais e isolados, onde cada um teria ganhos variados, seu próprio conversor **A/D** e sua fonte de alimentação. Além disso, a forma de comunicação com o bloco digital poderia ser feita através de opto-acopladores. Uma outra vantagem é o isolamento completo dos dois canais entre si, o que diminui a possibilidade de interferência mútua (**cross-talk**). Na figura 3.6, é apresentada a arquitetura da interface analógica ora descrita.

O divisor de tensão e o resistor série serão determinados de acordo com os valores de tensão e corrente aos quais a carga está submetida, respectivamente.

Os ganhos de cada canal serão estabelecidos durante o processo de implementação, pois eles dependem das características de entrada do conversor **A/D**.

As características estáticas (**DC**) e de ruído da interface serão abordadas durante a implementação. O que se pode lembrar é que o ruído gerado pelos componentes de uma das interfaces, pela sua natureza (ruído térmico), é não correlacionado tanto com os sinais de corrente e tensão como com o ruído gerado

internamente na outra interface. Dessa forma, a sua influência na potência média é nula e aparece como se fosse um desvio de zero (**offset**) no valor eficaz da corrente e tensão, o que pode ser corrigido operacionalmente no bloco digital. Essas considerações são válidas desde que não haja algum efeito não linear na interface analógica que provoque um processo de intermodulação, como, por exemplo, a saturação de alguma parte do circuito durante o processo de medida.

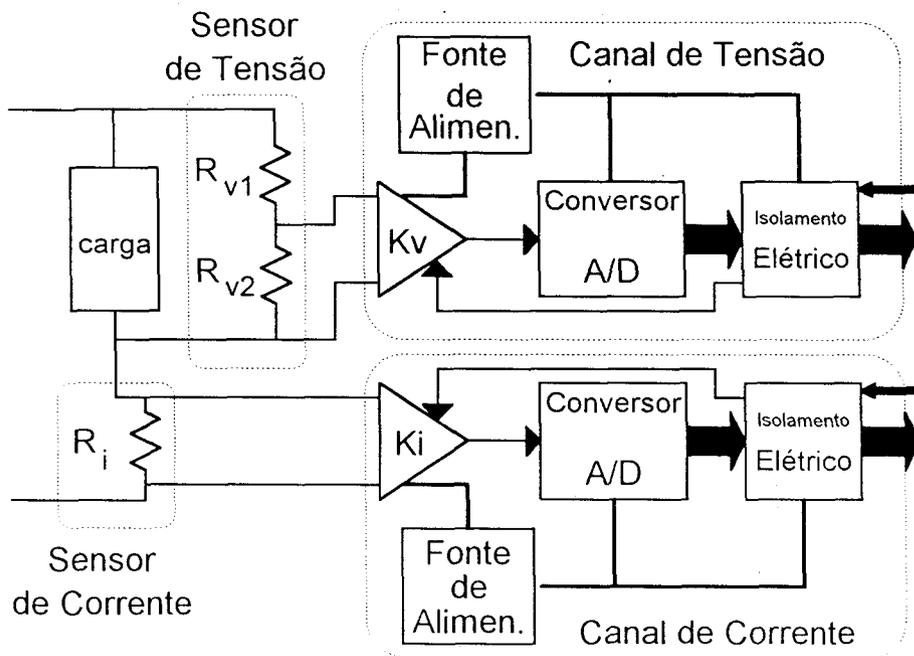


Figura 3.6 - Arquitetura da interface analógica.

### 3.2.2.2 Detalhamento do bloco digital e interface com o usuário

O bloco digital deve ter a capacidade de realizar as operações necessárias sobre os dados, de interagir com o usuário através de interface apropriada e atuar sobre as diversas partes do instrumento a fim de proporcionar a ação desejada pelo operador. Uma estrutura onde o centro é um microprocessador encaixa-se perfeitamente nesta situação. Além do microprocessador, deve-se incorporar partes auxiliares que possibilitem o controle da aquisição dos dados e da interface analógica, o armazenamento de programas/parâmetros/dados e o gerenciamento da interface com o usuário. A figura 3.7 apresenta a estrutura proposta para o bloco digital.

O **Gerador de Base de Tempo** tem por finalidade gerar um sinal de frequência igual à taxa de amostragem com que se deseja trabalhar. Os atrasos inseridos nos sinais de cadência de amostragem que são enviados às interfaces analógicas têm a função de compensar atrasos temporais diferenciais entre os dois canais, devendo ter uma resolução ao redor de 2 ns, conforme levantado anteriormente. O armazenamento temporário do par de valores recém convertidos e a interrupção do microprocessador ao fim de cada ciclo de conversão **A/D** são efetuados pela parte denominada de **Controle de Aquisição**. A configuração da interface analógica, no tocante a ganhos e modo de operação, é realizada através do bloco **Controle dos Canais**. As partes ora descritas estão todas relacionadas com o processo de aquisição dos dados.

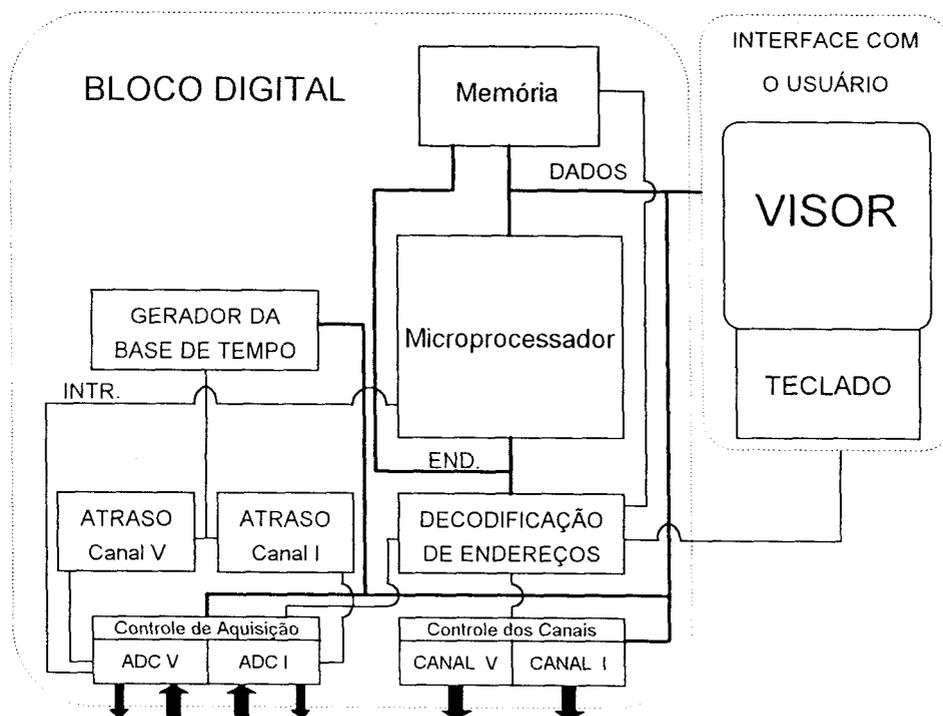


Figura 3.7 - Arquitetura do sistema digital.

Os dados de corrente e tensão adquiridos e os parâmetros necessários à execução das rotinas que implementam a estrutura funcional são armazenados no bloco de memória. O tamanho mínimo desta memória está relacionado com o algoritmo que implementa a estrutura funcional, pois ele definirá qual o número de parâmetros (coeficientes dos filtros digitais) que serão necessários e sobre qual volume de dados de entrada será necessário trabalhar.

O decodificador de endereços é o responsável pela geração dos sinais necessários ao acesso correto de cada dispositivo presente no sistema digital.

Esses sinais são obtidos a partir do barramento de controle e do barramento de endereços do microprocessador.

A arquitetura proposta para a interface com o usuário apresenta uma estrutura convencional, isto é, um teclado para entrada de dados e parâmetros e um visor através do qual são trocadas mensagens entre o operador e o instrumento.

Pode-se desde já extrair algumas características que o processador deve possuir a fim de adequar-se ao emprego neste instrumento. Tendo em vista o que foi discutido em 3.1, o sistema deve operar com uma taxa de aquisição de dados na faixa de 120 mil valores de corrente e tensão por segundo. Esse fato implica que o processador deva conseguir capturar estes dados e processá-los. O volume de processamento necessário será melhor estabelecido após o desenvolvimento dos algoritmos que implementam o diagrama funcional.

O próximo passo é a descrição de como a esta arquitetura foi implementada e os resultados obtidos a partir da implementação. Este é escopo dos próximos dois capítulos.

## 4 IMPLEMENTAÇÃO

Este capítulo descreve os principais passos seguidos no projeto e implementação propriamente ditos do sistema. Vale salientar que embora esta etapa esteja aqui descrita de forma linear, isto é, a partir das especificações chegando-se diretamente à versão implementada, na verdade, este foi tão somente o recurso utilizado para a organização do texto a fim de facilitar a explanação dos caminhos empregados. O que ocorreu, na realidade, foi um processo interativo entre a prancheta e a bancada de trabalho.

### 4.1 Desenvolvimento do algoritmo de medida

No capítulo anterior, ao se estabelecer a estrutura funcional a ser implementada, um esboço do algoritmo que implementa as funções desejadas foi definido. Resta, neste momento, desenvolver os dois pontos que ficaram em aberto neste diagrama funcional. Estes dois pontos são o processo de média (filtro digital) e o algoritmo de extração de raiz quadrada.

No tocante ao filtro digital, o trabalho desenvolvido por Wen [35], apresenta duas abordagens para a adequação do processo da média ao sistema assíncrono.

A primeira baseia-se na própria janela retangular, com a diferença que o processo (convolução) é repetido  $L$  vezes sobre os dados, conforme as equações:

$$\begin{cases} P_1(n_0) = h_R(n) * p(n + n_0) \\ P_i = h_R(n) * P_{i-1}(n + n_0) \quad (2 \leq i \leq L) \end{cases} \quad (4.1)$$

Este procedimento melhora a resposta, mas a convergência é lenta, isto é,  $L$  deve ser grande. A resposta em frequência final é dada por (3.3) elevado a potência  $L$ .

A segunda abordagem, também baseada em um filtro convolutivo, emprega uma janela  $h_p$  que lembra a janela de Hamming [32] como coeficientes do filtro digital. A diferença entre a janela proposta por Wen e a de Hamming reside na inclusão do parâmetro  $\alpha$  que ajusta a atenuação em uma dada frequência. Através da análise do espectro da potência instantânea, verifica-se qual a harmônica  $k$  de

$p(t)$  que apresenta a maior amplitude, selecionando-se essa como a frequência mencionada acima, assim  $h_p$  e  $\alpha$  são determinados por:

$$h_p = \begin{cases} \frac{1 + \alpha \cos\left(\frac{2\pi n}{N}\right)}{N}; & 0 \leq n \leq N-1 \\ 0; & \text{Outros } n \end{cases} \quad \alpha = -\frac{k^2 - 1}{k^2} \quad (4.2)$$

A utilização desta técnica apresenta um desempenho ainda melhor, mas possui o inconveniente da necessidade do conhecimento prévio do espectro do sinal de potência. Mesmo desconsiderando-se esta desvantagem, e levando-se em conta que o início da faixa de rejeição deve ser inferior a 1 Hz ( $2 \cdot f_H / f_s = 0,000033$ ), para se obter um resultado satisfatório na faixa de frequências de interesse (**1-20000 Hz,  $f_s = 60$  kHz**) seria necessária uma janela maior que 60000 pontos (um ciclo da menor frequência), o que implicaria no uso de uma memória de tamanho razoável só para o armazenamento dos coeficientes do filtro.

O número de coeficientes de um filtro digital convolutivo, seja qual for a técnica de projeto que se empregue, não ficará muito diferente do levantado acima, devido ao fato da frequência relativa de corte ser da ordem de  $3 \times 10^{-5}$ . Outra forma de analisar este fato é sob a luz de uma propriedade derivada da transformada de Fourier. Esta propriedade, conhecida como compressão em frequência, estabelece que uma compressão em frequência (relação entre faixa de passagem e faixa de rejeição) significa uma expansão no tempo. Lembrando que os coeficientes de um filtro convolutivo, na realidade, são os valores da resposta impulsiva do filtro amostrados na taxa de aquisição dos sinais de entrada, isto implica no uso de um grande número de pontos desta resposta a fim de não descaracterizar o desempenho desejado em frequência [32,33].

Tendo visto acima que um filtro de resposta finita (**FIR**), para a aplicação em questão, possui um tamanho muito grande, maior que 30000 coeficientes distintos (situação otimizada para um filtro simétrico), poder-se-ia pensar em outra alternativa, como, por exemplo, o emprego de um filtro do tipo recursivo ou de resposta infinita (**IIR**). Com esta hipótese, poder-se-ia projetar um filtro **IIR** empregando a aproximação de Chebyshev inversa (Chebyshev II), a qual leva a uma característica de planura máxima na região de passagem e taxa de atenuação maior que o Butterworth equivalente [32,33,43].

Na tabela 4.1, encontram-se as características que o filtro IIR acima deve atender, onde  $F_h$  é a frequência de corte normalizada,  $F_s$  é o início da banda de rejeição,  $R_p$  é o desvio máximo do ganho na região de passagem,  $A_{max}$  é a atenuação máxima na região de passagem,  $A_{min}$  é a atenuação mínima da banda de rejeição e, por último,  $F_n$  é a frequência normalizada da aproximação utilizada.

Tabela 4.1 - Características da resposta em frequência do filtro Chebishev II.

$F_h$	$F_s$	$A_{max}$	$A_{min}$	$F_n$	$N$
$1,5 \times 10^{-5}$	$3 \times 10^{-5}$	3 dB	72 dB	$2,92 \times 10^{-5}$	7

Através destes parâmetros de projeto chega-se a um filtro de ordem  $N = 7$  e  $F_n = 0,45$  Hz, cuja função de transferência é dada por:

$$y[n] = \sum_{k=0}^7 b_k \cdot x[n-k] - \sum_{k=1}^7 a_k \cdot y[n-k], \quad (4.3)$$

onde  $a_i$  e  $b_i$  valem:

$i$	$a_i$	$b_i \times 10^{-8}$
0	1,00000	8,04982
1	-6,99978	-40,2491
2	20,9987	72,4484
3	34,9967	-40,2491
4	34,9956	40,2491
5	-20,9967	72,4484
6	6,99867	-40,2491
7	-99,9778	80,4983

Com isso, reduziu-se o número de coeficientes a 14 apenas. Existe um outro fator que não foi levado em conta que é a implementação prática deste filtro através de uma aritmética de precisão finita. Na figura 4.1, pode-se observar o comportamento da resposta em frequência deste filtro, na qual notam-se flutuações no ganho na região de passagem, cuja origem não se deve à característica da aproximação empregada, mas sim a erros numéricos.

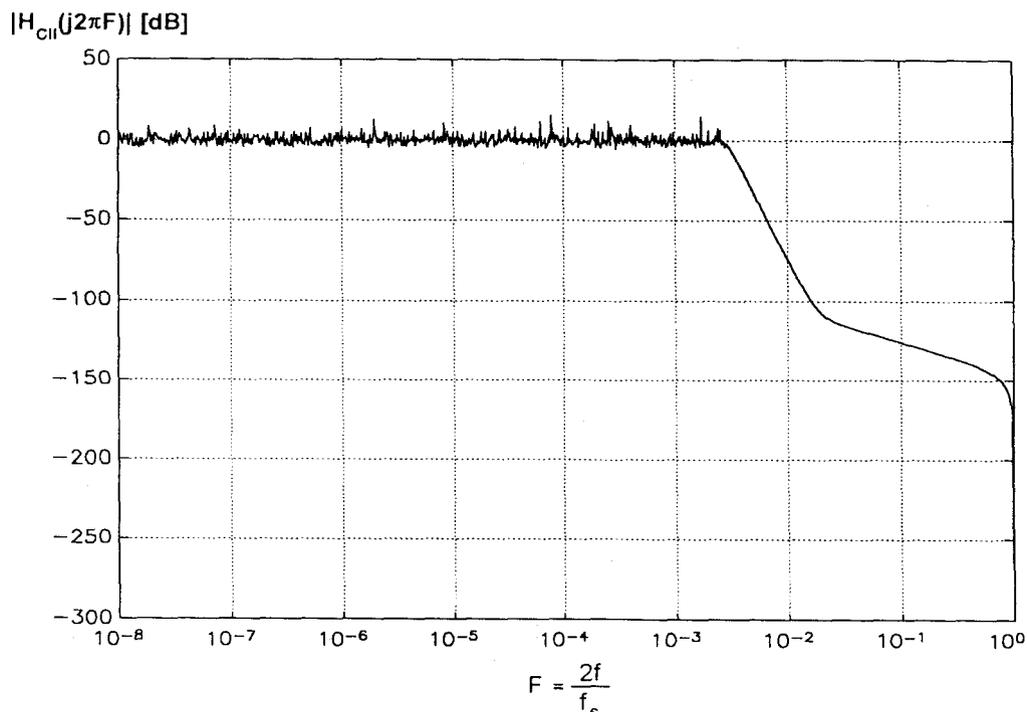


Figura 4.1 - Resposta em frequência do filtro IIR de ordem 7 com  $F_n=2,91 \times 10^{-5}$  empregando aproximação de Chebyshev II.

Esse desvio da resposta teórica foi obtido mesmo utilizando-se variáveis e aritmética de ponto flutuante com precisão dupla. A partir desse fato, já se poderia descartar diretamente o emprego de aritmética inteira de ponto fixo, por exemplo, levando, assim, a um grande aumento do custo de hardware (processador de ponto flutuante) ou, caso contrário, a uma elevação significativa da complexidade do algoritmo de medida (rotinas de ponto flutuante).

As alternativas expostas até aqui baseiam-se em uma análise crua da técnica digital de medida de potência. Se for levado em conta que existe um processo de decimação temporal, isto é, a taxa de saída dos valores de potência e dos valores eficazes de corrente e tensão é  $N$  vezes menor que a frequência de amostragem dos sinais de corrente e tensão, pode-se, então, pensar em um sistema em que o processo de rebaixamento da taxa de saída de dados seja feito de forma gradual (vários estágios). A adoção desta última filosofia de projeto pode levar a concepção de uma estrutura que necessite um pequeno volume de memória e cujos efeitos numéricos sejam minimizados. Com esta última característica, o emprego de um processador de aritmética inteira (menor custo) pode ser viável.

Na figura 4.2, é apresentada a estrutura proposta para o processo de média em discussão. Nesse diagrama, vê-se o sinal de entrada  $in[k]$  ( $p[k]$ ,  $i^2[k]$  ou  $v^2[k]$ )

sendo aplicado a uma série de estágios compostos de um filtro passa-baixas e um decimador temporal  $D_i$ . O objetivo dos filtros passa-baixas é tanto evitar o efeito de batimento após a redução da frequência de amostragem, como obter, de maneira gradual, a resposta em frequência final que possibilite ao equipamento funcionar assincronamente dentro da classe almejada.

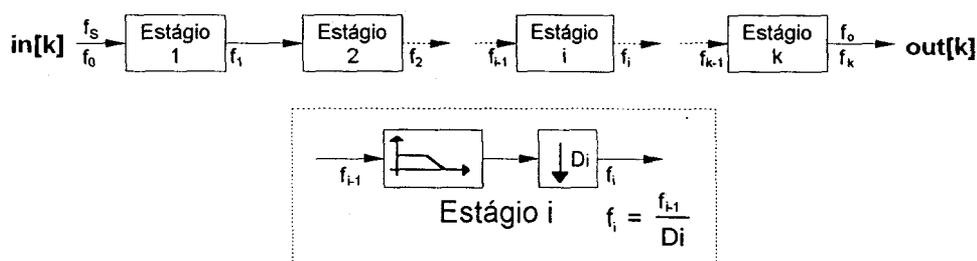


Figura 4.2 - Estrutura proposta para o processo de média.

O desenvolvimento da estrutura de decimação temporal será apresentado no item seguinte.

#### 4.1.1 Projeto do decimador temporal

O projeto do decimador temporal envolve as seguintes etapas: a determinação do fator de decimação global, o número de estágios, os valores de cada  $D_i$  e a resposta em frequência do filtro de cada estágio.

Como o objetivo do filtro é eliminar as componentes harmônicas de frequência maior ou igual a 1Hz e, por consequência, o sinal filtrado não apresenta informação acima de 1Hz, então é possível pensar em uma taxa de saída de uma a duas amostras da grandeza medida por segundo, o que leva a um fator de decimação entre 30000 e 60000 ( $f_s = 60\text{kHz}$ ). Foi adotado **32768** como fator de decimação global, o que permite seu desdobramento em 5 estágios iguais com  $D_i$  valendo **8**. Esta distribuição permite o emprego de cinco blocos exatamente iguais, necessitando assim o projeto de apenas um filtro passa baixas. Isto é possível porque é conhecido que a resposta em frequência de um filtro digital é normalizada em relação à taxa de amostragem, isto é, se esta taxa for reduzida de um fator  $D$ , a frequência de corte deste filtro também será reduzida pelo mesmo fator [32,33].

Neste momento, é interessante salientar dois fatos. O primeiro se refere ao processo de filtragem em si. Pela forma adotada, as componentes espectrais serão atenuadas ou eliminadas de forma gradual, isto é, cada bloco encarregar-se-á de

uma parcela do espectro. O segundo é que a taxa de amostragem de entrada de um bloco decimador é igual a taxa de saída do bloco anterior. Tendo isso em mente, pode-se partir para o estabelecimento da resposta desejada para este filtro.

A tabela 4.2 lista as taxas de entrada ( $f_{i-1}$ ), de saída ( $f_i$ ) e as características do filtro passa baixas de cada estágio. Elas foram obtidas a partir da análise dos requisitos do último bloco de decimação, os quais são:

- frequência de início da zona de corte igual a 0,9Hz. Determinada de forma a evitar batimento (*aliasing*) no estágio de saída e eliminar as componentes de frequência maiores que 1 Hz, levando a uma frequência relativa de  $2 \cdot f_{st}/f_s = 0,12$ .
- atenuação mínima na faixa de corte deve ser maior que 72 dB, conforme determinada no capítulo anterior.
- frequência de corte fixada uma oitava abaixo do início da zona de rejeição, levando a  $f_h = 0,45$  Hz (uma oitava abaixo de  $f_{st}$ ) e  $2f_h/f_s = 0,06$ . Este valor foi encontrado levando-se em consideração o tempo de resposta e a ordem do filtro. O tempo de resposta está relacionado com o tempo que será gasto para realizar uma medida; quanto menor for a frequência de corte mais lento é o sistema. Por outro lado, aumentando-se este parâmetro a largura da zona de transição é reduzida, levando, assim a um filtro de ordem mais elevada (maior complexidade).
- ganho do filtro igual a 1 para  $F = 0$  ( $|H(0)|=1$ ).

Tabela 4.2 - Características de resposta em frequência e taxa de entrada e saída de cada estágio decimador.

i	$f_i$ [Hz]	$f_{i-1}$ [Hz]	$f_h$ [Hz]	$f_{st}$ [Hz]	$A_p$ [dB]	$A_{st}$ [dB]
5	1,83	14,64	0,45	0,9	0	72
4	14,64	117,2	3,6	7,2	0	72
3	117,2	937,5	28,8	57,6	0	72
2	937,5	7500	230,4	460,8	0	72
1	7500	60000	1843,2	3686,4	0	72

Na figura 4.3, é mostrado de forma esquemática a resposta deste filtro, sendo que a frequência normalizada  $F = 1$  é igual a  $0,5 \cdot f_s$ .

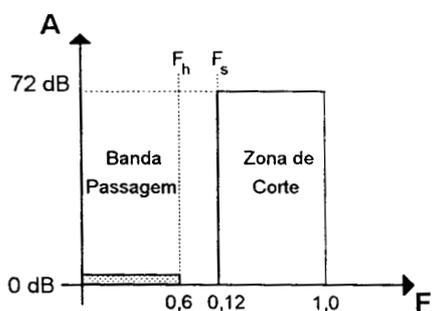


Figura 4.3 - Resposta esquemática do filtro decimador.

Este filtro pode ser desenvolvido empregando duas estruturas distintas, uma baseada nos filtros de resposta finita (**FIR**) e a outra nos de resposta infinita (**IIR**). Na figura 4.4, estão representadas as estruturas desses dois tipos de filtros, onde os números  $a_i$  e  $b_i$  são os coeficientes do filtro e  $z^{-1}$  significa o atraso unitário (atraso de uma amostra) [32,33].

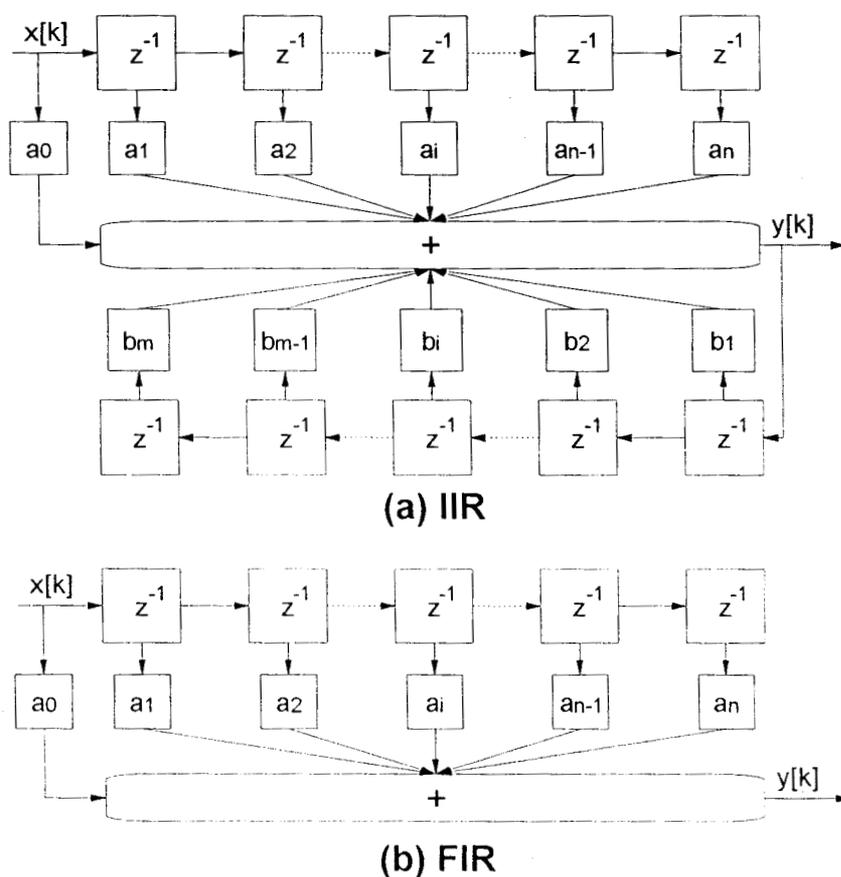


Figura 4.4 - Estrutura dos filtros digitais: a)IIR (forma direta I) e b)FIR (forma direta). [32]

Pode-se observar que os filtros **FIR** não apresentam em sua resposta uma contribuição de sua saída (não realimentados); todos os polos estão em  $z=0$ . Já os do tipo **IIR** possuem parte de sua resposta dada por uma combinação linear de amostras de sua saída (realimentados), sendo filtros que apresentam polos (pelo menos um diferente de  $z = 0$ ) e zeros. Cada uma destas estruturas possui diferentes técnicas de projeto para a obtenção das restrições de desempenho. Como não é o objetivo deste trabalho entrar no detalhamento dos diversos métodos disponíveis de projetos, as técnicas utilizadas serão apenas referenciadas no decorrer do texto.

Após a análise do desempenho de dois filtros projetados segundo as especificações acima, sendo um do tipo **FIR** outro do tipo **IIR**, adotou-se a solução baseada no filtro **FIR**, sendo as razões que levaram a esta escolha explanadas a seguir.

#### i) Projeto do filtro recursivo - **IIR**

O desenvolvimento deste filtro foi feito através da aproximação de **Chebyshev II** por apresentar uma região plana no entorno de  $F = 0$  e também por levar a uma ordem menor que o Butterworth equivalente. Esta planura é uma característica desejável a fim de garantir a performance dinâmica do instrumento referente a variações lentas das grandezas de entrada. Outros métodos de aproximação tais como Cauer, Chebyshev I ou técnicas baseadas na otimização da resposta não foram considerados por apresentarem como resultado filtros com ondulação no ganho na zona de passagem [32,33,43].

Com as especificações acima e recorrendo ao formalismo encontrado em [43], chegou-se a uma ordem **7** e  $W_n = 0,1157$  para o filtro em questão. Em seqüência, são apresentadas a função de transferência e a resposta em freqüência deste filtro, dada pela figura 4.5. Assim,

$$y_{IIR}[n] = \sum_{k=0}^7 b_k \cdot x[n-k] - \sum_{k=1}^7 a_k \cdot y[n-k] , \quad (4.4)$$

onde  $a_i$  e  $b_i$  valem:

$i$	$a_i$	$b_i \times 10^{-4}$
0	1,00000	2.66647
1	-6,11160	-10,7876
2	16,0585	17,0020
3	-23,5104	-8,83436
4	20,7092	-8.83436
5	-10,9736	17,0020
6	3,23836	-10,7876
7	-4,10521	2.66647

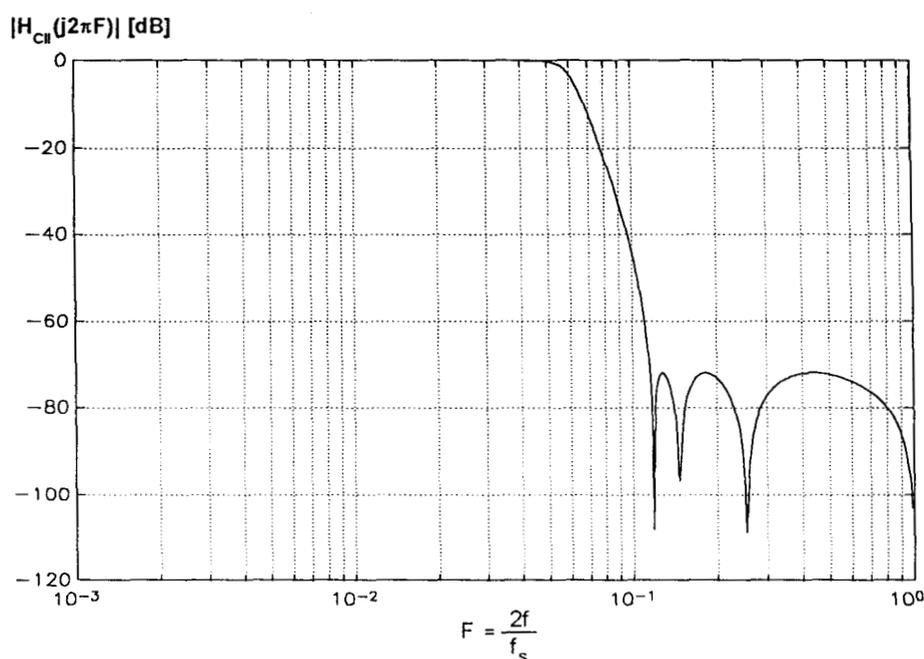


Figura 4.5 - Resposta em frequência do filtro IIR, utilizando a aproximação de Chebyshev inversa (tipo II),  $N = 7$  e  $W_n = 0,1157$ .

Analisando a resposta em frequência do filtro IIR mostrada na figura 4.5, não é observado as oscilações numéricas encontradas na figura 4.1 porque a relação entre as magnitudes dos coeficientes do último filtro não é tão acentuada quanta a observada no primeiro caso,  $10^4$  e  $10^8$  respectivamente.

## ii) Projeto do filtro não-recursivo - FIR

Este filtro foi desenvolvido empregando a técnica de janelamento (*windowing*) cujos passos, em linhas gerais, apresentam-se listados abaixo:

• Aplicação de uma função  $w[k]$  (janela) sobre a resposta impulsiva discreta do filtro ideal  $h_d[k]$ . As finalidades desta janela são tornar  $h_d[k]$  finita e minimizar o efeito de truncamento que modifica o desempenho em frequência (fenômeno de Gibbs). Tem-se

$$h[k] = w[k] \cdot h_d[k] . \quad (4.5)$$

• Atrasar suficientemente a seqüência  $h[k]$  a fim de torná-la causal.

A seqüência obtida  $h[k]$  constitui o conjunto dos coeficientes do filtro desejado.

A janela empregada no projeto deste filtro foi obtida da família de janelas otimizadas desenvolvida por Gregorio Andria e outros [44]. Esse conjunto de janelas é derivado da família de janelas  $\cos(X)$ , da qual fazem parte também as janelas de Hamming, Hanning e Blackman, por exemplo. Esta janela é otimizada no sentido de fornecer o menor número de coeficientes possíveis (menor complexidade), dada a atenuação na zona de rejeição e a largura da banda de transição. Aliado a isso, a característica de planura máxima na zona de passagem é atendida. Utilizando os resultados de [44] e as características levantadas anteriormente, chegou-se a um filtro de ordem  $N=165$ . Os coeficientes do filtro são obtidos através de (4.5) substituindo-se  $w[k]$  e  $h_d[k]$  pelas equações abaixo.

$$w[k] = a_0 + a_1 \cdot \cos\left[\frac{2\pi k}{N-1}\right] + a_2 \cdot \cos\left[\frac{4\pi k}{N-1}\right] , \quad (4.6)$$

onde  $a_0 = 0,4098$ ;  $a_1 = 0,5$  e  $a_2 = 0,0902$

$$h_d[k] = \frac{\sin(2\pi k F_h)}{\pi k} ; \quad F_h = 0,06 \quad (4.7)$$

Para  $k$  assumindo os valores:

$$k = -\frac{N-1}{2}, -\frac{N-3}{2}, \dots, 0, \dots, \frac{N-3}{2}, \frac{N-1}{2}; \quad N = 165 . \quad (4.8)$$

A resposta em frequência do filtro acima  $|H(j2\pi F)|$  é mostrada na figura 4.6.

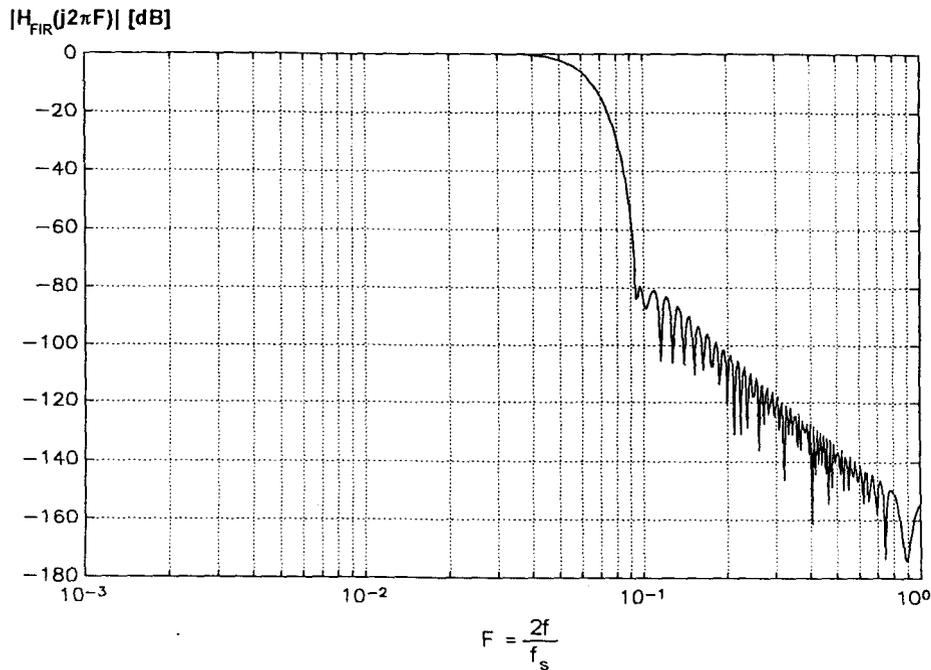


Figura 4.6 - Resposta do filtro **FIR** empregando a janela otimizada para  $N = 165$  e  $F_h = 0,06$  ( $F = 2*f/f_s$ ).

Analisando com atenção a resposta do filtro **FIR** desenvolvido acima, constata-se que o início da banda de rejeição foi superatendido ( $< 0,06F_s$ ), significando que o tamanho do filtro obtido é maior que o necessário para a aplicação. O tamanho do filtro final foi obtido através de um processo iterativo, reduzindo o valor de  $N$  e verificando a resposta em frequência, até o ponto em que o início da banda de rejeição ficou próxima ao valor desejado. Esse processo resultou em um filtro com **95** coeficientes ser suficiente para a aplicação, o que representa uma redução de 43% no tamanho. Na figura 4.7, é apresentada a resposta em frequência de vários filtros **FIR** desenvolvidos empregando a técnica acima descrita, para  $F_h = 0,06$  e  $N$  igual a 75, 95, 125 e 165.

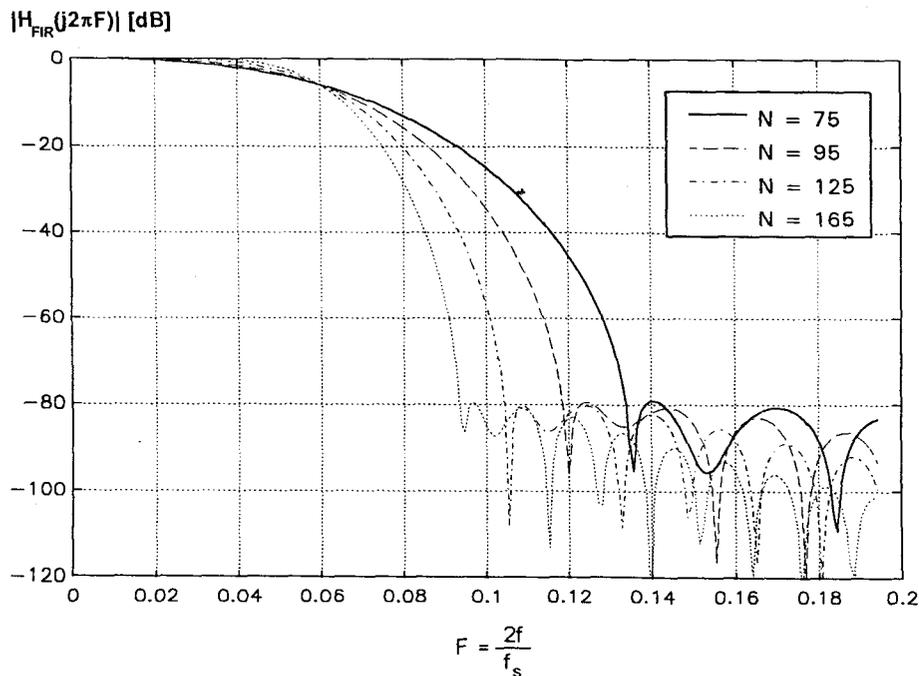


Figura 4.7 - Respostas em frequência de filtros FIR com diferentes ordens (75, 95, 125 e 165) empregando a janela co-seno otimizada ( $F_h = 0,06$ ).

Realizado o projeto dos dois filtros, passou-se para a análise de desempenho das duas opções. Para tanto, foram levadas em consideração a complexidade e o tempo de estabilização dos mesmos. A complexidade consiste no número de operações (multiplicações-somas) por segundo necessárias para executar o processo de filtragem, sendo esta característica importante para a definição da capacidade de processamento mínima necessária ao microprocessador a ser empregado. O tempo de estabilização está vinculado ao tempo mínimo necessário para se obter uma leitura válida após a aplicação das grandezas na entrada do instrumento.

Analisando a estrutura do filtro IIR já apresentada na figura 4.4, conclui-se que o mesmo deve ser aplicado sobre os dados a cada nova amostra, apesar do processo de decimação descartar  $D_i - 1$  (7) amostras de saída a cada  $D_i$  (8) amostras de entrada. Esta característica se deve ao fato da sua resposta depender das amostras passadas de sua saída. Resumindo, o filtro IIR deve ser executado numa taxa igual a frequência de amostragem de entrada de cada bloco de decimação. Implementando este filtro através da forma direta (menor complexidade), descrita por

$$y_{IIR}[n] = \sum_{k=0}^7 b_k \cdot x[n-k] - \sum_{k=1}^7 a_k \cdot y_{IIR}[n-k], \quad (4.9)$$

onde  $x[n-k]$  e  $y[n-k]$  são a entrada e saída respectivamente, e levando-se em conta a taxa de amostragem de cada estágio, obtém-se os valores da tabela 4.3.

Tabela 4.3 - Características de desempenho de uma célula do decimador empregando o filtro FIR ou o IIR.

		IIR	FIR
VOLUME DE OPERAÇÕES	+	112	94
	*	120	95
$T_s$ [k]		180	90

Devido ao processo de decimação, o filtro **FIR** necessita ser aplicado apenas para aquelas amostras de saída que não são eliminadas, isto é, 1 a cada  $D_i$  amostras de entrada, ou seja, a taxa de execução é igual a taxa de amostragem da saída. A razão disto reside nesta estrutura não ser recursiva, conforme pôde ser observado figura 4.4.(a). A tabela 4.3 lista o volume de operações necessárias à execução deste filtro para cada estágio, empregando também a realização direta na forma descrita a seguir, onde  $y[n]$  e  $x[n]$  são as seqüências de saída e entrada, respectivamente. A seqüência  $h[k]$  representa os coeficientes do filtro obtidos da forma descrita anteriormente. Assim,

$$y_{FIR}[n] = \sum_{k=0}^{N-1} h\left[k - \frac{N-1}{2}\right] \cdot x[n-k]. \quad (4.10)$$

Outra característica que consta na tabela 4.3 é o tempo de estabilização em número de amostras de entrada de cada um dos filtros. Esses valores foram obtidos através de simulação digital dos dois filtros tendo como seqüência de entrada um salto unitário. A resposta pode ser observada na figura 4.8. O tempo de estabilização foi considerado como sendo o número da amostra da entrada a partir da qual o desvio máximo da saída em relação ao valor de entrada (**1**) fosse menor que **0,05%**. Como o tempo de resposta fica determinado basicamente pela resposta do último estágio (processo de decimação), então o tempo de estabilização da medida será aproximadamente o período de amostragem de entrada do último

estágio multiplicado pelo número de amostras necessários para atingir a banda de erro máximo inferior a 0,05%.

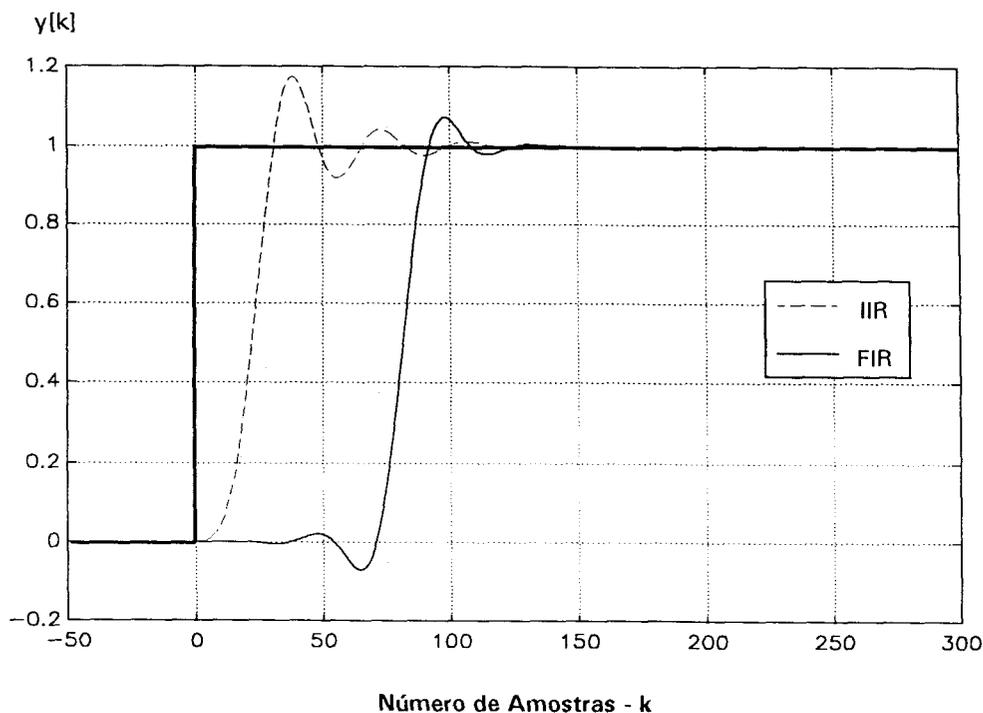


Figura 4.8 - Resposta ao salto unitário dos dois filtros desenvolvidos, empregando a estrutura IIR e o outro a FIR.

Ainda observando os resultados constantes da tabela 4.3, a opção pela implementação do processo de decimação empregando um filtro **FIR** fica justificada, pois é a forma que apresenta o melhor desempenho, tanto no aspecto do volume de operações como no tempo de resposta. Vale comentar que a implementação da opção recursiva através da forma direta é praticamente inviável, em razão do processo de quantização de seus coeficientes influenciar na posição de todos os polos de sua função de transferência, podendo levar até a um sistema instável. Esse fato pode ser bastante minimizado através do emprego, por exemplo, da forma cascata de implementação (divisão em estágios de primeira e segunda ordem), mas traz como consequência um aumento no volume de operações, reforçando assim a escolha feita [43,44].

#### 4.1.2 Algoritmo de extração de raiz quadrada

Como a operação raiz quadrada não é comum nos microprocessadores, há necessidade do emprego de um algoritmo que a implemente utilizando apenas operações básicas do tipo multiplicação/divisão e adição/subtração. O algoritmo selecionado para realizar esta tarefa foi o desenvolvido por Naoki Mikami e outros [45]. A razão principal para a escolha foi que esse método não emprega divisões e sua estrutura é voltada para o emprego em sistemas de processamento digital de sinais, isto é, sua arquitetura é de um filtro digital recursivo não-linear. Além disso, o método desenvolvido pelos autores acima apresenta um melhor desempenho, tanto em velocidade como em erro de cálculo, que o método de Newton/Raphson, por exemplo.

A idéia deste algoritmo é calcular a resposta ao salto do filtro digital apresentado na figura 4.9, onde  $x[n]$  ( $A$ ) é o número do qual se quer a raiz quadrada e  $y[n]$  é a aproximação da raiz. O coeficiente  $\beta$ , chamado de coeficiente de aceleração, é dependente do valor de  $A$ . Este algoritmo foi desenvolvido para valores de  $x$  pertencentes ao intervalo  $[0,25, 1)$ , assim, números fora deste intervalo devem ser normalizados antes da aplicação do algoritmo.

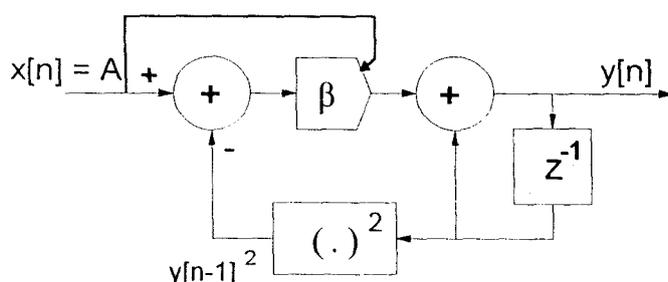


Figura 4.9 - Diagrama em blocos do algoritmo acelerado para cálculo da raiz quadrada de  $A$ .

Os valores de  $\beta$  são determinados de acordo com o erro máximo tolerado e o número de iterações no qual se deseja atingir este erro. Para um erro máximo menor que  $2^{-15} = 3,052 \times 10^{-5}$  (0,003%), a ser atingido em duas iterações, é necessário subdividir o intervalo 0,25 a 1 em 12 subintervalos, onde cada faixa de valores possui um coeficiente de aceleração. Na tabela 4.4, são apresentados os diversos subintervalos e os correspondentes coeficientes de aceleração [45].

Tabela 4.4 - Valores dos coeficientes de aceleração para os diversos intervalos de valores de  $A$ .

Faixa de $A$ ( $a \leq A \leq b$ )		4 MSB de $A$ (sem sinal)	$\beta$
$a$	$b$		
0,2500	0,3125	0100	0,961914
0,3125	0,3750	0101	0,840332
0,3750	0,4375	0110	0,782715
0,4375	0,5000	0111	0,734869
0,5000	0,5625	1000	0,691406
0,5625	0,6250	1001	0,654297
0,6250	0,6875	1010	0,622070
0,6875	0,7500	1011	0,595215
0,7500	0,8125	1100	0,573731
0,8125	0,8750	1101	0,556152
0,8750	0,9375	1110	0,516113
0,9375	1,0000	1111	0,502930

Dado um número  $A$  no intervalo  $[0,25, 1)$ , a raiz de  $A$  é obtida, em primeiro lugar, determinando-se qual o valor do  $\beta$  correspondente (tabela 4.4). A seguir é calculada a aproximação inicial da raiz  $y[0]$  empregando

$$y[0] = \frac{2}{3} \cdot A + 0,35416. \quad (4.11)$$

A equação (4.11) é a aproximação polinomial linear **MINIMAX** da raiz quadrada de  $A$  no intervalo  $[0,25, 1)$  [45]. A partir da aproximação inicial, realiza-se duas iterações com a equação abaixo, obtendo então a raiz quadrada de  $A$  igual a  $y[2]$ .

$$y[n] = \beta \cdot (x[n] - y^2[n-1]) + y[n-1]; \quad n = 1 \text{ e } 2 \quad (4.12)$$

#### 4.1.3 Simulação do algoritmo proposto

Após o projeto da estrutura de decimação, foi realizada a simulação do algoritmo. Para tanto, o processo partiu da geração matemática de sinais periódicos empregando (2.8) e (2.9). A síntese da corrente e da tensão empregando séries de Fourier permite o estabelecimento preciso da amplitude e fase de cada harmônica, sendo então possível determinar, de forma teórica, os valores **RMS** da corrente e tensão, a potência útil e reativa, utilizando-se (2.13), (2.12), (2.11) e (2.7),

respectivamente. Os resultados teóricos foram então comparados com os resultados obtidos através do algoritmo proposto; auxiliando na validação da estrutura operacional proposta.

O algoritmo foi implementado através do programa **MATLAB** para computadores padrão **IBM-PC**, empregando aritmética de ponto flutuante e quantização dos sinais de corrente e tensão de 14 bits, conforme estimado no capítulo anterior. Todos os sinais de entrada utilizados neste processo tiveram seus valores de pico normalizados em 1 (fundo de escala). O conjunto de comandos **MATLAB** empregados tanto na geração das entradas como no processamento estão listados no Anexo B.1.

Através do processo de simulação constatou-se que após o tempo de estabilização, estimado anteriormente (6,5 s), o erro relativo dos valores das grandezas de interesse era menor que 0,010%. Isso foi observado para todos os sinais de entrada empregados, dentro da faixa de uso prevista, independentemente da frequência, fase relativa ou composição espectral.

A figura 4.10 mostra o resultado da simulação para sinais de corrente e tensão senoidais de frequência igual a **1 kHz**, fase relativa de **30°** e amplitude **1**.

Os resultados de simulação apresentados na figura 4.11 são oriundos dos sinais de corrente e tensão cujas composições espectrais estão descritas na tabela 4.5. A razão para a utilização de sinais como esses da figura 4.11 é ocorrência de formas de ondas semelhantes em situações práticas.

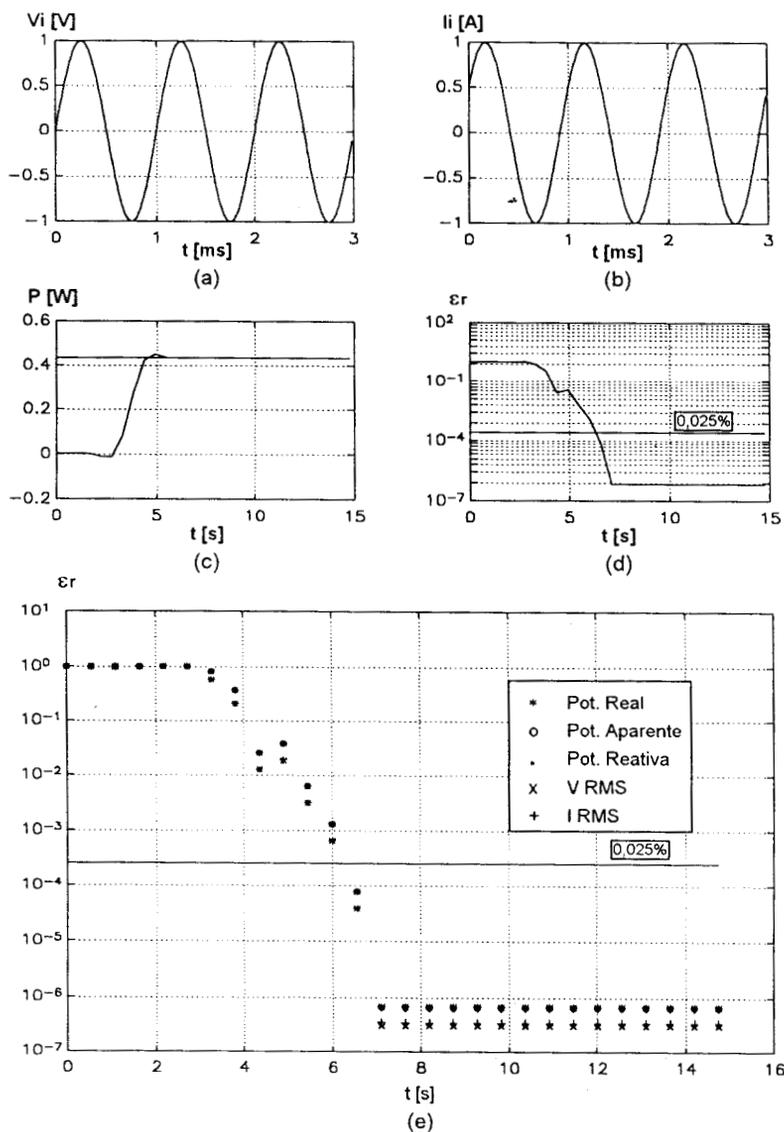


Figura 4.10 - Resultado da simulação do algoritmo proposto para uma frequência de amostragem  $f_s$  de 59991 Hz: a)  $v(t)=\text{sen}(2000\pi t)$ ; b)  $i(t)=\text{sen}(2000\pi t+30^\circ)$ ; c) Potência real teórica e calculada; d) Erro relativa no cálculo da potência real e e) evolução temporal do erro relativo para as diversas grandezas.

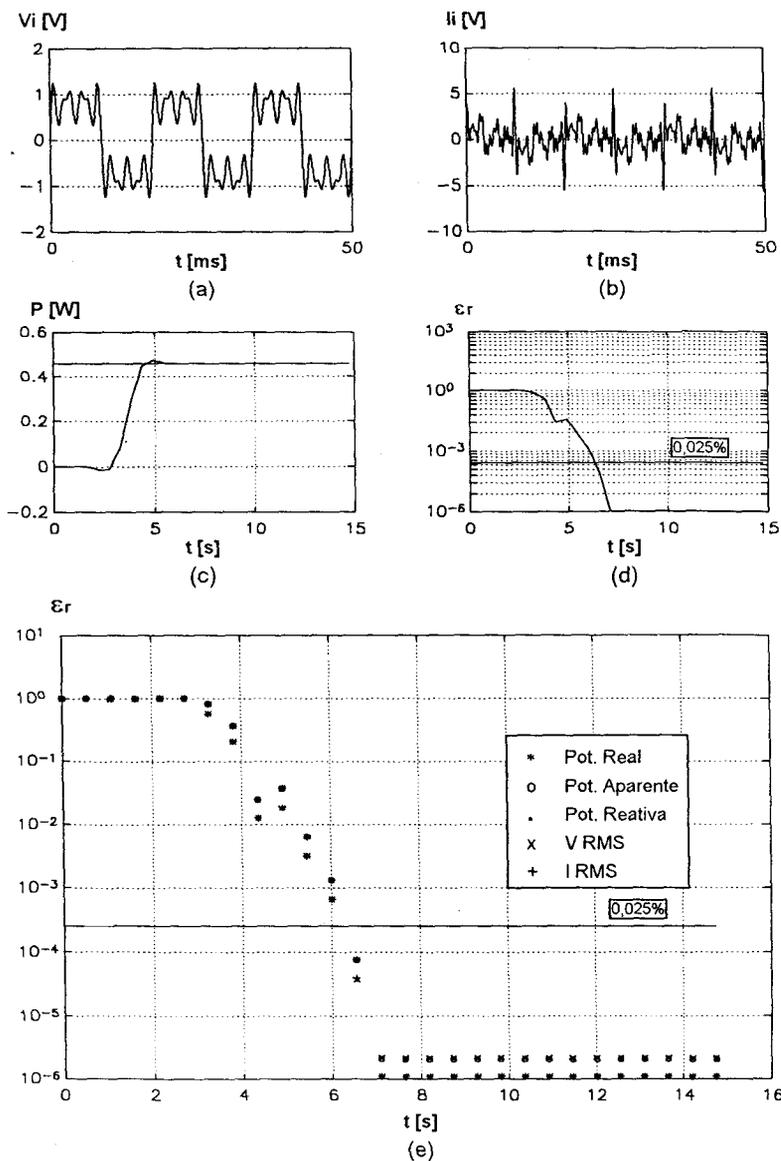


Figura 4.11 - Resultado da simulação do algoritmo proposto para um sinal periódico com frequência fundamental de 60 Hz e frequência de amostragem  $F_s$  de 59987 Hz: a)  $i(t)$ ; b)  $v(t)$ ; c) Potência real teórica e calculada; d) Erro relativo no cálculo da potência real; e) evolução temporal do erro relativo para as diversas grandezas.

Tabela 4.5 - Composição espectral dos sinais de tensão e corrente referente a figura 4.11.

f [Hz]	Tensão - Vi		Corrente - li	
	E - [V]	$\phi$ - [°]	I - [A]	$\phi$ - [°]
60	1,0	0	0,6065	30
180	0,3	0	0,5975	0
300	0,1	0	0,5886	-90
420	0,4	0	0,5798	55
540	0,2	0	0,5712	-64
660	0,25	0	0,5627	-78
780	-	-	0,5543	43
900	-	-	0,5461	0
1020	-	-	0,5379	-5
1140	-	-	0,5299	7
1260	-	-	0,5220	20
1380	-	-	0,5143	12
1500	-	-	0,5066	40
1620	-	-	0,4991	-38
1740	-	-	0,4916	55
1860	-	-	0,4843	60

Foram realizadas também algumas simulações onde adicionaram-se parcelas de ruído com distribuição uniforme (ruído branco) aos sinais de corrente e tensão. Nestes casos, constatou-se que, sendo as duas fontes de ruído (gerador de números randômicos) não correlacionadas, não havia alteração no valor da potência real e surgia um deslocamento nos valores **RMS** da corrente e tensão e da potência reativa. Estes resultados correspondem às considerações feitas no capítulo anterior sobre o ruído nos condicionadores de sinal.

#### 4.1.4 Requisitos do sistema de processamento

A partir deste ponto é possível determinar algumas características relacionadas ao desempenho necessário do sistema de processamento, como, por exemplo, número de adições/multiplicações por segundo, número de interrupções por segundo e o tamanho da palavra da unidade de aritmética e lógica (**ULA**) do microprocessador.

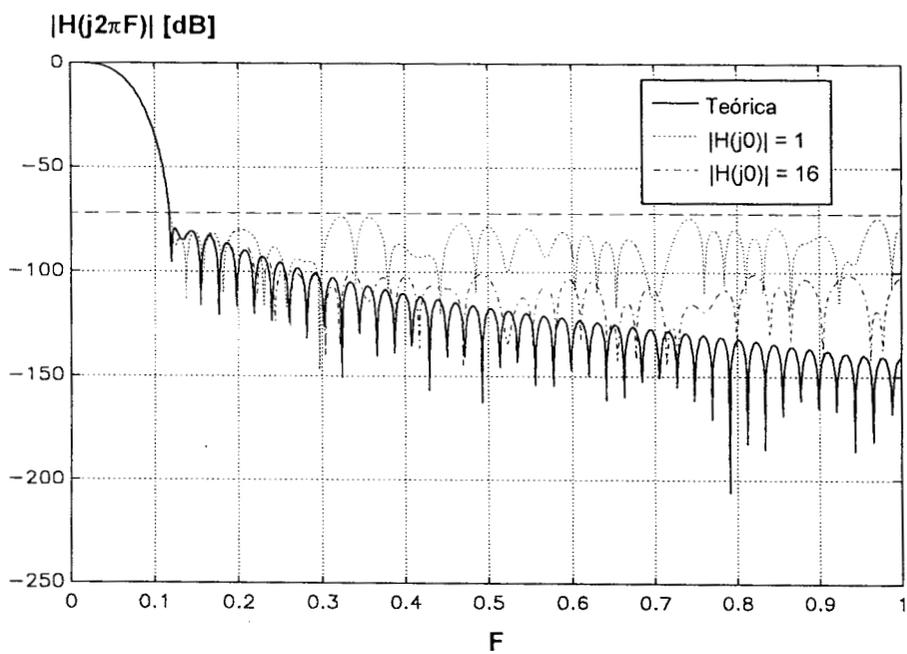
O volume de operações de adição/multiplicação por segundo é definido basicamente pelas operações necessárias à execução dos filtros digitais e ao cálculo da potência instantânea e dos quadrados dos valores de tensão e corrente. A tabela 4.6 mostra estes valores para cada estágio e o volume total de operações necessárias à execução do algoritmo proposto.

Tabela 4.6 - Requisitos de processamento do sistema digital total e parcial para cada estágio.

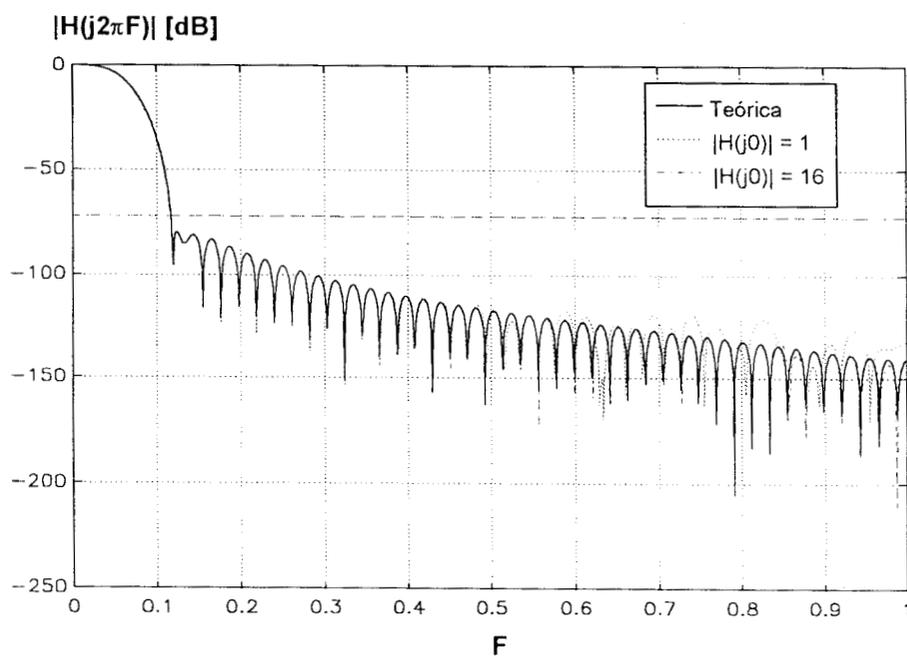
Estágio	+/s [ $\times 10^3$ ]	*/s [ $\times 10^3$ ]
1	2115	2318
2	264,4	267,2
3	33,05	33,40
4	4,131	4,175
5	0,516	0,522
Total	2417,1	2500,4

O tamanho da palavra de trabalho mínima deve ser 16 bits por duas razões: primeiro porque os dados de entrada são digitalizados em 14 bits; segundo porque o efeito da quantização dos coeficientes do filtro digital é provocar um desvio da resposta em frequência teórica, como pode ser observado na figura 4.12.

As três curvas mostram a resposta para os coeficientes quantizados em ponto flutuante e em formato de ponto fixo (módulo de todos os coeficientes  $< 1$ ), utilizando, nesse último caso,  $H_q(0j) = 16$  e  $H_q(0j) = 1$ . A quantização dos coeficientes empregando ganho de 16 ( $2^4$ ) para frequência zero foi realizada porque assim o erro relativo de quantização para os coeficientes próximos de zero é minimizado, melhorando a resposta para frequências altas. No caso da quantização em 16 bits (1 bit de sinal e 15 de mantissa), é imperativo o emprego de  $H_q(0j) = 16$  a fim de garantir as restrições de projeto. Já empregando 24 bits o efeito de truncamento dos coeficientes não é tão significativo.



(a)



(b)

Figura 4.12 - Efeito da quantização dos coeficientes do filtro digital, quantização em: a) 16 bits e b) 24 bits.

## 4.2 Desenvolvimento do sistema eletrônico

O sistema eletrônico foi dividido em duas partes, uma relativa à interface analógica e a outra relativa ao bloco digital. A seguir será apresentado o desenvolvimento de cada uma dessas partes.

### 4.2.1 Interface analógica

A interface analógica foi projetada empregando as características levantadas no capítulo anterior. O projeto partiu da seleção do conversor **A/D**, passando pelo desenvolvimento do condicionador de entrada, fontes e sistema de isolamento elétrico.

#### 4.2.1.1 Sistema de conversão analógico para digital

Durante o projeto desta parte do instrumento foram consideradas duas estruturas de implementação, uma envolvendo o emprego de um conversor **A/D** convencional associado a um circuito amostrador/retentor (solução clássica), e outra baseada num **sampling ADC** [39,40,41]. Optou-se pela segunda estrutura por ela ser mais compacta: um único componente, cujo desempenho dinâmico e estático do conjunto conversor mais circuito amostrador é garantido pelo fabricante. Este é empregado sem que haja necessidade da adição de componentes externos. Dentro desta linha de desenvolvimento, foi selecionado o conversor **AD7872KN** da Analog Devices por apresentar uma resolução de 14 bits e operar até uma taxa de 82000 amostras por segundo [46]. Além de atender as características de desempenho estático e dinâmico, esse conversor fornece o sinal digitalizado de forma serial, facilitando o emprego de uma interface de transferência serial óptica entre o bloco analógico e o bloco digital. A opção pela comunicação serial decorre da necessidade de apenas três sinais para realizá-la, um sinal de dados, um de **clock** e um de fim de palavra (**strobe**).

As principais características dinâmicas e estáticas do conversor **AD7872KN** estão listadas na tabela 4.7.

Tabela 4.7 - Características do conversor A/D AD7872KN.

Parâmetro	Valor	Cond. de Teste / Comentários
Resolução	14 bits	
Taxa de amostragem	82 kamostras / s min.	<i>clock</i> interno - 2 MHz
$V_{in}$	$\pm 3$ V	
SNR	82 dB min.	$V_{in} = 10$ kHz senoide
THD	-86 dB max.	$V_{in} = 10$ kHz senoide
Tempo de aquisição	2 $\mu$ s max.	
Não linearidade integral	$\pm 1/2$ LSB típico	
Não linearidade diferencial	$\pm 1$ LSB max.	
$V_{ref}$	$\pm 3$ V	
<i>Clock</i> serial	2 MHz típico	
Alimentação	$\pm 5$ V @ 13 mA	

#### 4.2.1.2 Condicionador de sinal de entrada

O diagrama em blocos apresentado na figura 3.6 propõe um amplificador de tensão com ganhos variáveis como condicionador de entrada. A definição do circuito e dos componentes empregados está vinculada à seleção do maior ganho disponível em cada canal, portanto, escolheu-se **50** como sendo o maior ganho. Este valor foi selecionado por levar a uma tensão máxima de entrada de **60 mV**, a qual vem a ser a tensão nominal de saída de alguns resistores comerciais empregados na medida de corrente (*shunt*).

Visando reduzir ao máximo a influência de componentes externos no comportamento dinâmico deste amplificador, adotou-se um circuito simples, baseado em um único amplificador operacional na configuração não inversora, conforme mostra a figura 4.13.

Lembrando que em 3.2.2.1 foi determinada a largura de banda mínima de aproximadamente **1,3 MHz** para o amplificador e que o maior ganho é **50**, chega-se a um produto ganho faixa **BW** ao redor de **65 MHz** para o **OPAMP** a ser empregado. Como o amplificador de entrada está acoplado diretamente ao conversor, é importante que o **OPAMP** selecionado possua boa estabilidade estática (**DC**), evitando, desta forma, que variações da tensão e corrente de **offset** reflitam-se para a saída como flutuações do zero. Outro fator considerado na seleção do amplificador operacional foi seu nível de ruído. Esta característica é importante para que não haja uma degradação demasiada da relação sinal/ruído (**SNR**) da entrada, visto que o sistema operará em banda larga e com alto ganho [42,47,48].

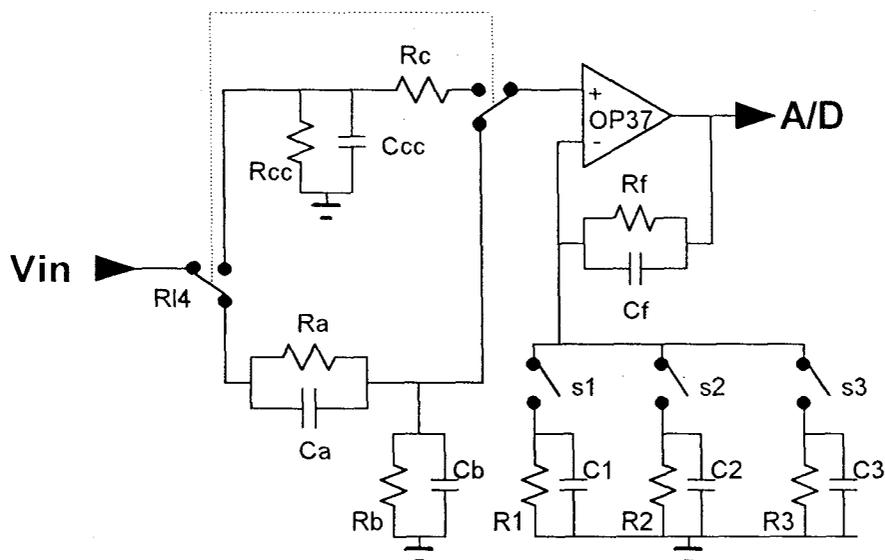


Figura 4.13 - Circuito eletrônico do amplificador de entrada.

O projeto foi desenvolvido empregando o **OPAMP ADOP37GP** (Burr-Brown), pois ele se enquadra no perfil levantado acima, como pode ser observado na tabela 4.8, onde encontram-se listadas algumas de suas características. Apesar do OP-37 ser um **OPAMP** compensado internamente, ele possui uma restrição relativa ao ganho mínimo de trabalho que não deve ser inferior a 5; esta restrição é feita a fim de garantir sua estabilidade [17,18]. Levando esta característica de operação em conta, selecionou-se os ganhos de entrada como sendo **1, 2, 5, 10, 20** e **50**, onde o **OPAMP**, na realidade, opera com ganhos **10, 20** e **50**, sendo que os ganhos entre 1 e 5 são obtidos através de um atenuador compensado de **1:10**, conforme a figura 4.13.

Tabela 4.8 - Características principais do ADOP37GP (Burr-Brown).

Parâmetro	Valor	Cond. de teste / Comentários
Produto ganho-faixa - GBW	45 / 64 MHz min./max	
Slew-rate	11,9 V/ $\mu$ s	$A_v = +5$ $R_I = 2k\Omega$
Vos	100 $\mu$ V max.	
Deriva térmica média	1,8 $\mu$ V/ $^{\circ}$ C max.	
$A_{ol}$	124 dB típico	
Tensão de ruído (in)	0,25 $\mu$ V <sub>p-p</sub>	$f_B = 0,1-10$ Hz
Corrente de polarização	$\pm 80$ nA	
Corrente de <i>offset</i>	75 nA	

A tabela 4.9 lista os diversos ganhos e os respectivos valores de pico máximo do sinal de entrada da interface analógica.

Tabela 4.9 - Distribuição de ganhos e valores de pico máximo do sinal de entrada do condicionador de entrada.

Ganho	$V_{in}$ [V]	$V_o$ [V]	Chaves
1	3,0	3,0	s1 lig.; r14, s2, s3 des.
2	1,5	3,0	s2 lig.; r14, s1, s3 des.
5	0,6	3,0	s3 lig.; r14, s1, s2 des.
10	0,3	3,0	s1, r14 lig.; s2, s3 des.
20	0,15	3,0	s2, r14 lig.; s1, s3 des.
50	0,06	3,0	s3, r14 lig.; s1, s2 des.

Como foi comentado no capítulo anterior, este amplificador será empregado nos dois canais, facilitando assim a obtenção das características de desempenho relativo entre as unidades de entrada de corrente e de tensão.

A seguir serão apresentadas as análises do comportamento dinâmico e estático e do ruído deste estágio.

#### i) Resposta em frequência e análise dinâmica

O desempenho global do instrumento está diretamente relacionado com a resposta em frequência deste estágio. Por essa razão, o projeto do amplificador constituiu-se basicamente na obtenção dos valores dos capacitores  $C_1$ ,  $C_2$ ,  $C_3$  e  $C_F$  da figura 4.13 que adequassem a resposta em frequência do conjunto, atendendo, assim, às restrições de planura de ganho e de atraso de grupo no intervalo de frequências de trabalho, conforme dados levantadas no capítulo anterior. A presença dos capacitores no laço de realimentação do amplificador cria um compensador avanço-atraso que possibilita a alteração da frequência de corte e do fator de mérito ( $Q$ ) do circuito, permitindo assim o ajuste da faixa útil da resposta em baixa frequência.

A análise e projeto do condicionador de entrada foi realizada em duas etapas.

A primeira envolveu a análise do conjunto empregando um modelo simplificado do OP-37 (polo dominante e segundo polo), descrito por

$$A_{OL}(s) = \frac{A_0 p_1 p_2}{(s + p_1)(s + p_2)} \quad (4.13)$$

$$p_1 = 2\pi \cdot 35 \quad p_2 = 2\pi \cdot 3 \cdot 10^6 \quad A_0 = 10^6 \quad ,$$

$A_{OL}(s)$ , dado pela equação acima, representa a função de transferência simplificada em laço aberto do **OPAMP**.

Sendo  $\beta$  o ganho **DC**,  $z$  o zero e  $p$  o polo da rede de realimentação do amplificador, a função de transferência da rede de realimentação (compensador avanço-atraso)  $G(s)$  é dada por

$$G(s) = \beta \cdot \frac{s + z}{s + p} \cdot \frac{p}{z} \quad (4.14)$$

Empregando as expressões acima, a função de transferência do conjunto realimentado  $H(s)$  [17,18,19,21] pode ser expressa como

$$H(s) = \frac{A_{OL}(s)}{1 + G(s) \cdot A_{OL}(s)} \quad (4.15)$$

Através de (4.15) foi determinada a resposta em frequência para cada ganho e os respectivos capacitores a fim de atender as restrições de desempenho dinâmico. De posse desses valores a faixa útil em baixa frequência foi definida. Por último, foi levantado o tempo de estabilização do sistema quando submetido a um salto de tensão na entrada.

A segunda etapa consistiu na simulação do circuito da figura 4.13 empregando o programa **PSPICE**, o modelo do **OP37GP** fornecido pelo fabricante (Burr-Brown) e os valores obtidos para os capacitores na etapa anterior. Esse procedimento teve por objetivo verificar o comportamento do circuito ao ser empregado um modelo do **OPAMP** mais completo, contando também com a presença de capacitâncias parasitas, tanto na entrada como na saída do **OPAMP**, bem como a carga devida à impedância de entrada do **ADC**. A tabela 4.10 mostra os resultados finais do projeto do estágio de entrada, onde  $f_{.3dB}$  é a frequência de corte do amplificador,  $\delta$  é o atraso de grupo do sinal e  $t_s$  é o tempo de estabilização para um salto de 3 V na saída do amplificador. Também consta da referida tabela a frequência máxima até a qual os erros de ganho e de fase do condicionador são inferiores aos máximos tolerados (**faixa útil**). Este valores foram obtidos através da

simulação do condicionador de entrada para cada ganho empregando os valores determinados de forma teórica.

Tabela 4.10 - Desempenho projetado para o condicionador de entrada ( $R_f = 10k\Omega$  e  $C_f = 10pF$ ).

G	$f_{-3dB}$ [kHz]	$\delta$ [ns]	Faixa útil [kHz]	$t_s$ [ $\mu s$ ]	Observação
1	1259	108,9	30	2,65	C1 = 33 pF; R1 = 1,1K $\Omega$
2	1090	126,5	41	2,85	C2 = 100 pF; R2 = 526 $\Omega$
5	697	221,6	56	3,01	C3 = 220 pF; R3 = 204 $\Omega$
10	1122	177,3	41	1,61	C1 = 33 pF; R1 = 1,1K $\Omega$
20	1039	194,2	60	2,18	C2 = 100 pF; R2 = 526 $\Omega$
50	708	290,0	27	2,94	C3 = 220 pF; R3 = 204 $\Omega$

## ii) Análise estática

Após a definição do circuito da figura 4.13, foi analisado o seu comportamento estático com o intuito de verificar o deslocamento da tensão de saída devido às imperfeições do **OPAMP**, tais como: a corrente de polarização ( $I_B$ ), corrente de **offset** ( $I_{os}$ ) e tensão de **offset** ( $V_{os}$ ).

Com o estudo do desempenho **DC** do sistema, verificou-se a necessidade da compensação do nível de zero do circuito. Para tanto foi adicionado um circuito de compensação da tensão de **offset**, conforme recomendado pelo fabricante [17].

O resistor  $R_c$  foi adicionado após esta análise. O objetivo de sua inserção é manter o mesmo resistor equivalente (9k) conectado à entrada não-inversora do **OPAMP** na mudança de ganhos, evitando assim o deslocamento do zero ao ser comutada a entrada direta **1x** para a atenuada **10x**.

## iii) Análise de ruído

A avaliação da performance da interface analógica quanto ao ruído pode ser dividida em duas partes, uma relativa ao ruído intrínseco dos componentes e outra devida ao ruído acoplado.

Sob o ponto de vista do ruído acoplado ou induzido, procurou-se evitá-lo através da construção de uma blindagem metálica sobre o condicionador de sinais,

fontes e conversor **A/D**. Além disso, foram empregados filtros do tipo indutor-capacitor junto aos terminais de alimentação do conversor e do **OP-37** [48].

No tocante ao ruído gerado pelo próprio condicionador de sinais, não há maneira de evitá-lo. Na tabela 4.11, são apresentadas as estimativas desse ruído na entrada do **ADC** para cada ganho. Os valores ali contidos foram obtidos a partir da propagação do ruído gerado por cada componente até a saída do **OP-37** [17,18,42,48].

Tabela 4.11 - Estimativa do ruído intrínseco da interface analógica, referente à entrada do conversor **A/D**.

G	$V_{on}$ [ $\mu V_{RMS}$ ]	$V_{p-p}$ [ $\mu V$ ]
1	195	1287
2	355	2343
5	707	4666
10	185	1221
20	348	2297
50	714	4712

#### 4.2.1.3 Isolamento elétrico

A interface analógica foi isolada do sistema de alimentação através do emprego de um transformador de alimentação para cada canal.

Já as informações que trafegam entre esta interface e o bloco digital foram isoladas através de optoacopladores. Tendo em vista as características temporais dos sinais vinculados ao sistema de conversão **A/D**, foi necessário o desenvolvimento de circuitos adicionais (amplificadores) na saída dos optoacopladores, a fim de garantir a transmissão destes sinais. Esses circuitos se fizeram necessários porque não foi possível adquirir, no momento da implementação do sistema, os opto-acopladores apropriados (**HPCL2602**). Esses circuitos estão representados nos esquemas no Anexo C.

O atraso diferencial que venha a ocorrer entre os sinais de amostragem dos dois canais pode ser compensado através dos circuitos de atraso descritos na arquitetura do bloco digital.

#### 4.2.1.4 Fontes de alimentação e referência

Foram empregadas três fontes simétricas de alimentação. Uma simétrica de 15V destinada à alimentação do amplificador de entrada e fonte de referência, uma simétrica de 5V para o **ADC** e outra de 5V para o sistema de comutação de ganhos e o circuito de interfaceamento óptico. Utilizou-se uma fonte exclusiva para o conversor para evitar o acoplamento de ruído síncrono com a amostragem pela linha de alimentação, o que provocaria um desvio **DC** no sinal amostrado.

Implementou-se, também, uma fonte de referência, a fim de possibilitar a calibração da fonte interna de referência do conversor **A/D** e do ganho unitário do amplificador.

#### 4.2.2 Bloco digital

Após o projeto e análise da estrutura de processamento no item 4.1, obteve-se uma estimativa da capacidade de processamento necessária ao sistema digital, visando possibilitar a execução do algoritmo proposto. Relembrando, esta foi estimada em aproximadamente  $2,4 \times 10^6$  adições/multiplicações por segundo, associada a uma taxa de entrada de 120000 valores de corrente e tensão por segundo. Levando em conta esses dados, a escolha da unidade de processamento é direcionada para a categoria dos processadores digitais de sinais, pois estes têm sua arquitetura otimizada para a execução de estruturas convolutivas (filtros) e atendimento de interrupções, além de possuírem uma relação **MOPS** por custo muito maior que os processadores de uso genérico [49,50]. Ressalta-se, também, que o desenvolvimento do algoritmo sempre esteve voltado para a utilização de uma unidade de processamento inteira de ponto fixo, principalmente por razões de custo.

Visando agilizar o processo de teste do algoritmo proposto, optou-se pelo uso de um **hardware** digital pronto que reunisse as propriedades necessárias à implementação do protótipo. Dentro desse espírito, havia dois sistemas digitais adequados à aplicação disponíveis, um baseado no **TMS320C25** (16 bits) da **Texas** [51] e outro baseado no **DSP56001** (24 bits) da **Motorola** [52,53,54]. Foi escolhido o **DSP56001** principalmente por ele apresentar uma palavra de trabalho de 24 bits (144 dB de faixa dinâmica - relação entre o maior e menor número representáveis em 24 bits) e um par de acumuladores de 56 bits (48+8 - faixa dinâmica de 336 dB), o que facilita a implementação do algoritmo. Sob este último aspecto, caso se tivesse optado pelo **TMS320C25**, seria necessário o emprego do filtro com ganho igual a 16 (item 4.1). Este fato, por sua vez, levaria ao uso de uma aritmética de

precisão estendida na execução do mesmo, pois seu acumulador é de 32 bits, aumentando assim o complexidade do algoritmo a ser executado.

Outra razão que influenciou na escolha está relacionada com o conjunto de instruções do 56001, pois entre elas pode-se encontrar comandos do tipo **DO** e **REP** implementados em *hardware*. Esse tipo de instrução facilita muito a implementação de estruturas que necessitam ser executadas um número definido de vezes (laços), como a execução de uma convolução entre duas seqüências (filtro **FIR**), por exemplo; eliminando assim o emprego de contadores em *software*.

O sistema de desenvolvimento utilizado é composto pela placa **DSP56000ADS** fabricada pela própria **Motorola** e um conjunto de ferramentas de *software* que incluem um montador *assembler*, um simulador e um programa de controle da placa de desenvolvimento [54,55]. O sistema é conectado em um computador padrão **IBM-PC**, através do qual é possível controlá-lo e realizar transferências de programas para serem executados no 56001. Além disso, a placa permite o envio de resultados ao computador, o qual serve como interface com o usuário. Na figura 4.14, é mostrada a arquitetura do sistema empregado.

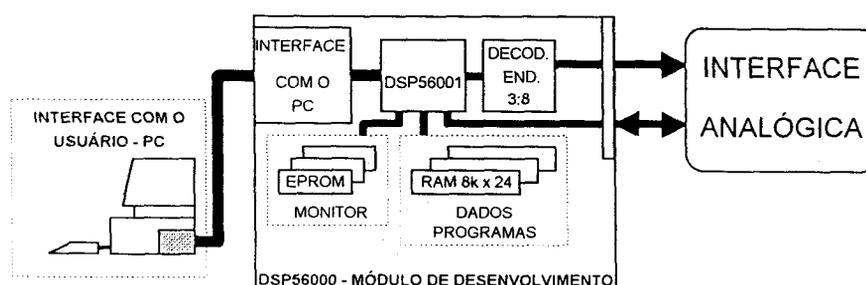


Figura 4.14 - Arquitetura do sistema de desenvolvimento utilizado como base do bloco digital e interface com o usuário.

O sistema utilizado apresenta as características listadas a seguir:

- **8 *keywords*** (24 bits) distribuíveis entre as três páginas de memória (**X**, **Y** e **P**), mais **1024 *bytes*** internos ao **56001**;
- Um processador **DSP56001** operando em **27 MHz**, podendo atingir **13 MIPS** ou aproximadamente 2,5 milhões de atendimentos de interrupções por segundo (***fast interrupt vectoring***).

Empregando o sistema de desenvolvimento como base para o bloco digital e para a interface com o usuário, foram projetados circuitos adicionais a fim de

realizar as tarefas de decodificação de endereços (**74F138**), conversão serial-paralela dos dados do **ADC (74LS323)**, seleção dos ganhos (**74LS374**) e compensação do atraso diferencial entre os dois canais. No aspecto relativo ao controle e geração da frequência de amostragem, foi empregado o próprio **56001**. A taxa de amostragem é gerada através do **timer** de sua interface serial síncrona (**SSI**), não necessitando a inclusão de um bloco externo para este fim.

No tocante à aquisição dos dados, foi empregado um processo baseado na interrupção do **56001**, utilizando como fonte geradora de interrupção o sinal de fim de conversão do canal "0" (tensão).

O caminho natural para compensação do atraso diferencial entre os dois canais seria o uso de linhas de atraso programáveis do tipo fabricado pela **Data Delay Devices, Inc** [2,56]. Existem alguns dispositivos fabricados por essa empresa que permitem o ajuste programável do atraso entre sua entrada e saída em passos com resolução na faixa de 1 ns. Como não foi possível adquirir tais componentes, a forma encontrada para solucionar o problema foi o emprego de uma porta **TTL** com saída em coletor aberto (**74LS05**), em cuja saída foi colocado um **R-C** e a entrada de um inversor Schmitt-Trigger (**74LS14**), conforme figura 4.15. O atraso entre a entrada e a saída do conjunto é definido pelo **R-C**.

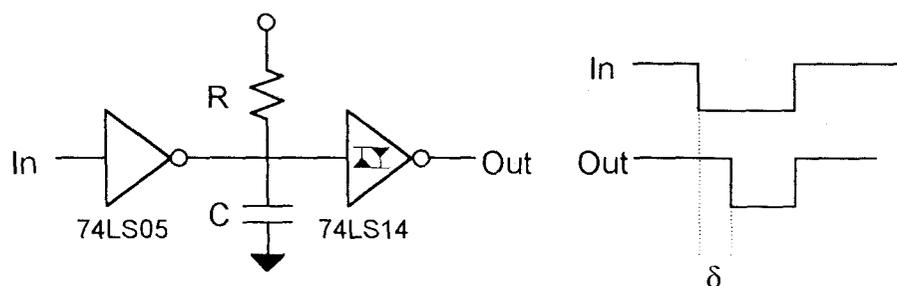


Figura 4.15 - Diagrama esquemático do circuito utilizado para a introdução de um atraso  $\delta$  no sinal de amostragem.

Foram implementados seis (6) conjuntos com atrasos diferenciados para cada canal, de forma que ao ser selecionado um ganho, o correspondente atraso era inserido no sinal de início de conversão através de um seletor (**74LS151**) [57].

No Anexo C, encontra-se o diagrama esquemático da lógica adicional utilizada para realizar o interfaceamento entre a interface analógica e o sistema de desenvolvimento.

### 4.3 Algoritmo implementado

O desenvolvimento do algoritmo partiu da definição de uma estrutura básica que implementaria as funções que deveriam ser executadas pelo sistema. O corpo do programa foi dividido em três partes: uma relacionada com a inicialização, outra com a rotina de cálculo em si e uma última vinculada ao envio dos dados ao PC.

A figura 4.16 mostra, de forma esquemática, a estrutura deste programa.

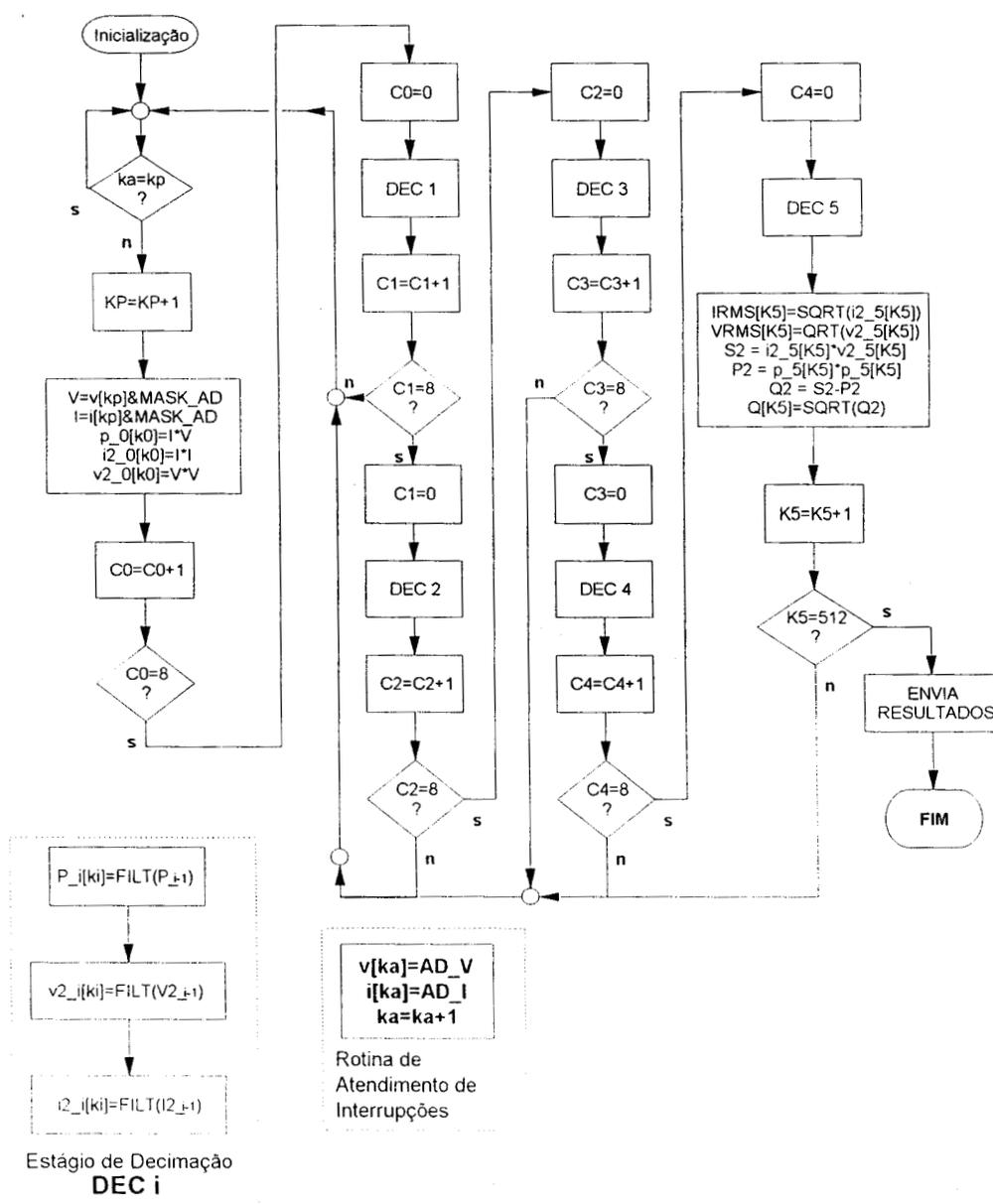


Figura 4.16 - Diagrama esquemático da estrutura do programa implementado.

Durante a inicialização, é feita a programação de registradores de controle interno do **56000** a fim de habilitar o atendimento de interrupções e realizar a configuração do *timer* da interface serial síncrona (**SSI**), o qual gera a base de tempo para o processo de amostragem. Além disso, são atribuídos valores iniciais aos diversos apontadores de aquisição e processamento dos dados e áreas de processamento.

A rotina de cálculo é a parte do programa que realmente implementa a estrutura funcional proposta. Essa rotina fica monitorando o apontador de aquisição de dados (**ka**), sendo realizada a atualização dos *buffers* de processamento quando esse difere do apontador de processamento do estágio **0 (kp)**. Pelo processo de decimação, a cada oito dados de entrada o processo de filtragem no primeiro estágio **DEC 1** é executado uma vez. Na seqüência, a cada oito valores processados em **DEC 1** o segundo estágio de decimação **DEC 2** é executado uma vez. O processo se repete até o quinto estágio, onde é realizado o cálculo da potência reativa e dos valores **RMS** da corrente e tensão. No quinto estágio, é feita também a verificação se foi atingido o volume de 512 dados de saída (ensaio de aproximadamente 5 minutos), representando o fim do ensaio. Atingido o número total de pontos de medida, os dados são enviados para o **PC** através de rotinas próprias do programa monitor do sistema de desenvolvimento, sendo estes armazenados em arquivos no computador.

Maiores informações sobre o programa implementado bem como sobre a alocação de memória para cada vetor de trabalho, podem ser obtidas no Anexo B.2, onde encontra-se uma listagem completa comentada do programa em *assembler* implementado.

No capítulo seguinte serão apresentados os resultados obtidos com a implementação executada.

## 5 RESULTADOS OBTIDOS

Concluídas as diversas etapas relativas ao projeto da interface analógica e da lógica acessória, partiu-se para o teste do amplificador e do sistema de optoacoplamento. Após a certificação de que essas partes atendiam as especificações de projeto, confeccionou-se uma placa de circuito impresso contendo a interface analógica de cada canal e a respectiva lógica para conexão ao sistema de desenvolvimento. No Anexo C, são mostrados os diagramas esquemáticos finais dos diversos circuitos eletrônicos através dos quais os resultados aqui apresentados foram obtidos. Concluída a montagem dos dois canais iniciou-se o processo de análise de desempenho e calibração do sistema.

Os resultados da implementação foram divididos em dois grupos. O primeiro descreve o procedimento de calibração estática e análise de desempenho dinâmico de cada canal. Já o segundo, mostra o desempenho global do protótipo.

Grande parte dos testes foram realizados através da utilização de uma carga fantasma, isto é, empregou-se um sintetizador de funções digital com dois canais amarrados em fase como fontes de sinal de tensão e corrente. Essa técnica também foi usada em [58,59] como forma de calibração do fator de potência. Optou-se por esta arquitetura de avaliação porque os instrumentos disponíveis para caracterização do sistema eram mais adequados a esta metodologia.

### 5.1 Calibração e análise de desempenho dos canais de aquisição

Realizada a compensação do atraso diferencial entre canais e o zeramento da tensão de **offset** de cada canal, iniciou-se o processo de calibração e análise de performance de cada interface analógica. Dividiu-se esse conjunto de ensaios em dois grupos, um relativo a medidas estáticas e o outro relacionado a medidas dinâmicas. No primeiro, levantaram-se os ganhos reais implementados em cada canal. O segundo visou caracterizar o desempenho em frequência de cada canal, tanto no aspecto de planura da resposta do condicionador de sinais em relação a frequência como no quesito de distorção harmônica do conjunto amplificador e conversor A/D.

### 5.1.1 Desempenho estático

O levantamento dos ganhos reais de cada interface foi realizado através do emprego de uma fonte de tensão constante e um voltímetro digital Tektronix **DM5120/5520** (multímetro de 6 1/2 dígitos) [58]. Para cada ganho, foram aplicados sete tensões distintas entre os limites negativos e positivos de cada escala, medindo-se a tensão de entrada e o valor digital encontrado na representação de ponto fixo (-1,0 e 0,9999999). Para os dados medidos, realizou-se uma regressão linear empregando a minimização do erro quadrático médio. Os resultados para os diversos ganhos (coeficiente linear) estão listados na tabela 5.1.

Vale salientar que, após a determinação do ganho real, foi feita uma série de medidas de tensão **DC**, através das quais constatou-se que o desvio entre a leitura do voltímetro acima e a do instrumento em discussão foi sempre menor que 0,01% do fundo de escala, o que representa 1 **LSB** do conversor **A/D**.

Tabela 5.1 - Relação dos ganhos reais de cada canal.

Ganho	Valor Real	
	Canal "V"	Canal "I"
1	0,996381	0,996939
2	1,970980	1,981068
5	5,018562	5,019758
10	10,03413	10,03838
20	19,84334	19,94713
50	50,55116	50,55922

### 5.1.2 Desempenho dinâmico

Após a calibração estática, foi feita uma série de ensaios buscando caracterizar cada um dos canais em termos de sua resposta em frequência. Vale lembrar que o sistema foi projetado para operar num espectro de frequências de 1 a 20000 Hz, com precisão de 0,05%.

Iniciou-se o processo de caracterização dinâmica com um conjunto de ensaios para verificar a resposta em frequência do sistema. Em primeiro lugar,

foram determinadas as frequências de corte ( $-3$  dB) para cada um dos ganhos e ajustados os capacitores do laço de realimentação do **OPAMP** a fim de garantir os limites de projeto. A seguir, foram realizados ensaios de varredura em frequência entre 1 Hz e 25 kHz nos dois canais, empregando um sinal senoidal, visando caracterizar a planura de cada ganho no intervalo de interesse.

A figura 5.1 mostra alguns resultados dos ensaios de verificação de planura. Os gráficos apresentam o desvio relativo do valor **RMS** da tensão e corrente para cada frequência, tendo como referência o valor obtido pelo próprio sistema para a frequência de 1 kHz. Empregou-se como fonte de sinal um sintetizador digital Hewlett Packard **HP8904A** [61], o qual garante uma planura de resposta entre 0,1 Hz e 100 kHz melhor que 0,1%, desde que a amplitude de saída seja maior que 630 mV em  $50 \Omega$ . É razoável supor que em uma faixa de utilização menor (1 a 20000 Hz) esta característica seja melhor que a garantida para toda a faixa, idéia semelhante à empregada em [62]. O procedimento utilizado foi o ajuste da amplitude de uma senóide no gerador igual a aproximadamente 95% do fundo de escala de cada ganho, sendo que, no decorrer do ensaio, a amplitude foi mantida fixa, variando-se apenas a frequência.

As figuras 5.1(a) e 5.1(b) mostram os resultados da varredura para os dois canais com ganho um e dez, respectivamente. Observa-se que o desvio relativo ficou sempre muito abaixo do limite garantido pelo fabricante do gerador (0,1%) e também abaixo da restrição de projeto (0,05%). Este resultado colabora com os testes de largura de banda no sentido de respaldar o atendimento da planura de resposta deste ganho.

Em (c) e (d) dessa mesma figura, são apresentados os desvios relativos para os ganhos de cinco e cinquenta, respectivamente, situação esta mais crítica. No caso da figura 5.1(c), observa-se que o desvio relativo permanece dentro da tolerância admissível. Já no ensaio relativo ao ganho cinquenta, constata-se um desvio maior que o limite de tolerância para frequências acima de 10 kHz, o que pode ser atribuído à resposta do gerador. Justifica-se esta atribuição pelo fato do ganho de **5x** ser obtido a partir do ganho de **50x** atenuando-se o sinal de entrada por um fator de **10**, isto é, o amplificador opera com o mesmo ganho nas duas situações. Como é ele quem define basicamente a frequência de corte, então as respostas em frequência dos dois casos devem ser bastante próximas. Isso pode ser observado nas figuras 5.1(a) e 5.1(b) que mostram os ensaios de varredura para os ganho **1x** e **10x**. Resultados semelhantes foram obtidos para os ganhos **2x** e **20x**.

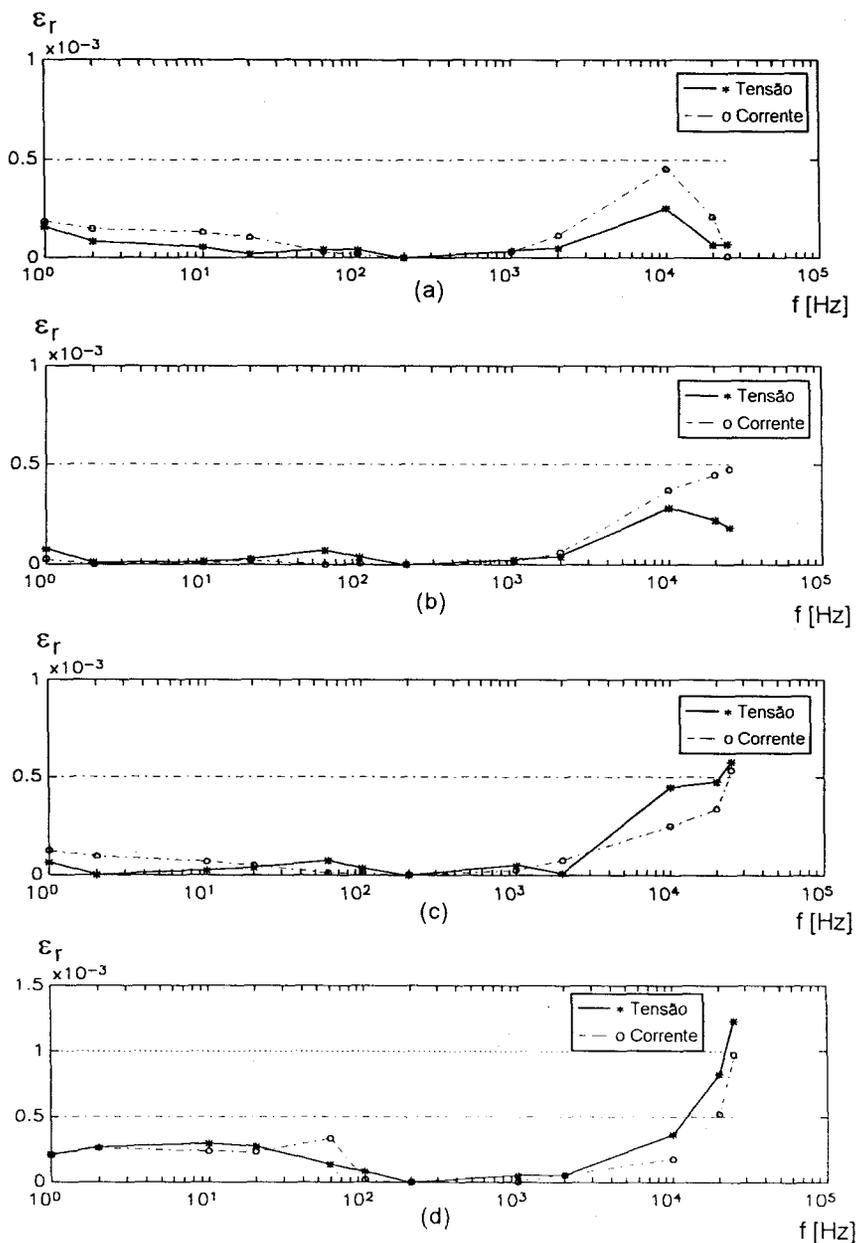


Figura 5.1 - Avaliação da resposta plana da interface analógica para os ganhos: (a)  $G = 1x$ ; (b)  $G = 10x$ ; (c)  $G = 5x$ ; e (d)  $G = 50x$ .

Outro conjunto de ensaios realizado foi a verificação da característica de precisão em função da frequência para as medidas de valor eficaz de um sinal senoidal. Para tanto, foram empregados o gerador e o multímetro digital acima mencionados. A técnica utilizada foi semelhante a utilizada no ensaio anterior, sendo que a única diferença residiu na medição do valor eficaz do sinal injetado na entrada de cada canal através do multímetro. O valores medidos pelo voltímetro

foram então comparados com as leituras fornecidas pelo protótipo. Os resultados destes testes para os ganhos de **1x** e **50x** (mais crítico) estão representados nas figuras 5.2(a) e 5.2(b), respectivamente.

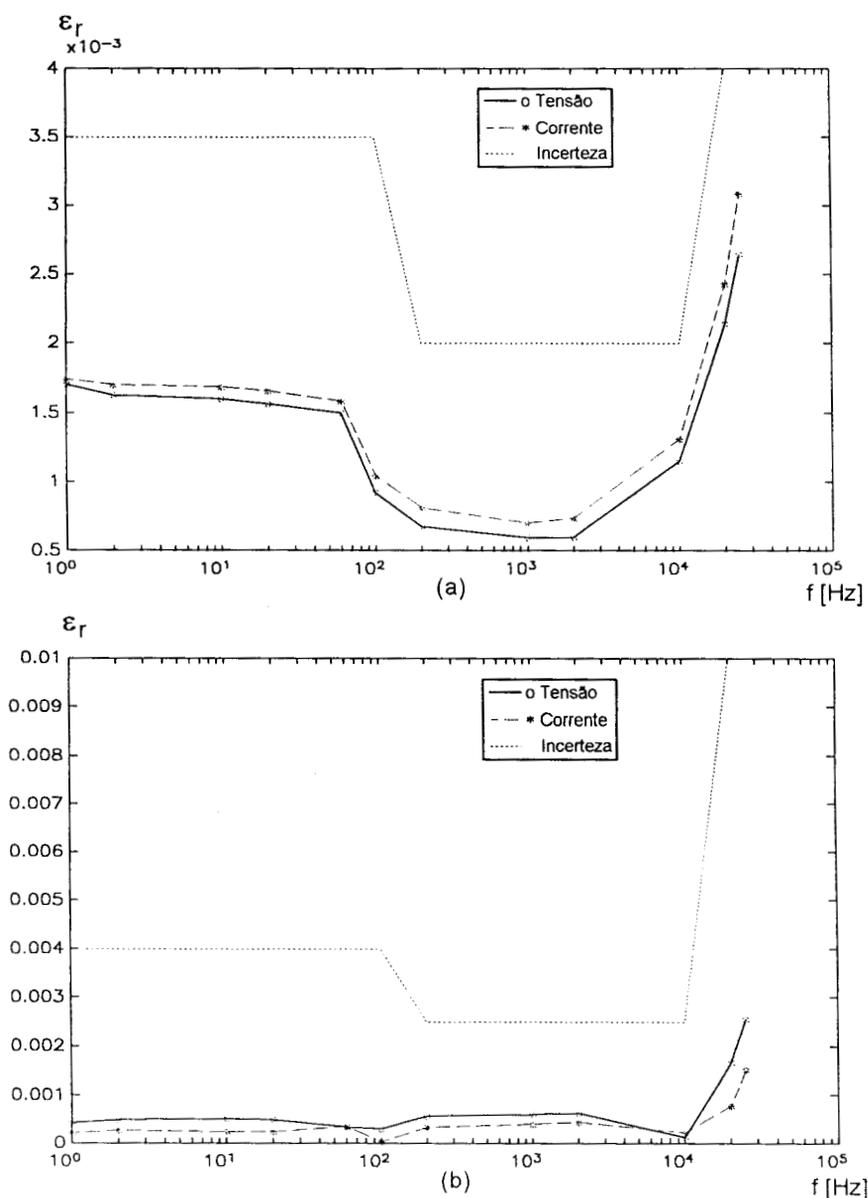


Figura 5.2 - Erro relativo na medida do valor eficaz em função da frequência: (a) ganho igual a 1x; e (b) ganho igual a 50x.

Estas figuras mostram o desvio relativo entre a leitura do **DM5120/5520** e a indicada pelo protótipo. A linha pontilhada que aparece no gráfico informa a incerteza (precisão) das leituras do voltímetro utilizado como padrão de comparação, incertezas estas fornecidas pelo fabricante. Pode-se observar que a

curva de erro ficou sempre abaixo da tolerância do instrumento tido como padrão, e mais, a curva de erro do wattímetro tem a mesma forma da curva de erro da referência. Através desse comportamento pode-se afirmar que o instrumento desenvolvido apresenta uma incerteza menor na medida dos valores **RMS** que a do padrão empregado na avaliação. Além disso, é possível afirmar que o sistema apresenta uma precisão de 0,05% **FS** para a medida dessas grandezas. Essa colocação é justificada através dos ensaios de calibração **DC** e de verificação da planura da resposta. O primeiro fornece o ganho real do sistema e o segundo transfere a constante de calibração para toda a faixa. As curvas de erro de todos os outros ganhos refletiram o mesmo comportamento mostrado na figura 5.2 para os ganhos **1x** e **50x**.

O passo seguinte foi a caracterização do comportamento relativo das duas interfaces analógicas. Para tanto, foram executados novos ensaios de varredura em frequência para os sinais de entrada senoidais defasados de **0°**, **45°** e **90°**. De posse destes dados, foram comparados os valores do fator de potência obtidos através do wattímetro e os fixados através do gerador **HP8904A**. Alguns desses resultados são exibidos nas figuras 5.3 e 5.4, onde a linha pontilhada mostra a tolerância no ajuste do padrão de fase. Novamente, o fabricante do gerador só garante este desvio para sinais com amplitude maior que 630 mV em 50  $\Omega$ .

Analisando os resultados obtidos do ensaio de fator de potência, pode-se dizer que o sistema apresenta um comportamento melhor que o padrão empregado. O desempenho garantido é  $\pm 0,1^\circ$  para frequências menores que 9 kHz e  $\pm 30$  ns para frequências acima de 9 kHz, representando aproximadamente  $\pm 0,2^\circ$  em 20 kHz. Vale lembrar que o instrumento foi projetado para apresentar uma tolerância máxima de fase de aproximadamente  $0,03^\circ$ .

Os resultados da varredura em frequência para as medidas do fator de potência mostram que para sinais até 2 kHz a distorção de fase introduzida pela interface analógica permanece abaixo do máximo tolerado ( $\Delta \cos(\phi) < 0,0005$ ). Associando a esse resultado o que foi constatado nas medidas de valor **RMS**, afirma-se que a precisão de 0,05% é atingida para as medidas de potência até essa frequência. O resultado para frequências acima de 2 kHz, onde os atrasos temporais começam a ser significativos, pode estar mascarado pela tolerância na compensação do atraso diferencial entre os dois canais. A medida dessa característica levou a uma incerteza ao redor 20 ns, devido a problemas de *trigger*, tanto nas medidas efetuadas com um contador universal, como com um osciloscópio de 500 MHz. Para se ter uma idéia, um erro no nível de *trigger* de 700  $\mu\text{V}$  acarreta

um erro temporal de aproximadamente 2 ns para um sinal senoidal de 3V de pico e frequência de 20 kHz.

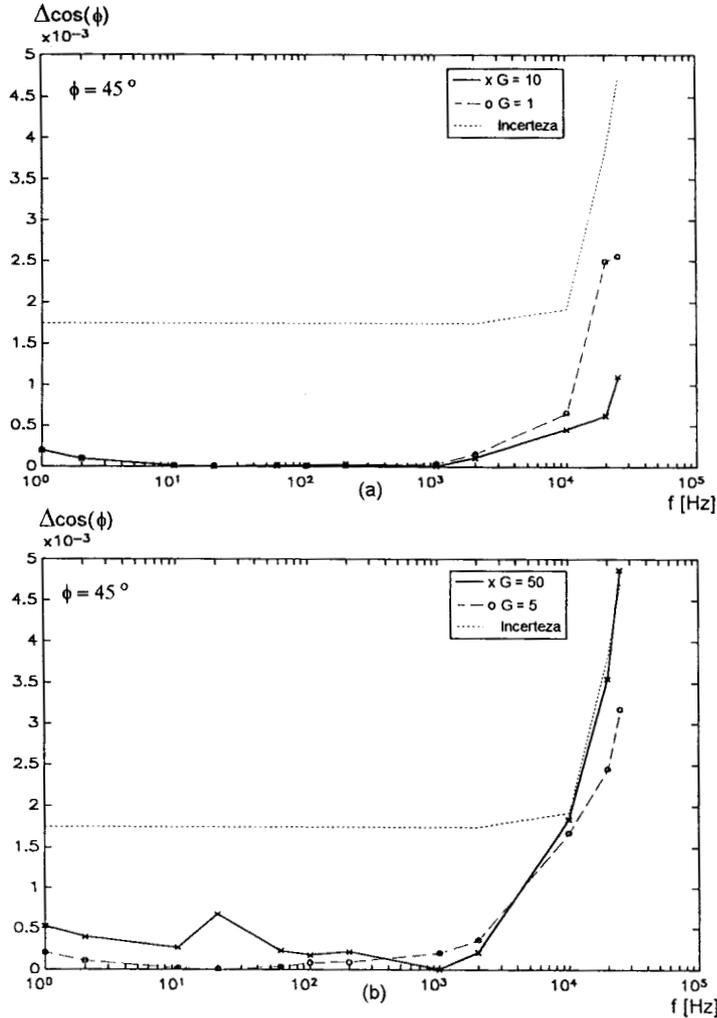


Figura 5.3 - Desvio do fator de potência medido em relação ao ajustado: (a) ganhos 1x e 10x; e (b) ganhos 5x e 50x ( $\cos(\phi)_N = 0,707107$ ).

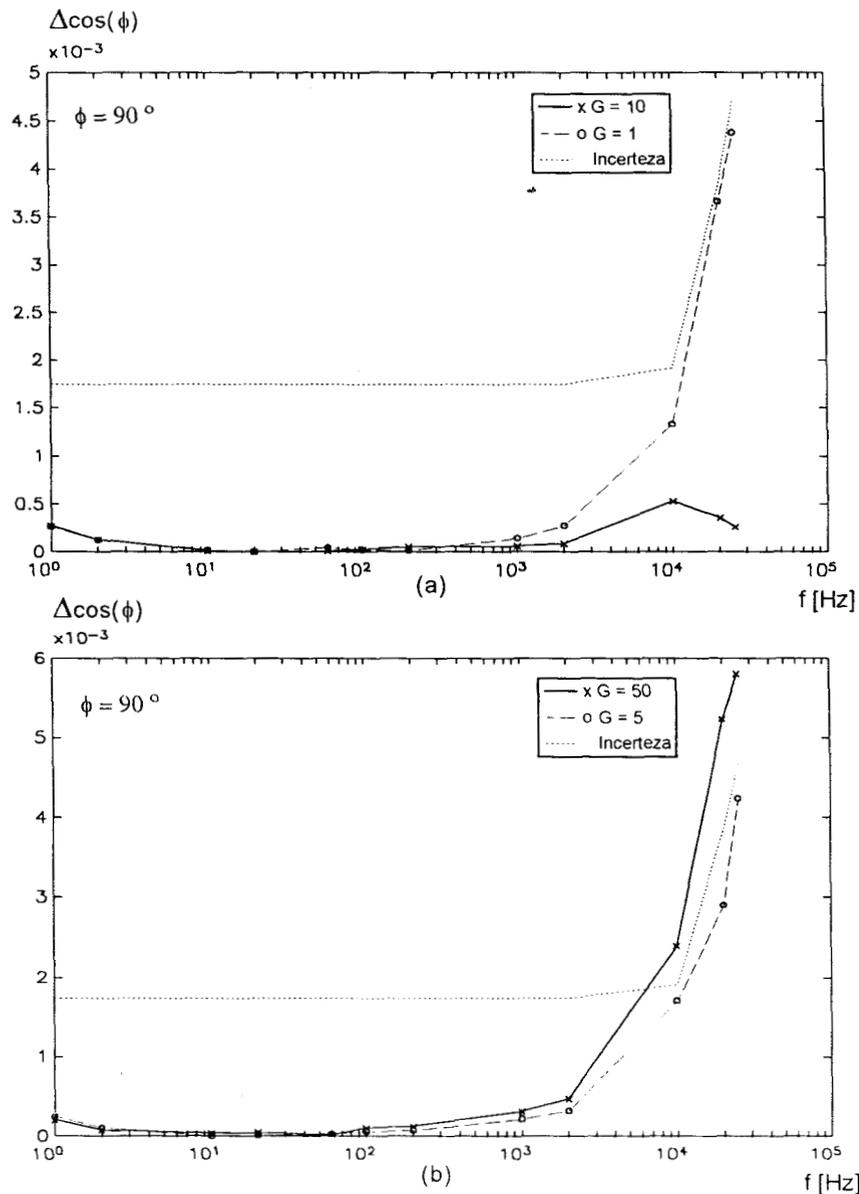


Figura 5.4 - Desvio do fator de potência medido em relação ao ajustado: (a) ganhos 1x e 10x; e (b) ganhos 5x e 50x ( $\cos(\phi)_N = 0$ ).

O último ensaio, realizado com o intuito de caracterizar o comportamento dinâmico dos canais, foi relacionado com o processo de aquisição em si. Nesse teste foi adquirido um vetor de 4096 amostras de um sinal senoidal de 5 kHz. De posse dessas amostras foi feita uma análise de seu espectro objetivando verificar a existência ou não de algum processo de distorção do sinal pela própria interface. Empregou-se nesse processo a janela de Blackmann para minimizar o efeito de espalhamento devido ao processo de truncamento (janela temporal de 4096

amostra) [32,33]. Os resultados para os ganhos **1x** e **50x** podem ser vistos nas figuras 5.5 e 5.6.

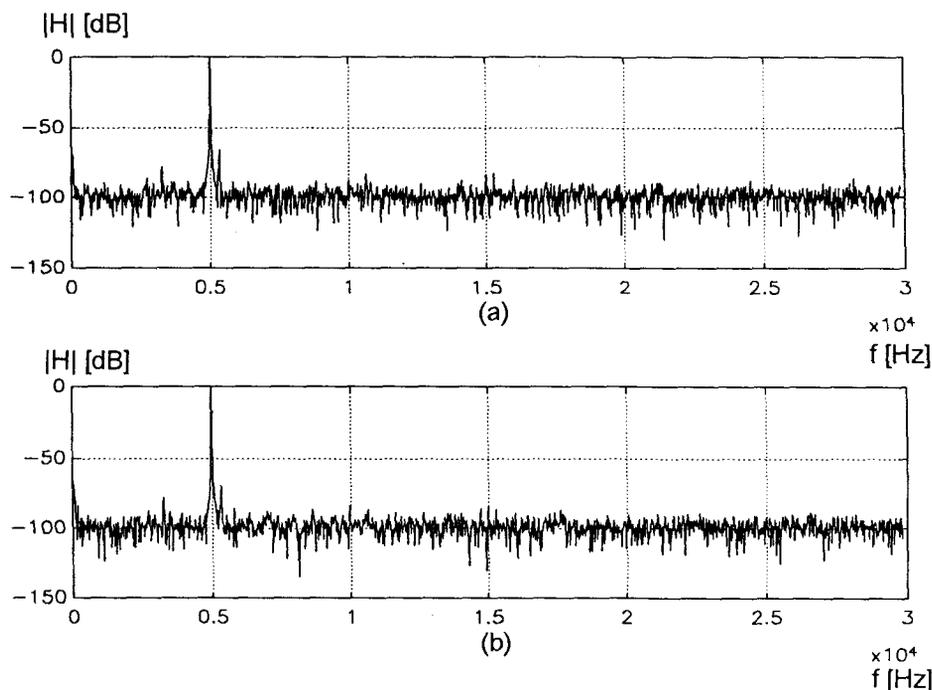


Figura 5.5 - Espectro de um sinal senoidal de 5 kHz adquirido através da interface analógica: (a) canal de tensão; e (b) canal de corrente (Ganho = 1x).

Os resultados expressos nesses gráficos mostram que não há um processo de distorção causado pela própria interface visto que não surgiram raias no espectro nas frequências múltiplas do sinal aplicado (5 kHz). A raia presente ao lado do pico principal do espectro é atribuída ao gerador, pois ela aparece no espectro dos dois canais e para os diversos ganhos sempre com a mesma amplitude relativa (-68 dB). O comportamento observado no entorno da frequência zero está relacionado com um pequeno deslocamento **DC** no sinal de entrada e com a parcela do ruído dependente de  $1/f$  [48]. No aspecto relativo à base de ruído, constata-se que a mesma encontra-se abaixo de -75 dB para o ganho de 50x e abaixo de -80 dB para o ganho de 1x. Os resultados para os outros ganhos ficaram entre os aqui apresentados. Assim pode-se concluir que sob o aspecto do processo de aquisição a interface está dentro das especificações.

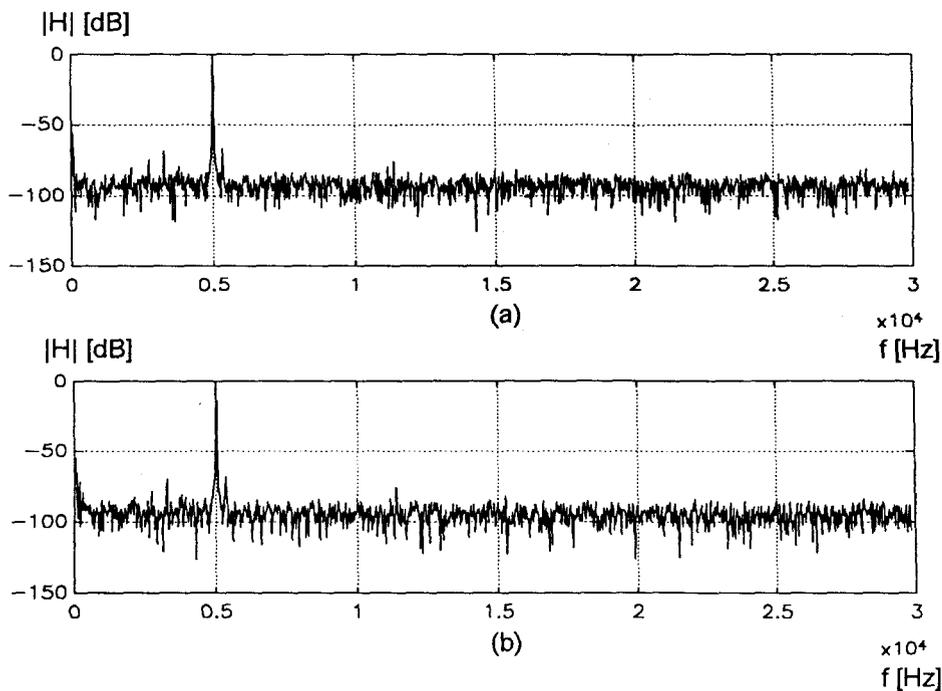


Figura 5.6 - Espectro de um sinal senoidal de 5 kHz adquirido através da interface analógica: (a) canal de tensão; e (b) canal de corrente (Ganho = 50x).

## 5.2 Resultados comparativos

A fim de verificar a capacidade do instrumento proposto operar com sistemas distorcidos, foi realizada uma série de testes empregando sinais com espectros variados e distintos. Alguns destes resultados são mostrados nas figuras 5.7 e 5.8, nos quais em ambos os casos a frequência fundamental foi ajustada em 60 Hz.

As tabelas 5.2 e 5.3 apresentam um resumo dos ensaios e os dados comparativos entre os valores de referência e os medidos pelo sistema para os casos das figuras 5.7 e 5.8, respectivamente. Os valores de referência das grandezas  $P$ ,  $Q$  e  $\cos(\phi)$  foram obtidos a partir dos valores **RMS** medidos através do multímetro **DM5120/5520** e os valores de fase fixados no sintetizador empregando o formalismo descrito no Capítulo 2. Os valores de corrente expressos em amperes são equivalentes ao uso de um resistor série de  $1 \Omega$  como transdutor corrente-tensão, operando o amplificador de entrada com ganho **1x**. Na primeira parte dessas tabelas, encontram-se os valores comparativos entre a referência utilizada e o valor medido através do wattímetro. Os números entre parênteses correspondem a tolerância no valor da grandeza tomada como referência. Os dados

constantes na segunda parte das tabelas mostram o comportamento dos valores medidos para cada ensaio com 128 pontos de saída. O valor médio representa a média das leituras após a estabilização, a variação máxima informa o desvio da média máximo das leituras em relação ao valor de fundo de escala, a variação **RMS** fornece o desvio médio quadrático em relação a média das leituras, e, por último, são apresentados os valores máximos e mínimos observados ao longo do ensaio.

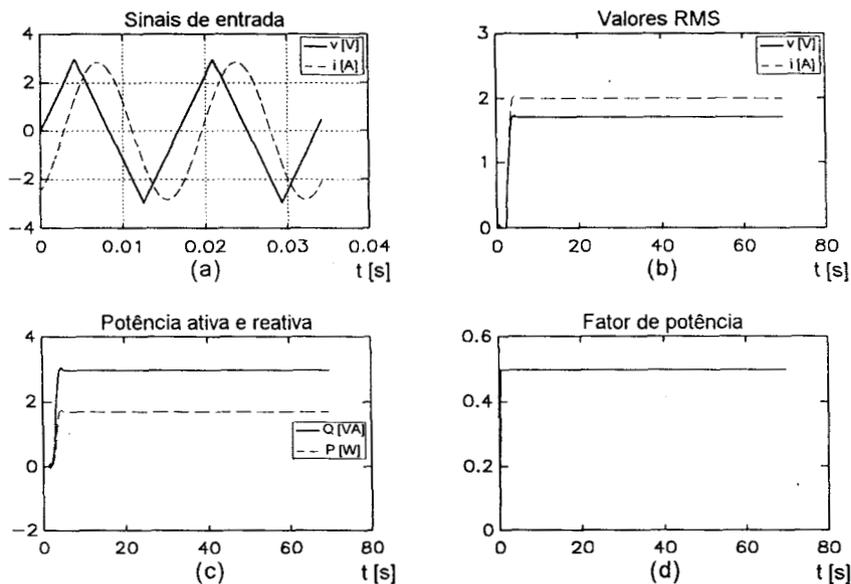


Figura 5.7 - Resultado de um ensaio empregando uma onda senoidal de corrente e uma onda triangular de tensão: (a) sinais de corrente e tensão, (b) evolução dos valores eficaz da corrente e tensão, (c) evolução da potência útil e reativa, e (d) evolução do  $\cos(\phi)$ . (frequência de 60 Hz e fase relativa de  $60^\circ$ )

Tabela 5.2 - Resumo dos resultados do ensaio da figura 5.7.

	$I_{RMS}$ [A]	$V_{RMS}$ [V]	P [W]	Q [VA]	$\cos(\phi)$
Ref. ( $\Delta\%$ )	2,00068 (0,35%)	1,70590 (0,25%)	1,69409 (0,45%)	2,96283 (0,8%)	0,496369 (0,5%)
Medido	2,003413	1,708295	1,696704	2,972235	0,495761
Desvio	0,14%	0,14%	0,15%	0,3%	0,12%
	Média	Var. Max. [%]	Var. RMS	Valor Max.	Valor Min.
P [W]	1,69670368	0,0055	0,00014223	1,69697978	1,69648429
Q [VA]	2,97223445	0,0040	0,00009895	2,97242887	2,97206542
V [V]	1,70829460	0,0034	0,00001987	1,70834772	1,70824686
I [A]	2,00341409	0,0083	0,00008781	2,00354951	2,00329930

A figura 5.7 e a tabela 5.2 resumem o ensaio no qual foram utilizados um sinal de corrente senoidal e um sinal de tensão correspondente a uma onda

triangular (sinal distorcido) defasados entre si de  $60^\circ$ . A figura 5.8 e a tabela 5.3 resumem o ensaio no qual foram utilizados um sinal de corrente quadrado e um sinal de tensão correspondente a uma onda triangular defasados entre si de  $30^\circ$ .

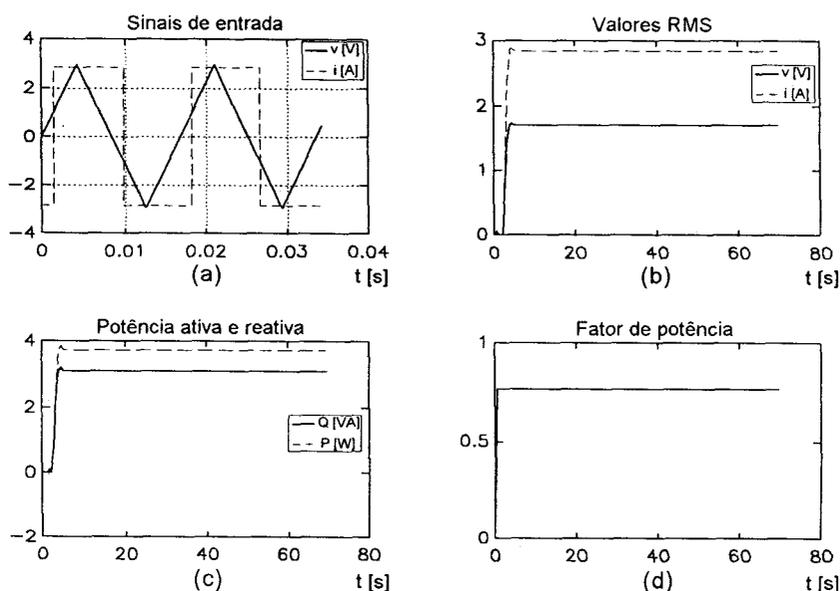


Figura 5.8 - Resultado de um ensaio empregando uma onda quadrada de corrente e uma onda triangular de tensão: (a) sinais de corrente e tensão, (b) evolução dos valores eficaz de corrente e tensão, (c) evolução da potência útil e reativa, e (d) evolução do  $\cos(\phi)$ . (frequência de 60 Hz e fase relativa de  $60^\circ$ )

Tabela 5.3 - Resumo dos resultados do ensaio da figura 5.8.

	$I_{RMS}$ [A]	$V_{RMS}$ [V]	P [W]	Q [VA]	$\cos(\phi)$
Ref. (% $\Delta$ )	2,83968 (0,25%)	1,70590 (0,25%)	3,729075 (0,4%)	3,091985 (0,7%)	0,769800 (0,5%)
Medido	2,841743	1,708240	3,738133	3,09699476	0,770054
Desvio	0,073%	0,14%	0,24%	0,16%	0,033%
	Média	Var. Max. [%]	Var. RMS	Valor Max.	Valor Min.
P [W]	3,73813252	0,0071	0,00019178	3,73846518	3,73782199
Q [VA]	3,09699476	0,0048	0,00010677	3,09721429	3,09678225
V [V]	1,70823968	0,0032	0,00002198	1,70828329	1,70818602
I [A]	2,84174364	0,010	0,00008038	2,84191888	2,84161719

Analisando os resultados acima, vê-se que os desvios em relação aos valores de referência ficaram sempre abaixo da incerteza dos mesmos. Além disto pode-se observar que as flutuações das leituras fornecidas pelo instrumento foram no máximo 0,01% do fundo de escala, representando aproximadamente um quinto da precisão projetada. O tempo de estabilização da leitura correspondeu ao valor

projetado (aproximadamente 6,5 s). Para todos os outros ensaios realizados, não apresentados aqui, os resultados obtidos mostraram um comportamento semelhante. Ressalta-se que os testes efetuados não confirmam de forma categórica que a classe para qual o instrumento foi projetado tenha sido atingida, pelas razões já expostas acima. Entretanto, a partir deles, pode-se afirmar que o instrumento apresenta uma performance melhor do que a dos equipamentos empregados como padrão de comparação, com fortes indícios de que os objetivos (0,05%) tenham sido inclusive superados, podendo chegar a uma precisão estimada da ordem de 0,01%. Estimativa essa oriunda do fato das flutuações máximas observada nos ensaio terem ficada abaixo de 0,01%.

### 5.3 Considerações finais

Observou-se que em alguns ensaios com fator de potência próximo a um, isto é, para valores da potência reativa próximos a zero, as leituras da potência reativa fornecidas pelo sistema apresentaram um desvio máximo da média no entorno de 0,5%. Esse incremento no desvio é devido a fatores numéricos, pois nesta situação a potência aparente e a potência real são praticamente iguais, levando a diferença entre os seus quadrados muito próxima a zero. Além desse fato, tem-se que o erro na extração da raiz quadrada é inversamente proporcional a raiz quadrada do número, isto é, para valores no entorno de zero, um pequeno desvio no radicando leva a um grande desvio em sua raiz (a raiz quadrada apresenta derivada infinita para  $x = 0$ ). No sentido de minimizar esse efeito foi empregado, no cálculo da diferença e na posterior extração da raiz quadrada, uma espécie de precisão dupla (48 bits), houve uma melhora, mas não muito significativa. Contudo o valor do fator de potência para estas situações foi obtido com uma precisão de aproximadamente **1 PPM**, em toda faixa de frequências. A referência de fase  $0^\circ$  pode ser obtida de forma absoluta em toda faixa injetando o mesmo sinal nos dois canais. Esse resultado vem a corroborar que os desvios observados são devidos à precisão finita das operações aritméticas realizadas (24 bits - execução dos filtros digitais). Além disso, estas flutuações não foram observadas no processo de simulação, onde foi empregada aritmética de ponto flutuante e precisão dupla, mesmo tendo sido considerado o efeito de truncamento tanto nos coeficientes do filtro como no valor dos sinais de corrente e tensão.

## 6 CONCLUSÃO

O trabalho aqui descrito teve por objetivo desenvolver o protótipo de um instrumento para medida de potência e valor eficaz capaz de operar com sinais na faixa de freqüências de audio. Após a análise de diversas técnicas optou-se pelo método digital que possibilitou o emprego de ferramentas comumente utilizadas em análise e processamento digital de sinais, resultando em um instrumento de arquitetura simples, principalmente no aspecto da eletrônica analógica associada. Sob o ponto de vista da arquitetura do sistema, este objetivo foi atingido através da amostragem assíncrona. Para viabilizar o funcionamento do sistema de forma assíncrona, desenvolveu-se um processo de média mais eficiente do que a média aritmética convencional. As simulações realizadas demonstraram que o processo de filtragem digital utilizando o processo de decimação temporal é bastante eficiente, tanto sob o ponto de vista teórico como prático.

Considerando os resultados práticos obtidos, pode-se afirmar que este instrumento apresentou um desempenho melhor que os padrões de fase e valor eficaz utilizados no processo de avaliação. No caso das medidas dos valores **RMS**, os resultados indicam uma precisão para o sistema de 0,05%, em toda faixa de freqüência e ganhos. Para as medidas de potência, através dos ensaios de fator de potência associados aos de valor eficaz, verifica-se que o desempenho de 0,05% **FS** do sistema é garantido até a freqüência de 2 kHz. A performance do sistema na faixa de freqüências superior a 2 kHz foi considerada mascarada, tanto pelo desempenho do padrão de fase utilizado como pelo procedimento disponível para compensação do atraso diferencial.

Através dos ensaios com sinais distorcidos, comprovou-se os resultados oriundos da análise teórica e da simulação. Para maioria dos ensaios realizados, o desvio da leitura do wattímetro em relação a referência utilizada situou-se abaixo da incerteza do padrão. A única exceção foi o erro na medição da potência reativa quando o fator de potência era muito próximo de um ( $Q \approx 0$ ), o qual foi atribuída a erros numéricos no processo de cálculo, já que este comportamento não foi observado em outras situações.

Sob o ponto de vista de sua arquitetura, o sistema é bastante modular, tanto em nível de **hardware** como em nível funcional. Com relação ao **hardware**, a

interface analógica pode ser facilmente trocada de forma a operar com taxas de amostragem e resolução do **ADC** mais elevadas (até 24 bits). No aspecto relativo ao aumento da frequência de amostragem, o sistema digital, na forma atual, comporta uma elevação de até **4x** na taxa de aquisição e, por conseqüência, um aumento da faixa útil para aproximadamente 80 kHz, obviamente com a respectiva alteração na interface analógica. Ressalta-se que o volume de operações numéricas da técnica empregada é muito maior que o envolvido nas técnicas digitais síncrona e quase-síncrona, sendo este o principal fator determinante da utilização de um processador digital de sinais. As suas características funcionais podem ser alteradas com a reestruturação do programa que é rodado no **DSP56001**, transformando o sistema em um analisador do conteúdo harmônico dos sinais aplicados em sua entrada, por exemplo. Assim, complementando a precisão e simplicidade que caracterizam o protótipo, pode-se citar ainda como objetivos secundários alcançados sua modularidade e versatilidade.

Em síntese, a técnica e a arquitetura do instrumento aqui proposto indicam a possibilidade de obtenção de um medidor que, além de robusto e de fácil reprodução, apresenta alta performance e capacidade de operar em redes de instrumentação.

## 7 SUGESTÕES DE CONTINUIDADE

Após a realização deste trabalho resultaram alguns pontos em aberto e algumas idéias para futura investigação.

O primeiro deles está relacionado com a avaliação da classe realmente obtida do instrumento para cada uma das grandezas medidas. Para isso será necessário o emprego de padrões na faixa de 0,01%. Um segundo ponto é a verificação da estabilidade do conjunto em relação à temperatura e ao tempo. Quanto a este último quesito especificamente, foram feitos varios ensaios ao longo da fase de testes (aproximadamente 6 meses) e não foi observada a necessidade da alteração dos valores da calibração inicial. A obtenção de um dado quantitativo levaria à necessidade de uma avaliação mais precisa.

A compensação do atraso diferencial poderia ser melhorada com o emprego de um padrão de fator de potência **zero** e promoção do ajuste temporal através do zeramento do fator de potência lido pelo instrumento.

No aspecto relativo às medidas da potência reativa para fatores de potência próximos a **1**, seria interessante a investigação de uma outra forma de obter a potência reativa, como, por exemplo, através do emprego de um filtro que promovesse o deslocamento de 90° na fase de todas as harmônicas de um dos sinais seguido do cálculo da potência como se ela fosse ativa, técnica esta que consta de uma recomendação do **IEC** [63].

Após a investigação dos pontos levantados acima, seria interessante fazer a engenharia de produto deste protótipo e transformá-lo em um instrumento capaz de operar sem a necessidade de um computador.

Além do levantado acima, seria interessante o emprego deste sistema na emulação de um wattímetro empregando a técnica quase-síncrona, onde o pseudo-sincronismo seria realizado por um sistema de **trigger** em **software**, o que, dependendo da performance, poderia levar a operação com taxas mais elevadas do que as possíveis com arquitetura desenvolvida, devido à redução da complexidade do algoritmo.

## ANEXO A - ERRO SISTEMÁTICO DA TÉCNICA DIGITAL

A técnica digital para medida de potência ativa e valor eficaz leva ao surgimento de certos erros intrínsecos ao processo de discretização temporal. Serão apresentadas a seguir as expressões do erro para os casos síncrono e quasi-síncrono.

Seja  $f_s$  a taxa de amostragem em amostras por segundo de um sinal senoidal de frequência  $f_0$ , então a taxa de amostragem em radianos por segundo  $\gamma$  é expressa da seguinte forma:

$$\gamma = \frac{2\pi f_0}{f_s} \quad (\text{A.1})$$

Sejam dois sinais tensão e corrente senoidais de frequência  $f_0$  e defasados dentre si de um ângulo  $\beta$ , se esses sinais forem amostrados a uma taxa  $f_s$ , então utilizando (A.1) é possível representá-los através das seguintes expressões:

$$v[k] = V \cdot \text{sen}[k \cdot \gamma + \alpha] \quad (\text{A.2})$$

$$i[k] = I \cdot \text{sen}[k \cdot \gamma + \alpha + \beta] \quad (\text{A.3})$$

Em (A.2) e (A.3),  $\alpha$  é o ângulo inicial do processo de amostragem. A potência média pode ser obtida da maneira mostrada abaixo, onde  $N$  é o número de amostras consideradas no processo de média.

$$P = \frac{1}{N} \sum_{k=0}^{N-1} I \cdot V \cdot \text{sen}[k \cdot \gamma + \alpha + \beta] \cdot \text{sen}[k \cdot \gamma + \alpha] \quad (\text{A.4})$$

Empregando as expressões do co-seno da soma e da diferença entre dois ângulos, obtém-se a expressão para  $P$  dada por:

$$P = \frac{IV}{2N} \sum_{k=0}^{N-1} (\cos(\beta) + \cos[2 \cdot k \cdot \gamma + 2 \cdot \alpha + \beta]) \quad (\text{A.5})$$

Avaliando-se o somatório para o primeiro termo de (A.5), chega-se em:

$$P = \frac{VI}{2} \left\{ \cos(\beta) + \frac{1}{N} \sum_{k=0}^{N-1} \cos[2 \cdot k \cdot \gamma + 2 \cdot \alpha + \beta] \right\} \quad (\text{A.6})$$

Analisando a expressão (A.6), observa-se que a primeira parcela de (A.6) representa o valor da potência média real, o que implica na segunda parcela, mostrada a seguir, ser o erro introduzido no cálculo da potência ativa devido à discretização temporal.

$$\Delta P = \frac{VI}{2N} \cdot \sum_{k=0}^{N-1} \cos[2 \cdot k \cdot \gamma + 2 \cdot \alpha + \beta] \quad (\text{A.7})$$

O próximo passo é no sentido de avaliar o somatório anterior. Para tanto foi utilizada a seguinte relação:

$$\cos(\theta) = \frac{e^{j\theta} + e^{-j\theta}}{2}, \text{ onde } j = \sqrt{-1}. \quad (\text{A.8})$$

Através do emprego (A.8) em (A.7), transforma-se a expressão do desvio da potência na soma de duas séries geométricas, para as quais pode-se facilmente calcular o somatório de seus termos. Assim  $\Delta P$  é dado por:

$$\Delta P = \frac{VI}{2N} \cdot \sum_{k=0}^{N-1} \frac{e^{j(2k\gamma + 2\alpha + \beta)} + e^{-j(2k\gamma + 2\alpha + \beta)}}{2}. \quad (\text{A.9})$$

Através de (A.9), verifica-se que o somatório pode ser dividido em duas parcelas, onde cada uma delas é a soma de  $N$  termos de uma progressão geométrica. Para uma série geométrica com valor inicial igual  $a_0$  e com razão igual a  $q$ , a soma de  $N$  termos é obtida através de:

$$\begin{cases} S_N = a_0 \frac{q^N - 1}{q - 1} \\ a_0 = e^{\pm j(2\alpha + \beta)} \\ q = e^{\pm j(2\gamma)} \end{cases} \quad (\text{A.10})$$

Assim, o resultado da totalização de (A.9), utilizando (A.10) é:

$$\Delta P = \frac{VI}{2N} \left\{ \frac{e^{j(2\alpha + \beta)} (e^{j(2N\gamma)} - 1)}{e^{j(2\gamma)} - 1} + \frac{e^{-j(2\alpha + \beta)} (e^{-j(2N\gamma)} - 1)}{e^{-j(2\gamma)} - 1} \right\}. \quad (\text{A.11})$$

Observando que (A.11) é composta pela soma duas parcelas que são complexas conjugadas entre si, cuja soma é o dobro da parte real de uma delas, então o resultado dessa avaliação é expresso por:

$$\Delta P = \frac{VI}{2N} \cdot \frac{\cos(2\alpha+\beta) + \cos(2\alpha+\beta-2(N-1)\gamma) - \cos(2\alpha+\beta+2N\gamma) - \cos(2\alpha+\beta-2\gamma)}{2-2\cos(2\gamma)} \quad (\text{A.12})$$

Para facilitar o processo de análise de (A.12), é definido o ângulo de truncamento  $\delta$  como sendo

$$N\gamma + \delta = 2\pi C \Rightarrow \begin{cases} N\gamma = 2\pi C - \delta \\ (N-1)\gamma = 2\pi C - \delta - \gamma \end{cases} \quad (\text{A.13})$$

onde  $C$  representa o número de ciclos completos dos sinais descritos por (A.2) e (A.3).

Sabendo que:

$$\begin{cases} \text{(i)} \Rightarrow \cos(a) + \cos(b) = 2 \cdot \cos\left(\frac{a+b}{2}\right) \cdot \cos\left(\frac{a-b}{2}\right) \\ \text{(ii)} \Rightarrow \cos(a) - \cos(b) = 2 \cdot \sin\left(\frac{a+b}{2}\right) \cdot \sin\left(\frac{b-a}{2}\right) \end{cases} \quad (\text{A.14})$$

e utilizando a primeira dessas duas relações em conjunto com (A.13) na expressão (A.12), chega-se na expressão do erro no cálculo da potência média da forma mostrada abaixo.

$$\Delta P = \frac{VI}{4N} \cdot \frac{\cos(2\alpha+\beta-\delta-\gamma) \cdot \cos(\delta+\gamma) - \cos(2\alpha+\beta-\delta-\gamma) \cdot \cos(\delta-\gamma)}{\sin^2(\gamma)} \quad (\text{A.15})$$

Essa última equação pode ser simplificada colocando em evidência a parcela comum e aplicando (A.14ii), o que resulta na seguinte equação:

$$\Delta P = \frac{VI}{2N} \cdot \frac{\sin(\delta)}{\sin(\gamma)} \cos(2\alpha + \beta - \delta - \gamma) \quad (\text{A.16})$$

O erro de truncamento acima é decorrente do fato que o número de amostras utilizadas no cálculo da média não encaixar perfeitamente em um número inteiro de ciclos do sinal de entrada.

Empregando a amostragem síncrona, onde o número de amostras  $N$  encaixa perfeitamente em um número completo de ciclos do sinal de corrente e tensão, o ângulo de truncamento  $\delta$  é zero, então através de (A.16) verifica-se que o erro no cálculo da potência é nulo, desde que o denominador da expressão seja diferente de zero, isto é,  $\gamma$  não pode ser um múltiplo de  $\pi$ . Assim empregando esta

segunda restrição determina-se até que harmônica  $k$  da fundamental é garantido este erro nulo. Assim obtém-se:

$$\begin{cases} N \cdot \gamma = 2\pi \cdot C \Rightarrow N \cdot 2\pi \cdot \frac{f_0}{f_s} = 2\pi \cdot C \Rightarrow \frac{f_0}{f_s} = \frac{C}{N} \\ N \cdot k \cdot \gamma \neq j\pi \Rightarrow N \cdot k \cdot 2\pi \cdot \frac{f_0}{f_s} \neq j\pi \Rightarrow \frac{2kC}{N} \neq j \end{cases} \quad (\text{A.17})$$

Sendo a amostragem assíncrona ( $\delta \neq 0$ ), observa-se através de (A.16) que o erro possui uma dependência de  $N$ . Assim, mantendo-se  $\delta$  constante, quanto maior for o número de amostras envolvidas na totalização menor será o erro, ou seja, com o aumento do número de ciclos dos sinais no processo de média este desvio é minimizado.

## ANEXO B - LISTAGEM DE PROGRAMAS

### B.1 Rotinas de simulação do algoritmo proposto

O algoritmo antes de ser implementado foi simulado através do programa Matlab. Para tanto, foram desenvolvidas as rotinas: **POWER.M**, **AMPHAR.M**, **PHAHARM.M**, **REAPOT5.M** e **PL.M**.

#### Rotina POWER.M

Essa rotina pode é o programa principal. Através dela define-se a frequência de amostragem, as amplitudes e número de harmônicas de cada sinal. Os programas que realizam a montagem do espectro e a simulação propriamente dita são chamados pela rotina **POWER.M**. Além disso, é realizada a normalização do valor de pico dos sinal de entrada em 1 (fundo de escala).

```
%Program para simulacao de um medidor de potencia digital
echo off
clg;
disp('Sistema para simulação de um medidor de potência digital');
disp('Eric E. Fabris');
disp('')
Fs= input('Frequencia de Amostragem? ');
VFi= input('Frequencia do Sinal de Tensao?[Hz] ');
IFi= input('Frequencia do Sinal de Corrente?[Hz] ');
VNh= input('Numero de Total de Harmonicas de Tensao?(impares) ');
INh= input('Numero de Harmonicas de Corrente?(impares) ');
global Fs Ni;
Ni=0;
tpv = floor(log(3/VFi)/log(10));
tpv = ceil(3/VFi/10^tpv)*10^tpv;
tpi = floor(log(3/IFi)/log(10));
tpi = ceil(3/IFi/10^tpi)*10^tpi;
VF=(1:2:(2*VNh+1))*VFi*2*pi/Fs;
IF=(1:2:(2*INh+1))*IFi*2*pi/Fs;
VDg=-(1e-9)*input('Atraso de grupo do sinal de tensao?[ns] ');
VDg = VDg*Fs;
Va = input('Amplitude da Fundamental de Tensao? ');
Ia = input('Amplitude da Fundamental de Corrente? ');
Va = amphar('Amplitude das Harmonicas de Tensao', Va, VNh);
Ia = amphar('Amplitude das Harmonicas de Corrente', Ia, INh);
Vp = phahar('Fase(s) da Onda de Tensao', VNh);
Ip = phahar('Fase(s) da Onda de Corrente', INh);
Vp = Vp/180*pi;
Ip = Ip/180*pi;
Npv = floor(tpv*Fs);
xv = zeros(1,Npv);
for i=0:Npv, xv(i+1) = Va*sin(VF*i + Vp); end;
vm = max(1.01*xv);
Npi = floor(tpi*Fs);
xi = zeros(1,Npi);
for i=0:Npi, xi(i+1) = Ia*sin(IF*i + Ip); end;
im = max(1.01*xi);
reapot5;
end
```

#### Rotina AMPHAR.M

A função AMPHAR.M monta o vetor de amplitudes do espectro, segundo o número de harmônicas.

```
function a= amphar(tex, a1, N)
%a= amphar(tex, N) -> somente harmonicas de ordem impar!
%tex -> titulo do menu
%a1 -> amplitude da fundamental
%N -> numero de harmonicas
%Va -> Amplitude das harmonicas
m1='ah = af*(1/((Nh-1)/2+1));
m2='ah = a1*exp(-0.5 - 0.015*(Nh-1)/2);
k = menu(tex, 'ah = a1', m1, m2, 'Custom');
if k==1
    a = ones(N+1,1)*a1;
elseif k==2
    a = a1*ones(N+1,1)/(1:N+1);
elseif k==3
    a = a1*exp(-.5-.015*(0:N));
elseif k==4
    disp('Coloque no vetor coluna "a" o amplitude de cada uma das');
    disp(' Nh harmonicas, apos digite "return"');
    a=zeros(N+1,1);
    keyboard
end
```

## Rotina PHAHAR.M

A função **PHAHAR.M** monta os vetores de fase de cada harmônica, de acordo com a opção desejada, podendo essa ser constante ou definida pelo usuário para cada harmônica (*custom*).

```
function a = phahar(tex, N)
%p = phahar(tex, N) -> somente harmônicas de ordem ímpar!
%tex -> título do menu
%N -> número de harmônicas
k = menu(tex, 'ph = p1', 'Custom');
a=input('Fase da fundamental? [graus] ');
if k==1
    a = ones(N+1,1)*a;
elseif k==2
    disp('Coloque no vetor coluna "a" a fase de cada uma das');
    disp('Nh harmônicas, após digite "return"');
    keyboard
end
```

## Rotina REAPOT5.M

O conjunto de comandos da rotina **REAPOT5.M** realiza o processo de simulação do algoritmo proposto. É possível definir o tempo de simulação e o número de *bits* que serão utilizados no processo de quantização da amplitude dos sinais de corrente e tensão. Os resultados oriundos da simulação são armazenados em um arquivo para posterior apresentação.

```
Tf = input('Tempo final de simulacao?[s] ');
Nb = input('Quantizacao?[#bits] ');
Nb = 2^Nb;
Nf = floor(Fs*Tf/8^5+.5);
pr = zeros(1,Nf+1);
vr = zeros(1,Nf+1);
ir = zeros(1,Nf+1);
rand('uniform');
prc = 0;
vrc = .5*ones(1,VNh+1)*(Va.*Va);
irc = .5*ones(1,INh+1)*(Ia.*Ia);
if VNh <= INh
    prc = Va*(Ia(1:(VNH+1)).*cos(Vp - Ip(1:(VNH+1))))*.5;
else
    prc = Ia*(Va(1:(INh+1)).*cos(Ip - Vp(1:(INh+1))))*.5;
end;
pac = sqrt(irc*vrc);
qc = sqrt(pac^2 - prc^2);
load filt5;
N1=length(filt5);
Icp = zeros(5, N1);
Ici = zeros(5, N1);
Icv = zeros(5, N1);
v = floor((Va*sin(VF*Ni+Vp)))*Nb/vm)/Nb;
i = floor((Ia*sin(IF*Ni+Ip)))*Nb/im)/Nb;
p=i*v;
Icp(1,N1-8) = filt5(N1)*p;
Icv(1,N1-8) = filt5(N1)*v*v;
Ici(1,N1-8) = filt5(N1)*i*i;
Icp(2,N1-8) = filt5(N1)*Icp(1,N1-8);
Icv(2,N1-8) = filt5(N1)*Icv(1,N1-8);
Ici(2,N1-8) = filt5(N1)*Ici(1,N1-8);
Icp(3,N1-8) = filt5(N1)*Icp(2,N1-8);
Icv(3,N1-8) = filt5(N1)*Icv(2,N1-8);
Ici(3,N1-8) = filt5(N1)*Ici(2,N1-8);
Icp(4,N1-8) = filt5(N1)*Icp(3,N1-8);
Icv(4,N1-8) = filt5(N1)*Icv(3,N1-8);
Ici(4,N1-8) = filt5(N1)*Ici(3,N1-8);
Icp(5,N1-8) = filt5(N1)*Icp(4,N1-8);
Icv(5,N1-8) = filt5(N1)*Icv(4,N1-8);
Ici(5,N1-8) = filt5(N1)*Ici(4,N1-8);
Vp1=Vp*ones(1,8);
Ip1=Ip*ones(1,8);
pr(1) = Icp(5,N1-8);
vr(1) = Icv(5,N1-8);
ir(1) = Ici(5,N1-8);
t=0:7;
for i1=2:(Nf+1)
    for i5=1:8
        for i4=1:8
            for i3=1:8
                for i2=1:8
                    v = floor((Va*sin(VF*(t+Ni)+Vp1)))*Nb/vm)/Nb;
                    i = floor((Ia*sin(IF*(t+Ni)+Ip1)))*Nb/im)/Nb;
                    Icp(1,(N1-7):N1) = v.*i;
                    Icv(1,(N1-7):N1) = v.*v;
                    Ici(1,(N1-7):N1) = i.*i;
                    Icp(2,N1-8+i2) = Icp(1,1:N1)*filt5';
                    Icv(2,N1-8+i2) = Icv(1,1:N1)*filt5';
                    Ici(2,N1-8+i2) = Ici(1,1:N1)*filt5';
                    Icp(1,1:(N1-8)) = Icp(1,9:N1);
                    Icv(1,1:(N1-8)) = Icv(1,9:N1);
                    Ici(1,1:(N1-8)) = Ici(1,9:N1);
                    Ni=Ni+8;
                end
                Icp(3,N1-8+i3) = Icp(2,1:N1)*filt5';
                Icv(3,N1-8+i3) = Icv(2,1:N1)*filt5';
                Ici(3,N1-8+i3) = Ici(2,1:N1)*filt5';
                Icp(2,1:(N1-8)) = Icp(2,9:N1);
                Icv(2,1:(N1-8)) = Icv(2,9:N1);
                Ici(2,1:(N1-8)) = Ici(2,9:N1);
            end
        end
    end
end
```

```

Icp(4,N1-8+i4) = Icp(3,1:N1)*filt5';
Icv(4,N1-8+i4) = Icv(3,1:N1)*filt5';
Ici(4,N1-8+i4) = Ici(3,1:N1)*filt5';
Icp(3,1:(N1-8)) = Icp(3,9:N1);
Icv(3,1:(N1-8)) = Icv(3,9:N1);
Ici(3,1:(N1-8)) = Ici(3,9:N1);
end
Icp(5,N1-8+i5) = Icp(4,1:N1)*filt5';
Icv(5,N1-8+i5) = Icv(4,1:N1)*filt5';
Ici(5,N1-8+i5) = Ici(4,1:N1)*filt5';
Icp(4,1:(N1-8)) = Icp(4,9:N1);
Icv(4,1:(N1-8)) = Icv(4,9:N1);
Ici(4,1:(N1-8)) = Ici(4,9:N1);
end

pr(i1) = (Icp(5,1:N1)*filt5')*im*vm;
vr(i1) = (Icv(5,1:N1)*filt5')*vm*vm;
ir(i1) = (Ici(5,1:N1)*filt5')*im*im;
Icp(5,1:(N1-8)) = Icp(5,9:N1);
Icv(5,1:(N1-8)) = Icv(5,9:N1);
Ici(5,1:(N1-8)) = Ici(5,9:N1);
disp(sprintf('\n t = %g',(i1-1)*8^5/Fs));
disp(sprintf('\n Pa = %g Pr = %g Q = %g
',(vr(i1)*ir(i1))^.5,pr(i1),(vr(i1)*ir(i1)-pr(i1)^2)^.5));
disp(sprintf('\n Vrms = %g Irms = %g',sqrt(vr(i1)),sqrt(ir(i1))));
end;
save sim;
end;

```

## Rotina PL.M

A apresentação gráfica dos dados é executada por essa rotina.

```

subplot(221),plot(1000*(0:Npv)/Fs,xv),title('Onda de tensao'),xlabel('t [ms]'),ylabel(['V] Vi');
subplot(222),plot(1000*(0:Npi)/Fs,xi),title('Onda de corrente'),xlabel('t [ms]'),ylabel(['A] Ii');
subplot(223), plot((0:Nf)/Fs*32768,pr,(0:Nf)/Fs*32768,prc*ones(1,Nf+1));
title('Potencia Real - Calculada e Teorica'),xlabel('t [s]'),ylabel('P [W]');
subplot(224), semilogy((0:Nf)/Fs*32768,abs(pr/prc-1),(0:Nf)/Fs*32768,ones(1,Nf+1)*.00025);
title('Erro Relativo'),xlabel('t [s]'),ylabel('E'), text(.8*Tf, .0004,'0.025%'),pause;
subplot(111), semilogy((0:Nf)/Fs*32768,abs(pr/prc-1),*(0:Nf)/Fs*32768,ones(1,Nf+1)*.00025,-');
hold on;
semilogy((0:Nf)/Fs*32768,abs(sqrt(vr/vrc)-1),'+',(0:Nf)/Fs*32768,abs(sqrt(ir/irc)-1),'x');
semilogy((0:Nf)/Fs*32768,abs((vr.*ir).^5/pac-1),'o',(0:Nf)/Fs*32768,abs((vr.*ir-pr.^2).^5/qc-1),'');
title('Erro Relativo'),xlabel('t [s]'),ylabel('E'), text(.7*Tf, .0004,'0.025%'),grid;
text(.7*Tf,1, '* Pot Real');
text(.7*Tf,3, 'o Pot Aparente');
text(.7*Tf,1, ' Pot Reativa');
text(.7*Tf,.03, '+ I rms');
text(.7*Tf,.01, 'x V rms');
pause;
hold off

```

## B.2 Rotinas em *assembler* do DSP56001

A seguir estão listadas as rotinas em *assembler* do DSP56001 utilizadas na obtenção dos resultados apresentados no Capítulo 5. A sequência de execução segue o fluxograma apresentado na figura 4.16.

```

;PROGRAMA PRINCIPAL
MACLIB 'X
INCLUDE 'SQR_K.ASM'
;enderecos de registradores internos e vetores de interrupcao
START EQU $40
SCR EQU $FFF0 ;sci control register
SCCR EQU $FFF2 ;sci clock control register
IPR EQU $FFFF ;interrupt priority register
BCR EQU $FFFE ;bus control register
CRA EQU $FFEC ;ssi control register a
CRB EQU $FFED ;ssi control register b
PCC EQU $FFE1 ;port c control register
PCD EQU $FFE5 ;port c data register
PCDDR EQU $FFE3 ;port c data direction bit
INTB_V EQU $000A ;endereco do vetor de interrupcao da INTB
-----
;constantes de controle do processador e timer
DIVISOR EQU 112 ;FS = fck / (4 * (ps*7+1) * (cont +1))
W_ST EQU $000001 ;numero de WS em cada espaco de memoria
TIMER EQU $1420 ;palavra de controle do timer

```

```

P_TIMER EQU $40 ;habilita pino SCK da ssi
PC6_OUT EQU $40 ;PC6 como saída
K_IPR EQU $0038 ;configura INTB por flanco e prioridade 2
;-----
;ENDERECOS DE I/O
AD0 EQU $FFFE ;CONVERSOR A/D DO CANAL 0 (TENSAO)
AD1 EQU $FFFF ;CONVERSOR A/D DO CANAL 1 (CORRENTE)
GSO EQU $FFF0 ;SELECAO DE GANHO / VR CANAL 0
GSI EQU $FFF1 ;SELECAO DE GANHO / VR CANAL 1
;mascaras
MK_MCK_OFF EQU $004000
MK_MCK_ON EQU $FFBFFF
MK_AD EQU $FFFC00
MK_G_1 EQU $3C00
MK_G_2 EQU $3C00
MK_G_5 EQU $3C00
MK_G_10 EQU $3C00
MK_G_20 EQU $3C00
MK_G_50 EQU $3C00
DEFINE GAIN0 'X:$20' ;ENDERECO DA VARIÁVEL GANHO CANAL 0
DEFINE GAIN1 'X:$21' ;ENDERECO DA VARIÁVEL GANHO CANAL 1
DEFINE FS 'X:$22' ;ENDERECO DA VARIÁVEL QUE DEFINE A FS
;ENDERECOS DOS CONTADORES DE AMOSTRA
DEFINE C0 'R7' ;CONTADOR DE AMOSTRAS DO ESTAGIO ZERO
DEFINE C0_N 'N7' ;FATOR DE DECIMACAO
DEFINE C0_M 'M7'
DEFINE C1_P 'X:$10' ;APONTADOR DO CONTADOR DE AMOSTRAS DO
PRIMEIRO ESTAGIO.
DEFINE C2_P 'X:$11' ;APONTADOR DO CONTADOR DE AMOSTRAS DO
SEGUNDO ESTAGIO.
DEFINE C3_P 'X:$12' ;APONTADOR DO CONTADOR DE AMOSTRAS DO
TERCEIRO ESTAGIO.
DEFINE C4_P 'X:$13' ;APONTADOR DO CONTADOR DE AMOSTRAS DO
TERCEIRO ESTAGIO.
DEC EQU $8 ;FATOR DE DECIMACAO.
;ENDERECOS DOS BUFFERS DE TRABALHO (I,V,I^2,V^2,P)
DEFINE AD 'R6' ;APONTADOR PARA O ULTIMO DADO AMOSTRADO
DEFINE AD_N 'N6'
DEFINE AD_M 'M6'
DEFINE P_AD 'R5' ;APONTADOR PARA O ULTIMO DADO PROCESSADO
DEFINE P_AD_M 'M5'
DEFINE P_AD_N 'N5'
AD0_OS1 EQU 7241 ;OFF-SET GANHO "1"
AD1_OS1 EQU 4823 ;OFF-SET GANHO "1"
DEFINE D1_BUF_P 'X:$0' ;D1_BUF_P -> POINTER PARA BUFFERS
PRIMEIRO ESTAGIO (+RECENTE)
D1_BUF_OS EQU $0080 ;OFFSET BUFFER 1
D1_BUF_I EQU $001000 ;ENDERECO INICIAL BUFFER 1
DEFINE D2_BUF_P 'X:$1' ;D2_BUF_P->POINTER PARA BUFFERS ;SEGUNDO
ESTAGIO (+RECENTE)
D2_BUF_OS EQU $0080 ;OFFSET BUFFER 2
D2_BUF_I EQU $001180 ;ENDERECO INICIAL BUFFER 2
DEFINE D3_BUF_P 'X:$2' ;D3_BUF_P -> POINTER PARA BUFFERS
;TERCEIRO ESTAGIO (+RECENTE)
D3_BUF_OS EQU $0080 ;OFFSET BUFFER 3
D3_BUF_I EQU $001300 ;ENDERECO INICIAL BUFFER 3
DEFINE D4_BUF_P 'X:$3' ;D4_BUF_P -> POINTER PARA BUFFERS
TERCEIRO ESTAGIO (+RECENTE)
D4_BUF_OS EQU $0080 ;OFFSET BUFFER 4
D4_BUF_I EQU $001480 ;ENDERECO INICIAL BUFFER 4
DEFINE D5_BUF_P 'X:$4' ;D5_BUF_P -> POINTER PARA BUFFERS
TERCEIRO ESTAGIO (+RECENTE)
D5_BUF_OS EQU $0080 ;OFFSET BUFFER 5
D5_BUF_I EQU $001600 ;ENDERECO INICIAL BUFFER 5
DEFINE AUX_1 'X:$A' ;VARIÁVEL AUXILIAR
DEFINE AUX_V 'X:$B' ;VARIÁVEL AUXILIAR
DEFINE AUX_P 'X:$C' ;VARIÁVEL AUXILIAR
;MAPA DE ALOCAÇÃO DE MEMÓRIA
.V_1 X:[$1000] S = NT_1
.J_1 X:[$1080] S = NT_1
.P_1 X:[$1100] S = NT_1
.V_2 X:[$1180] S = NT_2
.J_2 X:[$1200] S = NT_2
.P_2 X:[$1280] S = NT_2
.V_3 X:[$1300] S = NT_3
.J_3 X:[$1380] S = NT_3
.P_3 X:[$1400] S = NT_3
.V_4 X:[$1480] S = NT_4
.J_4 X:[$1500] S = NT_4
.P_4 X:[$1580] S = NT_4
.V_5 X:[$1680] S = NT_5
.J_5 X:[$1680] S = NT_5
.P_5 X:[$1700] S = NT_5
;POUT P:[$0400] S = BUF_OUT_SIZE
;QOUT P:[$0600] S = BUF_OUT_SIZE
;VRMS X:[$1800] S = BUF_OUT_SIZE
;IRMS P:[$0200] S = BUF_OUT_SIZE
;ENDERECOS DOS BUFFERS DE SAÍDA (IRMS [X], VRMS[X], P [P], I [Q] [P])
BUF_OUT_SIZE EQU $080 ;TAMANHO DOS BUFFERS DE SAÍDA
DEFINE VRMS_BUF_P 'X:$5' ;APONTADOR PARA O BUFFER DE SAÍDA,
VRMS.
DEFINE IRMS_BUF_P 'X:$6' ;APONTADOR PARA O BUFFER DE SAÍDA,
IRMS.
DEFINE POUT_BUF_P 'X:$7' ;APONTADOR PARA O BUFFER DE SAÍDA, P.
DEFINE QOUT_BUF_P 'X:$8' ;APONTADOR PARA O BUFFER DE SAÍDA, Q.
VOUT_I EQU $1800 ;INICIO DOS DIVERSOS BUFFERS

```

```

IOUT_I EQU $1A00
POUT_I EQU $0400
QOUT_I EQU $0600
;NUMERO (IMPAR) E ENDERECOS DOS COEFICIENTES (SIMETRICOS) DOS ;FILTROS
FIR.
COEF1_P EQU $0 ;ENDERECOS DOS COEFICIENTES DO FILTRO 1.
NT_1 EQU 93 ;NUMERO DE COEFICIENTES DO FILTRO 1. (IMPAR)
COEF2_P EQU $0 ;ENDERECOS DOS COEFICIENTES DO FILTRO 2.
NT_2 EQU 93 ;NUMERO DE COEFICIENTES DO FILTRO 2. (IMPAR)
COEF3_P EQU $0 ;ENDERECOS DOS COEFICIENTES DO FILTRO 3.
NT_3 EQU 93 ;NUMERO DE COEFICIENTES DO FILTRO 3. (IMPAR)
COEF4_P EQU $0 ;ENDERECOS DOS COEFICIENTES DO FILTRO 3.
NT_4 EQU 93 ;NUMERO DE COEFICIENTES DO FILTRO 3. (IMPAR)
COEF5_P EQU $0 ;ENDERECOS DOS COEFICIENTES DO FILTRO 3.
NT_5 EQU 93 ;NUMERO DE COEFICIENTES DO FILTRO 3. (IMPAR)
G0 EQU 4 ;FATOR DE NORMALIZACAO
INCLUDE 'FILT.ASM' ;COEFICIENTES DO FILTRO DO 1 E 2 ESTAGIOS
;-----
;BUFFER DE AQUISIÇÃO
BUF_ACQ EQU $001000
BUF_ACQ_SZ EQU $000400
BUF_ACQ_OS EQU $000400
;registadores com uso especial
;R0 -> apontador dos buffers do primeiro estagio
;N0 -> modulo do tamanho dos buffers
;M0 -> tamanho dos buffers - 1
;R1 -> apontador dos buffers do segundo estagio
;N1 -> modulo do tamanho dos buffers
;M1 -> tamanho dos buffers - 1
;R2 -> apontador dos buffers do segundo estagio
;N2 -> modulo do tamanho dos buffers
;M2 -> tamanho dos buffers - 1
;M3 -> tamanho dos buffers de saída - 1
;R6 -> apontador dos buffers de entrada (I e V) "R6 = 0"
;N6 -> offset entre os buffers de entrada "N6 = IN_BUF_SIZE"
;M6 -> tamanho do buffer de entrada "M6 = IN_BUF_SIZE - 1"
;R5 -> apontador do ultimo dado de entrada processado "R5 = 0"
;N5 -> offset entre os buffers de entrada "N5 = IN_BUF_SIZE"
;M5 -> tamanho do buffer de entrada "M5 = IN_BUF_SIZE - 1"
;R7 -> contador de amostra do primeiro estagio "R7 = 0"
;N7 -> fator de decimacao
;N3 -> fator de decimacao
ORG P:$0000
JMP START
ORG P:INTB_V
;rotina de interrupcao - leitura dos dois ADC's
MOVEP Y:(AD0),Y:-(R6)
MOVEP Y:(AD1),Y:(R6+N6)
;início do programa principal
ORG P:START
;inicializa os apontadores de aquisicao
MOVE #BUF_ACQ,AD
MOVE #BUF_ACQ_SZ-1,AD_M
MOVE #BUF_ACQ_OS,AD_N
MOVE #BUF_ACQ,P_AD
MOVE #BUF_ACQ_SZ-1,P_AD_M
MOVE #BUF_ACQ_OS,P_AD_N
MOVE #0,C0
MOVE #FFFF,C0_M
MOVE #DEC,C0_N
MOVE #DEC,N3
;inicializa os apontadores de processamento
MOVE #D1_BUF_I,X0
MOVE #D2_BUF_I,X1
MOVE X0,D1_BUF_P
MOVE #D3_BUF_I,X0
MOVE X1,D2_BUF_P
MOVE X0,D3_BUF_P
MOVE #D4_BUF_I,X0
MOVE #D5_BUF_I,X1
MOVE X0,D4_BUF_P
MOVE X1,D5_BUF_P
MOVE #VOUT_I,X0
MOVE X0,VRMS_BUF_P
MOVE #IOUT_I,X0
MOVE X0,IRMS_BUF_P
MOVE #POUT_I,X0
MOVE X0,POUT_BUF_P
MOVE #QOUT_I,X0
MOVE X0,QOUT_BUF_P
CLR A
MOVE A,C1_P
MOVE A,C2_P
MOVE A,C3_P
MOVE A,C4_P
MOVE #QOUT_I+1,R3 ;INICIALIZA R3 PARA A PRIMEIRA ITERACAO
MOVE #BUF_OUT_SIZE-1,M3
;configura o timer para a Fs desejada, ws e sistema de interrupcao
MOVE FS,X0
MOVEP #DIVISOR,X:CRA
MOVEP #TIMER,X:CRB
MOVEP #P_TIMER,X:PCC
MOVEP #PC6_OUT,X:PCDDR
MOVEP #32000,X:SCR
MOVEP #1,X:SCCR

```

```

MOVPEP #W_ST,X:BCR
MOVPEP #K_IPR,X:IPR
ANDI #SFC,MR
;loop principal
DO #BUF_OUT_SIZE,LOOPP
MOVE #MK_AD,Y1
MOVE X0,P:-(R3) ;ARMAZENA Q_OUT NO BUFFER DE SAIDA
MOVE R3,QOUT_BUF_P ;ATUALIZA APONTADOR DO BUFFER DE QOUT
MOVE #SFFFF,M3
;D1_BUF_P-> POINTER PARA BUFFERS PRIMEIRO ESTAGIO (+RECENTE)
LOOP2 MOVE D1_BUF_P,R0
MOVE #D1_BUF_OS,N0
MOVE #AD0_OS1,X1
MOVE #NT_1-1,M0
;COMPARA POINTER DOS BUFFERS DE ENTRADA COM O DE AMOSTRAS
;PROCESSADAS
LOOP1 MOVE P_AD,X0
MOVE AD,A
CMP X0,A
JEQ LOOP1
MOVE Y:-(P_AD),B ;ATUALIZA OS DIVERSOS BUFFERS (V2_0, I2_0, P_0)
AND Y1,B Y:(P_AD+P_AD_N),A
AND Y1,A
SUB X1,B
SUB X1,A B,X0
MPYR X0,X0,B A,Y0
MPYR Y0,Y0,A B,X:-(R0)
LUA (R0)+N0,R0
LUA (C0)+C0
MPYR X0,Y0,B A,X:(R0)+N0
MOVE C0_N,A
MOVE B,X:(R0)-N0
MOVE C0,X0
CMP X0,A (R0)-N0 ;VERIFICA SE ATINGIU O NUMERO DE AMOSTRAS
JGT LOOP1
;primeiro estagio de D. S.
;ATUALIZA O APONTADOR DO BUFFER DO PRIMEIRO ESTAGIO
MOVE R0,D1_BUF_P
;RECUPERA O APONTADOR DO BUFFER DO SEGUNDO ESTAGIO
MOVE D2_BUF_P,R1
MOVE #D2_BUF_OS,N1
MOVE #NT_2-1,M1
MOVE #COEF1_P,R4 ;COEF1_P POINTER COEFICIENTES FIR_1 (INT)
;DECREMENTA O CONTADOR DE AMOSTRAS DO FATOR DE dec.
LUA (C0)-C0_N,C0
FIR R0,R4,NT_1 ;NT_1 NUMERO DE TAPS DO FIR_1
LUA (R0)+N0,R0
MOVE A,X:-(R1) ;ARMAZENA V2_1 E ATUALIZA R1

FIR R0,R4,NT_1

;ATUALIZA APONTADOR DO BUFFER DO SEGUNDO ESTAGIO
MOVE R1,D2_BUF_P
LUA (R1)+N1,R1
LUA (R0)+N0,R0
MOVE A,X:(R1)+N1 ;ARMAZENA I2_1

FIR R0,R4,NT_1

;"C1_P" POINTER CONTADOR DE AMOSTRAS PRIMEIRO d.s.
MOVE C1_P,R3
MOVE A,X:(R1) ;ARMAZENA P2_1
LUA (R3)+R3
MOVE N3,A
MOVE R3,X0
CMP X0,A R3,C1_P ;COMPARA C1 E ATUALIZA "C1"
JGT LOOP2 ;VERIFICA SE C1<=DEC

;segundo estagio de D.S.

LUA (R3)-N3,R3
MOVE #COEF2_P,R4
MOVE R3,C1_P ;ATUALIZA "C1"
;RECUPERA APONTADOR DO BUFFER DO SEGUNDO ESTAGIO
MOVE D2_BUF_P,R0
MOVE #D2_BUF_OS,N0
MOVE #NT_2-1,M0
;RECUPERA APONTADOR DO BUFFER DO TERCEIRO ESTAGIO
MOVE D3_BUF_P,R1
MOVE #D3_BUF_OS,N1
MOVE #NT_3-1,M1

FIR R0,R4,NT_2

MOVE A,X:-(R1) ;ARMAZENA V2_2
LUA (R0)+N0,R0
;ATUALIZA APONTADOR DO BUFFER DO TERCEIRO ESTAGIO
MOVE R1,D3_BUF_P
LUA (R1)+N1,R1

FIR R0,R4,NT_2

LUA (R0)+N0,R0
MOVE A,X:(R1)+N1 ;ARMAZENA I2_2

FIR R0,R4,NT_2

;terceiro estagio de D.S.

MOVE #COEF3_P,R4 ;COEF1_P POINTER COEFICIENTES FIR_1 (INT)
LUA (R3)-N3,R3
;RECUPERA APONTADOR DO BUFFER DO TERCEIRO ESTAGIO
MOVE D3_BUF_P,R0
MOVE #D3_BUF_OS,N0
MOVE #NT_3-1,M0
;RECUPERA APONTADOR DO BUFFER DO QUARTO ESTAGIO
MOVE D4_BUF_P,R1
MOVE #D4_BUF_OS,N1
MOVE #NT_4-1,M1
MOVE R3,C2_P ;ATUALIZA O CONTADOR "C2"

FIR R0,R4,NT_3 ;NT_3 NUMERO DE TAPS DO FIR_3

LUA (R0)+N0,R0
MOVE A,X:-(R1) ;ARMAZENA V2_3 E ATUALIZA R1
;ATUALIZA APONTADOR DO BUFFER DO QUARTO ESTAGIO
MOVE R1,D4_BUF_P

FIR R0,R4,NT_3

LUA (R1)+N1,R1
LUA (R0)+N0,R0
MOVE A,X:(R1)+N1 ;ARMAZENA I2_2

FIR R0,R4,NT_3

;"C3_P" POINTER CONTADOR DE AMOSTRAS TERCEIRO d.s.
MOVE C3_P,R3
MOVE A,X:(R1) ;ARMAZENA V2_1
LUA (R3)+R3
MOVE N3,A
MOVE R3,X0
CMP X0,A R3,C3_P ;COMPARA C3 E ATUALIZA "C3"
JGT LOOP2 ;VERIFICA SE C3<=DEC

;quarto estagio de D.S.

MOVE #COEF4_P,R4 ;COEF1_P POINTER COEFICIENTES FIR_1 (INT)
LUA (R3)-N3,R3
;RECUPERA APONTADOR DO BUFFER DO TERCEIRO ESTAGIO
MOVE D4_BUF_P,R0
MOVE #D4_BUF_OS,N0
MOVE #NT_4-1,M0
;RECUPERA APONTADOR DO BUFFER DO QUARTO ESTAGIO
MOVE D5_BUF_P,R1
MOVE #D5_BUF_OS,N1
MOVE #NT_5-1,M1
MOVE R3,C3_P ;ATUALIZA O CONTADOR "C2"

FIR R0,R4,NT_4 ;NT_3 NUMERO DE TAPS DO FIR_3

LUA (R0)+N0,R0
MOVE A,X:-(R1) ;ARMAZENA V2_3 E ATUALIZA R1
;ATUALIZA APONTADOR DO BUFFER DO QUARTO ESTAGIO
MOVE R1,D5_BUF_P

FIR R0,R4,NT_4

LUA (R1)+N1,R1
LUA (R0)+N0,R0
MOVE A,X:(R1)+N1 ;ARMAZENA I2_2

FIR R0,R4,NT_4

;"C3_P" POINTER CONTADOR DE AMOSTRAS TERCEIRO d.s.
MOVE C4_P,R3
MOVE A,X:(R1) ;ARMAZENA V2_1
LUA (R3)+R3
MOVE N3,A
MOVE R3,X0
CMP X0,A R3,C4_P ;COMPARA C3 E ATUALIZA "C3"
JGT LOOP2 ;VERIFICA SE C3<=DEC

;quinto estagio de D.S.

MOVE #COEF5_P,R4 ;COEF1_P POINTER COEFICIENTES FIR_1 (INT)
LUA (R3)-N3,R3
;RECUPERA APONTADOR DO BUFFER DO TERCEIRO ESTAGIO
MOVE D5_BUF_P,R0
MOVE #D5_BUF_OS,N0
MOVE #NT_5-1,M0
MOVE R3,C4_P ;ATUALIZA O CONTADOR "C2"

```

```

FIR R0,R4,NT_5      ;NT_3 NUMERO DE TAPS DO FIR_3

LUA (R0)+N0,R0
MOVE A,AUX_V        ;V2_OUT -> VARIAVEL TEMPORARIA

FIR R0,R4,NT_5

LUA (R0)+N0,R0
MOVE A,AUX_I        ;I2_OUT -> VARIAVEL TEMPORARIA

FIR R0,R4,NT_5

MOVE POUT_BUF_P,R3
MOVE #BUF_OUT_SIZE-1,M3
MOVE A,AUX_P        ;COPIA P_OUT EM AUX_P
;ARMAZENA P_OUT NO BUFFER DE SAIDA DE POTENCIA
MOVE A,P:-(R3)
MOVE R3,POUT_BUF_P
MOVE AUX_V,X1

JSR SQRSUB

MOVE VRMS_BUF_P,R3
MOVE AUX_I,X1
;ARMAZENA VRMS_OUT NO BUFFER DE SAIDA DE VRMS
MOVE X0,X:-(R3)
MOVE R3,VRMS_BUF_P

JSR SQRSUB

MOVE IRMS_BUF_P,R3
MOVE AUX_I,X1
MOVE X0,X:-(R3)    ;ARMAZENA IRMS
MOVE AUX_V,Y1
MOVE R3,IRMS_BUF_P

;calculo de Q

MPY X1,Y1,A AUX_P,Y0
MAC -Y0,Y0,A
MOVE A,X1
MOVE #0.25,X0

JSR SQRQ

MOVE QOUT_BUF_P,R3
LOOPP NOP
NOP
ORI #3,MR

MOVE X0,P:-(R3)

MOVE R3,QOUT_BUF_P
MOVEP #0,X:IPR
NOP
NOP
NOP

;envia VRMS para fora

MOVE #S010200,X0    ;FILE #1 E #S200 ELEMENTOS
MOVE #VOUT_1,R7     ;INICIO DO BLOCO
MOVE #1,A           ;PAGINA X:
JSR $E008

;envia IRMS para fora

MOVE #S020200,X0    ;FILE #2 E #S200 ELEMENTOS
MOVE #IOUT_1,R7     ;INICIO DO BLOCO
MOVE #1,A           ;PAGINA P:
JSR $E008

;envia POUT para fora

MOVE #S030200,X0    ;FILE #3 E #S200 ELEMENTOS
MOVE #POUT_1,R7     ;INICIO DO BLOCO
MOVE #0,A           ;PAGINA P:
JSR $E008

;envia QOUT para fora

MOVE #S040200,X0    ;FILE #4 E #S200 ELEMENTOS
MOVE #QOUT_1,R7     ;INICIO DO BLOCO
MOVE #0,A           ;PAGINA P:
JSR $E008

;envia buffer de tensao

MOVE #S050400,X0    ;FILE #5 E #S400 ELEMENTOS
MOVE #S1000,R7       ;INICIO DO BLOCO
MOVE #2,A           ;PAGINA Y:
JSR $E008

;envia buffer de corrente

MOVE #S060400,X0    ;FILE #6 E #S400 ELEMENTOS
MOVE #S1400,R7       ;INICIO DO BLOCO

MOVE #2,A           ;PAGINA Y:
JSR $E008

;envia informacao de termino
CLR A
MOVE #S07,X0        ;FILE #7
JSR $E004
NOP
NOP
STOP
NOP
NOP
NOP
NOP

;ROTINA DE EXTRAÇÃO DA RAIZ QUADRADA
;Extrai a raiz quadrada do numero em "X1"
;retorna a raiz quadrada em "X0"
;Usa os seguintes registradores:
; "A"
; "X0"
; "Y0"
; "R0"
; "R1"
; "R2" e "N2"
;constantes na pagina "X"
;
SQRSUB TFR X1,A #.25,X0
SQRQ MOVE #SFFFF,M1
MOVE #SFFFF,M2
MOVE #SFFFF,M0
MOVE #S0,R1
CMP X0,A #SQR_K,R0
JGE INTSQ
;verifica se X1 < SQR_MIN -> SQR(X1) = 0
MOVE #SQR_MIN,X0
CMP X0,A
JGT NORMAL
MOVE #0,X0
JMP SQDO2
;Normaliza "X1", 5<= X1 < 1.0
NORMAL REP #23
NORM R1,A
MOVE A,X1
INTSQ MOVE X:(R0)+,X0
MOVE X:(R0)+,A
MAC X1,X0,A #(SQR_K+SQR_OS),N2
MOVE A,X0
MOVE X1,A
;Rotina de SQRT
REP #6
ROL A
MOVE X:(R0)+,Y0
AND Y0,A
MOVE A1,R2
;Realiza SQR_IT passagens
DO #SQR_IT,SQDO1
MPY -X0,X0,A X0,X:(R0)
ADD X1,A X:(R2+N2),Y0
MOVE A,X0
MPY X0,Y0,A X:(R0),X0
ADD X0,A
MOVE A,X0
SQDO1
MOVE R1,A
TST A (R0)+
JEQ SQDO2
MOVE R1,X1
MOVE #S010000,A
SUB X1,A
ROR A
MOVE A1,R1
JCC UNNORM
MOVE X:(R0),X1 ;Carrega "X1" com sqrt(2) -> y:(r0)
MPYR X0,X1,A
MOVE A,X0
UNNORM MOVE #.5,X1
DO R1,SQDO3
MPY X0,X1,A
MOVE A,X0
SQDO3
MOVE A,X0
SQDO2
NOP
RTS
END

;MACRO QUE IMPLEMENTA O FILTRO DIGITAL
FIR MACRO DATA,COEF,NTAPS
FIR IDENT 1,0
;FIR - Forma direta e coeficientes simetricos
;NTAPS - Numero de estagios (input)
;DATA - Data pointer ("Rn")
;COEF - Coef. pointer ("Rn") -> "Mn" = (NTAPS-1)/2
;27/09/93
CLR A X:(DATA)+,X0 Y:(COEF)+,Y0
REP #(NTAPS-1)/2-1

```

```

MAC X0,Y0,A X:(DATA)+,X0 Y:(COEF)+,Y0
REP #(NTAPS-1)/2
MAC X0,Y0,A X:(DATA)+,X0 Y:(COEF)-,Y0
MAC X0,Y0,A X:(DATA)+,X0 Y:(COEF),Y0
MAC X0,Y0,A
REP #G0
ASR A
RND A
ENDM

```

```

;COEFICIENTES DO FILTRO DIGITAL
;SISTEMA COM CINCO ESTAGIOS DE DEZIMACAO
;FILTRO FIR DE 93 TAPS SIMETRICO, Fh = 0.06
;JANELA OTIMIZADA
;NORMALIZADO PARA G [0] = 16
;QUANTIZADO PARA 22 BITS
;01/08/94

```

```

ORG Y:COEF1_P
DC 0.00002363,0.00011503,0.00029971
DC 0.00059349,0.00099891,0.00150116,0.00206397
DC 0.00262592,0.00309769,0.00336121,0.00327144
DC 0.00266142,0.00135136,-0.00083807,-0.00406832
DC -0.00846193,-0.01407892,-0.02089215,-0.02876340
DC -0.03742254,-0.04645205,-0.05527908,-0.06317720
DC -0.06927928,-0.07260244,-0.07208515,-0.06663542
DC -0.05518866,-0.03677203,-0.01057214,0.02399823
DC 0.06723883,0.11911041,0.17919731,0.24668781
DC 0.32037467,0.39867747,0.47968733,0.56123185
DC 0.64095855,0.71643233,0.78524184,0.84510940
DC 0.89399791,0.93020880,0.95246470,0.95997286

```

## ANEXO C - DIAGRAMAS ESQUEMÁTICOS

Os diagramas esquemáticos aqui apresentados mostram os circuitos eletrônicos implementados.

A figura C.1 mostra o esquema da interface analógica. Nessa figura são encontrados amplificador de entrada, o conversor A/D e as fontes de alimentação e a fonte de referência. Além dessas partes, é mostrado o circuito de um comparador de janela cuja finalidade é o monitoramento da tensão de saída objetivando a verificação da ocorrência de sobrecarga (saturação) da entrada do conversor. O sinal desse comparador é enviado ao sistema digital.

O circuito de compensação do atraso diferencial é mostrado na figura C.2. Nessa figura encontram-se também os circuitos utilizados na serialização dos dados e na seleção dos ganhos. Estão incluídos nesse esquema os **buffers** empregados no acionamento dos **LED's** dos optoacopladores.

Por último, a figura C.3 mostra os circuitos adicionais desenvolvidos para a viabilização do funcionamento dos optoacopladores nas frequências apropriadas. O sinal **ISTRB** do canal de tensão é empregado como gerador de interrupção do **DSP56001**.



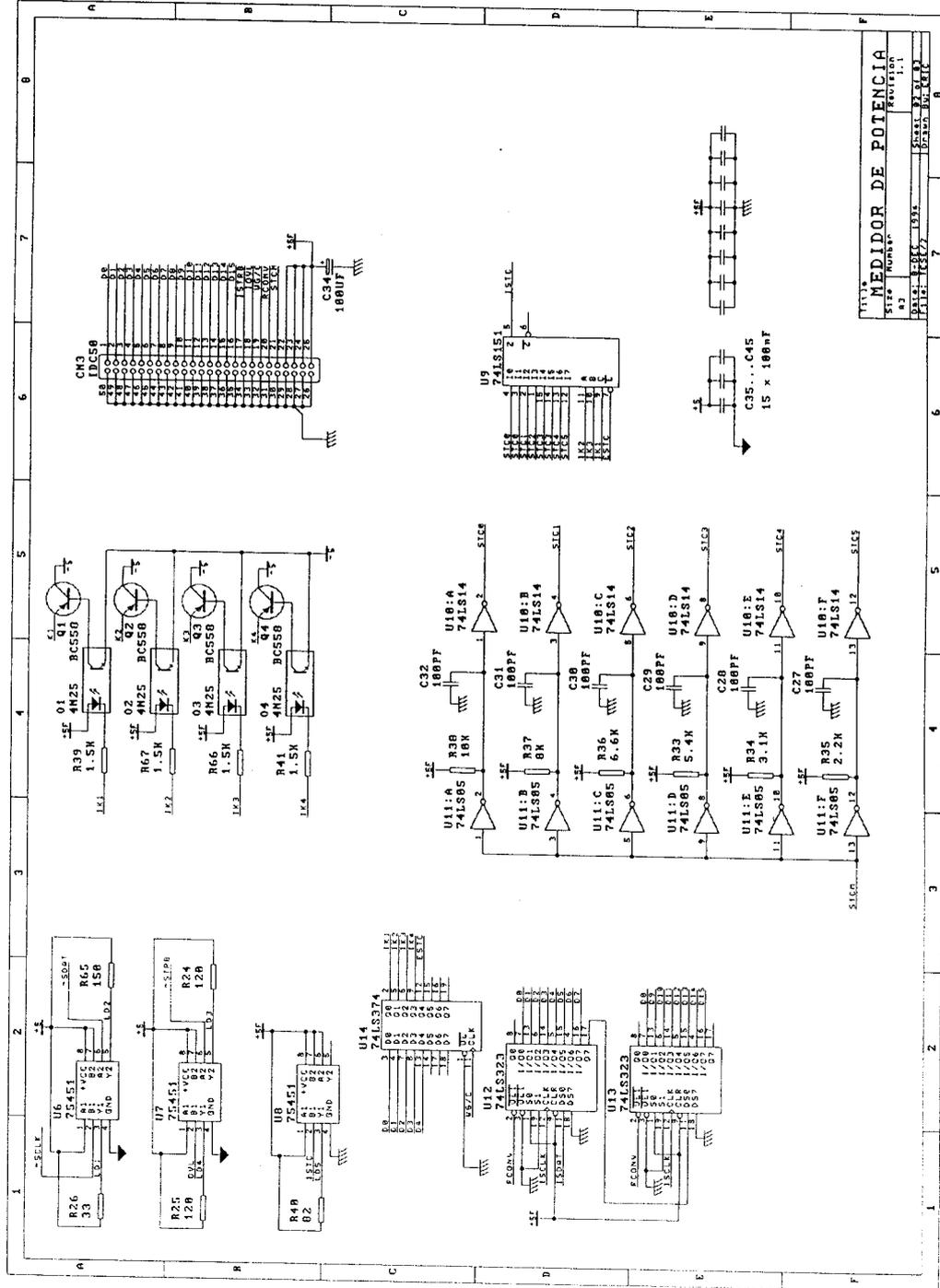


Figura C.2 - Diagrama esquemático do interfaceamento digital - Parte I.

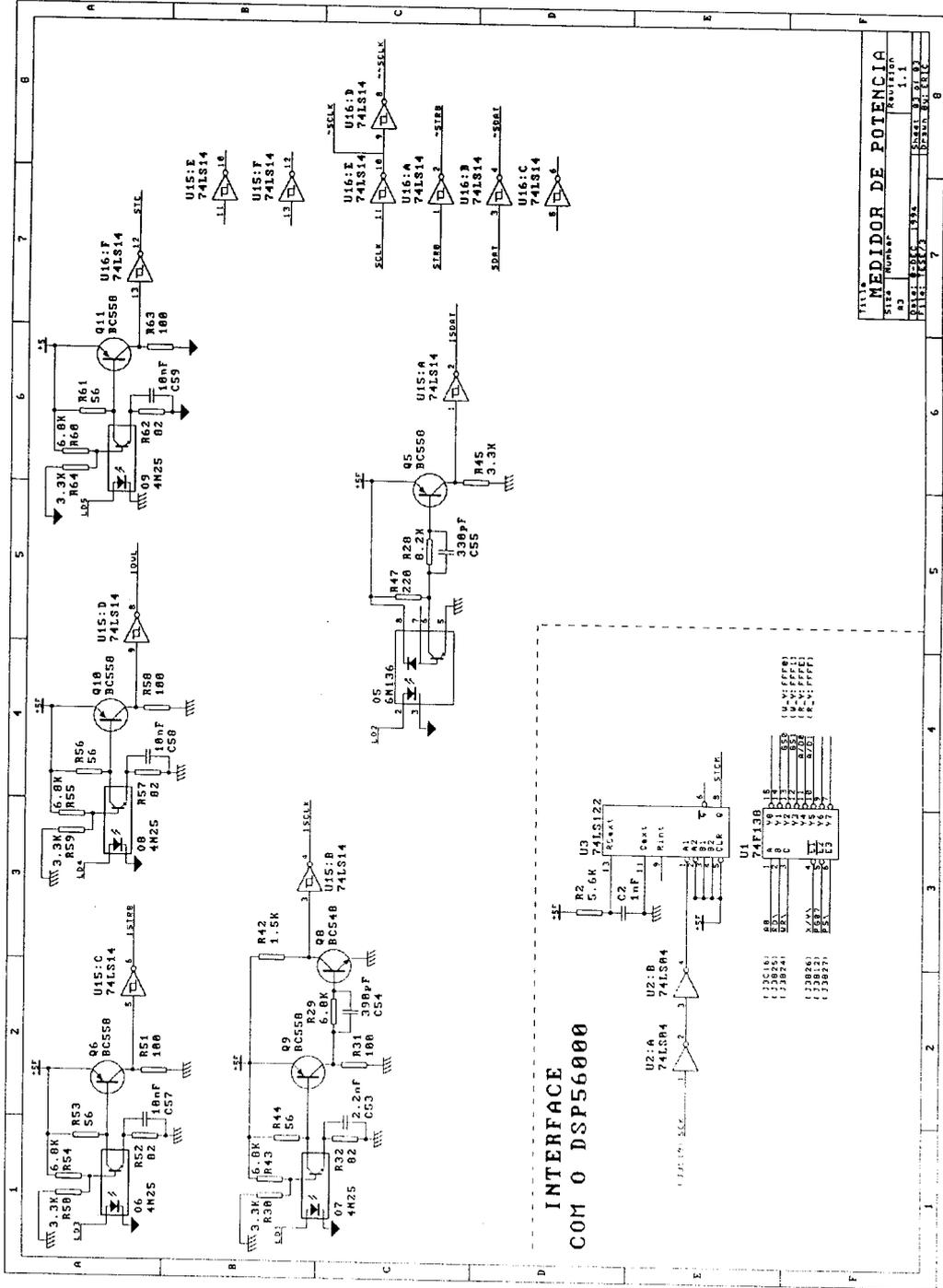


Figura C.3 - Diagrama esquemático do interfaceamento digital - Parte II.

## REFERÊNCIAS BIBLIOGRÁFICAS

- 1 SUBJAK Jr., J.S.; MCQUILKIN, J.S. **Harmonics - causes, effects, measurements and analysis - update**. Record of conference paper presented to 31th IEEE Cement Industry Technical Conference, New York, 1989. p.39-51.
- 2 STENBAKKEN, G.N. et al. **NBS wideband sampling wattmeter**. Washington; National Bureau of Standards, 1987. (NBS, Technical Note, 1221)
- 3 MUKHERJEE, S.; HOFT, R.G.; McCORMICK, J.A. Digital measurement of the efficiency of inverter-induction machines. **IEEE Transactions on Industry Applications**, New York, v.26, n.5, p.872-879, Sept./Oct. 1990.
- 4 DAS, N.C.; MUKHOPADHYAY, A.K. Microprocessor-based on-line monitoring and characterization of power factor of a synchronous motor. **IEEE Transactions on Industrial Electronics**, New York, v.37, n.5, p.398-401, Oct. 1990.
- 5 CZARNECKI, L.S. Scattered and reactive currente, voltage and power in circuits with nonsinusoidal waveforms and their compensation. **IEEE Transactions on Instrumentation and Measurement**, New York, v.40, n.3, p.563-567, June 1991.
- 6 KREYSZIG, E. **Advanced engineering mathematics**. 6. ed. New lork: John Wiley, 1988.
- 7 PAGE, C.H. Reactive power in nosinusoidal situations. **IEEE Transactions on Instrumentation and Measurement**, New York, v.29, n.4, p.420-422, Dec. 1980.
- 8 FERRERO, A.; SUPERTI-FURGA, G. A new approach to the definition of power components in three-phase systems under nonsinusoidal conditions. **IEEE Transactions on Instrumentation and Measurement**, New York, v.40, n.3, p.568-577, June 1991.
- 9 CASTELLI, F. Both active and reactive power and energy transfer standard. **IEEE Transactions on Instrumentation and Measurement**, New York, v.41, n.2, p.274-279, Apr. 1992.
- 10 KUSTERS, N.L.; MOORE, W.J.M. On the definition of reactive power under non-sinusoidal conditions. **IEEE Transactions on Power Apparatus and Systems**, New York, v.99, n.5, p.1845-1854, Sept./Oct. 1980.

- 11 WATANABE, E.; STEPHAN, R. Potência ativa e reativa instantâneas em sistemas elétricos com fontes e cargas genéricas. **Controle e Automação**, Campinas, v.3, n.1, p.253-263, Mar./Abr. 1991.
- 12 O'KELLY, D.; SIMMONS, S. **Introduction to generalized electrical machine theory**. New York: McGraw-Hill, 1968.
- 13 STOUT, M.B. **Basic electrical measurements**. 2.ed. Englewood Cliffs, NJ: Prentice-Hall, 1960.
- 14 SMITH, A.W. **Electrical measurements in theory and application**. 4.ed. New York: McGraw-Hill, 1948.
- 15 SCHUSTER, G. Thermal measurement of AC power in comparison with the electrodynamic method. **IEEE Transactions on Instrumentation and Measurement**, New York, v.25, n.4, p.529-533, Dec. 1976.
- 16 KUSTERS, N.L.; COX, L.G. The developement of an automatic-reversing differential thermal wattmeter. **IEEE Transactions on Instrumentation and Measurement**, New York, v.29, n.4, p.426-431, Dec. 1980
- 17 BURR-BROWN. **Integrated circuits data book**. Tucson, AZ, 1989. v.33
- 18 ANOLOG DEVICES. **Linear products databook**. Norwood, MA, 1988.
- 19 WONG, Y.J.; OTT, W.E. **Function circuits - Design and applications**. New York: McGraw-Hill, 1976. 291p. (Burr-Brown Electronics Series)
- 20 FILIPSKI, P. A new approach to reactive current current and reactive power measurement in nonsinusoidal systems. **IEEE Transactions on Instrumentation and Measurement**, New York, v.29, n.4, p.423-426, Dec. 1980.
- 21 GRAEME, J.G. **Applications of operational amplifiers, third-generation techniques**. New York: McGraw-Hill, 1973. 233p. (Burr-Brown Electronics Series)
- 22 STOCKTON, J.R. New form of digital wattmeter using a double dual-slope principle. **Eletronics Letters**, London, v.13, n.14, p.406-407, 7 July 1977.
- 23 STOCKTON, J.R. Proposed quarter squares double dual-slope digital wattmeter. **Eletronics Letters**, London, v.16, n.21, p.819-820, 9 Oct. 1980.
- 24 FILIPSKI, P.S. A TDM wattmeter with 0,5-MHz carrier frequency. **IEEE Transactions on Instrumentation and Measurement**, New York, v.39, n.1, p.15-18, Feb. 1990.

- 25 TURGEL, R.S. Digital Wattmeter using a sampling method. **IEEE Transactions on Instrumentation and Measurements**, New York, v.23, n.4, p.337-341, Dec. 1974.
- 26 CLARKE, F.J.J.; STOCKTON, J.R. Principles and theory of wattmeters operating on the basis of regularly spaced sample pairs. **Journal of Physics E: Scientific Instruments**, London, v.15, n.6, p.645-652, June 1982.
- 27 DIX, C.H. Calculated performance of a digital sampling wattmeter using systematic sampling. **IEE Proceedings A: Physical Science, Measurement and Instrumentation, Management and Education, Reviews**, New York, v.129, n.3, p.172-175, May 1982.
- 28 STENBAKKEN, G.N. A wideband sampling wattmeter. **IEEE Transactions on Power Apparatus and Systems**, New York, v.103, n.10, p.2919-2926, Oct. 1984.
- 29 MATOUKA, M.F. A wide-range digital power/energy meter for systems with nonsinusoidal waveforms. **IEEE Transactions on Industrial Electronics**, New York, v.29, n.1, p.18-31, Feb. 1982.
- 30 CORNEY, A.C.; PULLMAN, R.T. Digital sampling laboratory wattmeter. **IEEE Transactions on Instrumentation and Measurement**, New York, v.36, n1., p.54-59, March 1987.
- 31 HILL, J.J.; ALDERSON, W.E. Design of a microprocessor -based digital wattmetro. **IEEE Transactions on Industrial Electronics and Control Instrumentation**, New York, v.28, n.3, p.180-184, Aug. 1981.
- 32 VAN DEN ENDEN, A.W.M.; VERHOECKX, N.A.M. **Discrete-time signal processing: an introduction**. London: Prentice Hall International, 1989. 478p.
- 33 OPPENHEIM, A.V.; SCHAFER, R.W. **Discrete-time signal processing**. London: International Edition. Prentice Hall, 1989. p.879.
- 34 GRAEME, J.G., TOBEY, G.E., HUELSMAN, L.P. **Operational Amplifiers - Design and Applications**. Tokyo: McGraw-Hill Kogakusha, 1971. 473p.
- 35 WEN, P. A fast and high-precision measurement of distorted power based on digital filtering techniques. **IEEE Transactions on Instrumentation and Measurement**, New York, v.41, n.3, p.403-406, June 1992.
- 36 SHEAR, D. EDN's DSP-chip directory. **EDN - European Edition**, Boston, n.19, p.90-141, Sept. 17, 1992.

- 37 TAYLOR, F.J. et al. Architectural choices provide reliable fixed-point filters. **EDN - European Edition**, Boston, n.23, p.159-168, Nov. 12, 1992.
- 38 SWAGER, A.W. Signal processing. **EDN - European Edition**, Boston, n.23, p.108-120, Nov. 12, 1992.
- 39 KESTER, W. Basic characteristics distinguish sampling A/D converters - Part 1. **EDN - European Edition**, Boston, n.18, p.135-144, Sept. 3, 1992.
- 40 KESTER, W. Basic characteristics distinguish sampling A/D converters - Part 2. **EDN - European Edition**, Boston, n.20, p.97-106, Oct. 1, 1992.
- 41 KESTER, W. Basic characteristics distinguish sampling A/D converters - Part 3. **EDN - European Edition**, Boston, n.21, p.127-134, Oct. 15, 1992.
- 42 NATIONAL SEMICONDUCTOR. **Linear application Handbook**. Santa Clara, CA, 1986.
- 43 RABINER, L. & GOLD, B. **Theory and application of digital signal processing**. Englewood Cliffs, N.J.: Prentice-Hall, 1975. 762p.
- 44 ANDRIA, G.; SAVINO, S.; TROTTA, A. Optimize windows for FIR design to perform maximally flat decimation stages in signal conditioning. **IEEE Transactions on Instrumentation and Measurement**, New York, v.41, n.3, p.407-412, June 1992.
- 45 MIKAMI, N.; KOBAYASHI, M.; YOKOYAMA, Y. A new DSP-oriented algorithm for calculation of the square root using a nonlinear digital filter. **IEEE Transactions on Signal Processing**, New York, v.40, n.7, p.1663-1669, July 1992.
- 46 ANALOG DEVICES. **Data conversion products databook**. Norwood, MA, 1989/90.
- 47 BURR-BROWN. **The handbook of linear IC applications**. Tucson, AZ, 1987.
- 48 OTT, H.W. **Noise Reduction Techniques in Electronic Systems**. New York: John Wiley, 1976.
- 49 LEIBSON, S. H. DSP evaluation kits: Learn to use DSP chips with a minimum of pain. **EDN - European Edition**, Boston, n.12, p.45-52, June 4, 1992.
- 50 TEXAS INSTRUMENTS. **TMS320C25 User's guide**. Dallas, TX, 1988.
- 51 TEXAS INSTRUMENTS. **Digital signal processing applications with the TMS320 Family: Theory, algorithms and implementations**. Dallas, TX, 1986.
- 52 MOTOROLA. **DSP5001, advance information, 56-bit General purpose digital**

- signal processor.** DSP56001/D. Austin, TX, 1988.
- 53 **MOTOROLA. DSP5600/DSP56001 Digital signal Processor: User's Manual.** DSP56000UM/AD Rev 1. Austin, TX, 1988.
- 54 **MOTOROLA. DSP56000ADS - Application development system: User's manual.** DSP56KADSUM/AD Rev 3. Austin, TX, 1989.
- 55 **MOTOROLA. DSP Development Software: Simulator, Linker, Librarian and Assembler.** DSP56000CLASA. Austin, TX, 1991.
- 56 **DATA DELAY DEVICES. The source: Delay lines.** Clifton, N.J., 1991. (Catalog, 91)
- 57 **TEXAS INSTRUMENTS. The TTL data book.** Dallas, TX, 1985. v.2.
- 58 **OLDHAM, N.M. Power calibration standard based on digitally synthesized sinewaves.** **IEEE Transactions on Power Apparatus and Systems**, New York, v.104, n. 11, p.3117-3121, Nov. 1985.
- 59 **BUDOVSKY, I.F. A zero power-factor reference in the frequency range 400-20000 Hz.** **IEEE Transactions on Instrumentation and Measurement**, New York, v.40, n.2, p.396-398, Apr. 1991.
60. **TEKTRONIX. DM5120/5520 Programmable Digital Multimeter - Instruction Manual.** Beaverton, Oregon, 1988.
- 61 **HEWLETT PACKARD. HP8904A Multifunction Synthesizer - Operation and Calibration Manual.** Spokane, Whashington, 1989.
- 62 **CLARKE, K.K.; HESS, D.T. Phase Measurement, Traceability, and Verification Theory and Practice.** **IEEE Transactions on Instrumentation and Measurement**, New York, v.39, n.1, p.52-55, Feb. 1990.
- 63 **WONG, Y.J.; OTT, W.E. Var-hour (reactive energy) meters.** Geneva: International Electrotechnical Commission, 1963. (IEC Publication 145)