

Os circuitos integrados digitais estão em contínua evolução na busca de um desempenho sempre maior. O grande volume de dados dos atuais sistemas de informação demandam circuitos cada vez mais rápidos. Este trabalho investiga métodos que aumentam a velocidade destes circuitos sem necessidade de uma nova tecnologia. Os problemas decorrentes de uso da tecnologia no seu limite (como clock skewing, latch up, dissipação) são estudados individualmente; sendo, cada um, solucionado com uma técnica diferente. A técnica principal abordada é tornar a velocidade maior através da subdivisão do circuito em pequenas partes. Estas podem, por sua vez, serem otimizadas em velocidade com a ajuda de técnicas que coordenam o tempo correto em que cada parte deve funcionar. Outro problema que surge a partir daí, é que mesmo em altas velocidades, o circuito continue efetivamente funcionando. Neste ponto, entram métodos que tornam o circuito imune a este problema. O trabalho desenvolvido foi direcionado para o projeto de circuitos integrados CMOS, com a síntese de circuitos comuns e de alta velocidade. Com a ajuda de ferramentas como Spice (simulador de circuitos elétricos), Edllex, Charrua e Ggmod(auxiliares no desenvolvimento do layout), foi possível a comparação das velocidades máximas de ambos circuitos. Foi então possível chegar a bons resultados nas simulações que encorajaram o aprofundamento no estudo. (CNPq)