



Evento	Salão UFRGS 2015: FEIRA DE INOVAÇÃO TECNOLÓGICA DA UFRGS - FINOVA
Ano	2015
Local	Porto Alegre - RS
Título	Uma Plataforma para Avaliação da Confiabilidade de Sistemas de Comunicação em FPGAs
Autor	MARCOS TOMAZZOLI LEIPNITZ
Orientador	Gabriel Luca Nazar

Uma Plataforma para Avaliação da Confiabilidade de Sistemas de Comunicação em FPGAs



Autor: Marcos Tomazzoli Leipnitz
Orientador: Prof. Dr. Gabriel Luca Nazar
Colaborador: Geferson Luis Hess Júnior



Alta confiabilidade é um requisito fundamental no projeto de sistemas de comunicação de dados, presentes em uma ampla gama de aplicações. FPGAs (*Field Programmable Gate Arrays*) são dispositivos reconfiguráveis largamente utilizados na implementação desses sistemas, pois oferecem muitas vantagens em relação ao uso de circuitos integrados dedicados, tais como reconfigurabilidade, alto desempenho e menor custo de desenvolvimento.

Em aplicações aeroespaciais, como satélites de comunicação, falhas ocorrem com frequência devido ao maior fluxo de partículas ionizantes. *Single Event Upsets* (SEUs) ocorrem quando uma partícula ionizante deposita energia suficiente para causar um efeito não destrutivo no dispositivo, como uma mudança no estado lógico do sistema, por exemplo.

Em ambientes com incidência de radiação, os FPGAs apresentam um conjunto de desafios que exigem avaliação especializada. A memória de configuração de dispositivos baseados em SRAM (*Static Random Access Memory*) é especialmente sensível a SEUs. Essa sensibilidade é potencializada pelo uso de memórias cada vez maiores e mais densas, consequência do avanço da tecnologia de fabricação de semicondutores. A inversão de um ou mais bits da memória de configuração, através da ocorrência de SEUs, pode modificar a funcionalidade do sistema e gerar resultados incorretos de forma imprevisível. Portanto, o uso de FPGAs para aplicações de comunicação de dados que exigem alta confiabilidade precisa ser cuidadosamente avaliado, através do estudo do impacto deste tipo de falha, de forma a prover mecanismos de tolerância a falhas eficientes e de baixo custo.

A inversão controlada dos bits da memória de configuração de FPGAs, através de reconfiguração parcial, é um método de injeção de falhas amplamente utilizado para simular a ocorrência de SEUs induzidos por radiação. Neste trabalho, desenvolvemos uma plataforma de injeção de falhas otimizada para o uso com sistemas de comunicação de dados, composta por um único PFGA e um software de aplicação.

A plataforma desenvolvida permite uma alta taxa de injeção de falhas, além de oferecer alta velocidade de comunicação entre o FPGA e um computador hospedeiro, através da interface PCI Express. Esta abordagem aumenta a flexibilidade da plataforma, pois permite que parte do sistema seja implementado em software sem implicar uma queda de desempenho. A injeção de falhas é realizada invertendo os bits da memória de configuração do FPGA através de reconfiguração parcial, enquanto que o sistema recebe os vetores de entrada do computador hospedeiro e retorna os vetores de saída. O software de aplicação avalia a confiabilidade do sistema de comunicação através do cálculo de métricas relevantes para esses sistemas. Como estudo de caso para a plataforma, avaliamos o impacto de falhas de configuração em um decodificador Reed-Solomon, que é um código de canal muito utilizado em aplicações aeroespaciais.