

055 PROPOSTA DE UM SIMULADOR LOGICO EM LINGUAGEM C. * V.A.Cadore, L.Carro,
A.A.Suzim. (CPGCC, Inst. de Informática, UFRGS).

Destacam-se basicamente dois tipos de simulação de circuitos: elétrica e lógica. A grande vantagem da simulação lógica sobre a elétrica pode ser observada em circuitos digitais com um grande número de transistores. Com o simulador lógico ocorre uma grande simplificação do circuito pois ele trabalha com agrupamentos de transistores, que são chamados de portas lógicas (gates). O simulador elétrico, diferentemente do lógico, trabalha com cada transistor individualmente. Assim, por exemplo, um circuito que contenha 100000 transistores pode ser simplificado para 25000 gates, fazendo com que o tempo de simulação lógica seja menor que a elétrica. No algoritmo, inicialmente, faz-se a leitura do circuito, classificando os elementos como de fanin e de fanout. Após, o intervalo de simulação escolhido é dividido em um número discreto de pontos, sendo que cada um é separado temporalmente por um tempo especificado pelo usuário (time step). Cada ponto representa um instante para determinado evento (mudança eventual de estado de circuito). A manipulação desses eventos é feita utilizando uma estrutura tipo roda do tempo (timewheel), que é uma matriz no qual estão organizados os tempos discretos de simulação. O algoritmo é desenvolvido atualmente em ambiente DOS, em linguagem C. Os primeiros testes estarão disponíveis no final de outubro. Após, o simulador será transportado para estações de trabalho em ambiente UNIX - X-Windows. (CNPq)