

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
INSTITUTO DE INFORMÁTICA  
PROGRAMA DE PÓS-GRADUAÇÃO EM COMPUTAÇÃO

EDUARDA RODRIGUES MONTEIRO

**Caracterização Energética da Codificação de Vídeo de Alta Eficiência  
(HEVC) em Processador de Propósito Geral**

Tese de Doutorado

Orientador: Prof. Dr. Sergio Bampi

Co-orientador: Prof. Dr. Bruno Zatt

Porto Alegre

2017

## CIP – CATALOGAÇÃO NA PUBLICAÇÃO

Monteiro, Eduarda Rodrigues

Caracterização Energética da Codificação de Vídeo de Alta Eficiência (HEVC) em Processador de Propósito Geral [manuscrito] / Eduarda Rodrigues Monteiro. – 2017.

144 f.:il.

Orientador: Sergio Bampi; Co-orientador: Bruno Zatt.

Tese (Doutorado) – Universidade Federal do Rio Grande do Sul. Programa de Pós-Graduação em Computação. Porto Alegre, BR – RS, 2017.

1. Codificação de Vídeo. 2. HEVC. 3. Consumo de Energia. 4. Memória Cache. 5. Processadores de Propósito Geral. I. Bampi, Sergio. II. Zatt, Bruno. III. Caracterização Energética da Codificação de Vídeo de Alta Eficiência (HEVC) em Processador de Propósito Geral.

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL

Reitor: Prof. Carlos Alexandre Netto

Vice-Reitor: Prof. Jane Fraga Tutikian

Pró-Reitor de Pós-Graduação: Prof. Celso Giannetti Loureiro Chaves

Diretor do Instituto de Informática: Prof. Carla Maria Dal Sasso Freitas

Coordenador do PPGC: Prof. João Luiz Dihl Comba

Bibliotecária-Chefe do Instituto de Informática: Beatriz Regina Bastos Haro

## AGRADECIMENTOS

Em primeiro lugar, gostaria de agradecer a minha família, principalmente aos meus pais e as minhas irmãs que, incondicionalmente, me apoiaram em todas as etapas da minha vida e estiveram ao meu lado durante esse período de 4 anos de doutorado. Gostaria de ressaltar que sou e, sempre serei, muito grata por tudo. Aos demais familiares, especialmente minhas avós Etiene e Irma, que contribuíram para minha formação, também vai um agradecimento.

Gostaria de agradecer ao meu orientador Sergio Bampi todas as oportunidades e pelos conhecimentos compartilhados comigo durante todo este período. Em especial, agradeço pela confiança depositada quando ingressei no mestrado, esta oportunidade vai gerar diversos frutos na minha caminhada.

Ao meu co-orientador e amigo Bruno Zatt, muito obrigada pelo apoio, por ter compartilhado os teus conhecimentos comigo durante este período. Agora, como colegas de profissão, espero que possamos continuar trabalhando juntos e que tudo que fizeste por mim possa ser retribuído de alguma forma.

Agradeço também aos meus amigos e colegas que contribuíram para minha formação com os momentos de descontração e de companheirismo foram muito importantes. Aos colegas: Ana Clara Mativi, André Luís Rosa, Andrus Vieira, Brunno Abreu, Bruno Vizzotto, Cláudio Diniz, Daniel Palomino, Dieison Silveira, Debora Matos, Eduardo Cruz, Felipe Sampaio, Guilherme Paim, Leandro Rocha, Leonardo Soares, Mateus Grellert. Muito obrigado a todos, cada um teve uma participação especial nesta jornada e o apoio deles foi fundamental para a realização deste trabalho.

Tenho que agradecer também ao grupo de Processamento Paralelo e Distribuído da UFRGS, o GPPD, o qual me proporcionou os recursos computacionais que viabilizaram o desenvolvimento do meu trabalho.

Por fim, gostaria de agradecer a todos os meus amigos, especialmente, a minha querida amiga Janice Garcia que, junto com o Mateus Grellert, representaram papéis fundamentais durante essa caminhada.

## RESUMO

A popularização das aplicações que manipulam vídeos digitais de altas resoluções incorpora diversos desafios no desenvolvimento de novas e eficientes técnicas para manter a eficiência na compressão de vídeo. Para lidar com esta demanda, o padrão HEVC foi proposto com o objetivo de duplicar as taxas de compressão quando comparado com padrões predecessores. No entanto, para atingir esta meta, o HEVC impõe um elevado custo computacional e, conseqüentemente, o aumento no consumo de energia. Este cenário torna-se ainda mais preocupante quando considerados dispositivos móveis alimentados por bateria os quais apresentam restrições computacionais no processamento de aplicações multimídia. A maioria dos trabalhos relacionados com este desafio, tipicamente, concentram suas contribuições no redução e controle do esforço computacional refletido no processo de codificação. Entretanto, a literatura indica uma carência de informações com relação ao consumo de energia despendido pelo processamento da codificação de vídeo e, principalmente, o impacto energético da hierarquia de memória cache neste contexto.

Esta tese apresenta uma metodologia para caracterização energética da codificação de vídeo HEVC em processador de propósito geral. O principal objetivo da metodologia proposta nesta tese é fornecer dados quantitativos referentes ao consumo de energia do HEVC. Esta metodologia é composta por dois módulos, um deles voltado para o processamento da codificação HEVC e, o outro, direcionado ao comportamento do padrão HEVC no que diz respeito à memória cache. Uma das principais vantagens deste segundo módulo é manter-se independente de aplicação ou de arquitetura de processador.

Neste trabalho, diversas análises foram realizadas visando a caracterização do consumo de energia do codificador HEVC em processador de propósito geral, considerando diferentes sequências de vídeo, resoluções e parâmetros do codificador. Além disso, uma análise extensa e detalhada de diferentes configurações possíveis de memória cache foi realizada com o propósito de avaliar o impacto energético destas configurações na codificação. Os resultados obtidos com a caracterização proposta demonstram que o gerenciamento dos parâmetros da codificação de vídeo, de maneira conjunta com as especificações da memória cache, tem um alto potencial para redução do consumo energético de codificação de vídeo, mantendo bons resultados de qualidade visual das sequências codificadas.

**Palavras-chave:** Codificação de Vídeo, HEVC, Consumo de Energia, Memória Cache, Processadores de Propósito Geral.

## **Energy Characterization of High Efficiency Video Coding (HEVC) in General Purpose Processor**

### **ABSTRACT**

The popularization of high-resolution digital video applications brings several challenges on developing new and efficient techniques to maintain the video compression efficiency. To respond to this demand, the HEVC standard was proposed aiming to duplicate the compression rate when compared to its predecessors. However, to achieve such goal, HEVC imposes a high computational cost and, consequently, energy consumption increase. This scenario becomes even more concerned under battery-powered mobile devices which present computational constraints to process multimedia applications. Most of the related works about encoder realization, typically concentrate their contributions on computational effort reduction and management. Therefore, there is a lack of information regarding energy consumption on video encoders, specially about the energy impact of the cache hierarchy in this context.

This thesis presents a methodology for energy characterization of the HEVC video encoder in general purpose processors. The main goal of this methodology is to provide quantitative data regarding the HEVC energy consumption. This methodology is composed of two modules, one focuses on the HEVC processing and the other focuses on the HEVC behavior regarding cache memory-related consumption. One of the main advantages of this second module is to remain independent of application or processor architecture.

Several analyzes are performed aiming at the energetic characterization of HEVC coding considering different video sequences, resolutions, and parameters. In addition, an extensive and detailed analysis of different cache configurations is performed in order to evaluate the energy impact of such configurations during the video coding execution. The results obtained with the proposed characterization demonstrate that the management of the video coding parameters in conjunction with the cache specifications has a high potential for reducing the energy consumption of video coding whereas maintaining good coding efficiency results.

**Keywords:** Video Coding, HEVC, Energy Consumption, Cache Memory, General Purpose Processor.

## LISTA DE FIGURAS

Figura 2.1 – Diagrama de Blocos de um Codificador de Vídeo.....	26
Figura 2.2 – Exemplo de partições de uma CTU no padrão HEVC.....	28
Figura 2.3 – Partições de PU.....	28
Figura 4.1 – Visão geral e fluxo de execução da metodologia proposta para medir e perfilar o consumo de energia da codificação de vídeo em GPPs.....	43
Figura 4.2 - Registradores RAPL.....	45
Figura 4.3 – Mecanismo proposto para medir consumo de energia do processamento da codificação de vídeo em GPPs.....	46
Figura 4.4 – Dinâmica de Execução para garantia de precisão.....	47
Figura 4.5 – <i>Framework</i> para perfilamento da codificação de vídeo HEVC na cache.....	49
Figura 5.1 – SI x TI: Classes B, C e D.....	58
Figura 5.2 – Análise de Variação do tamanho da Área de Busca – Termos: Eficiência de Codificação e Energia do HEVC x H.264 – Classes: B, C e D.....	63
Figura 5.3 – Eficiência de Codificação e Energia do HEVC vs. H.264 – Classe B.....	64
Figura 5.4 – Variação de QP: Consumo de Energia do HEVC vs. H.264.....	66
Figura 5.5 – Análise de <i>BD-Rate</i> e <i>BD-Energy</i> com relação ao tamanho da Área de Busca: <i>Random Access – Low delay</i> .....	69
Figura 5.6 – Análise Quantitativa do consumo de energia das classes B, C e D.....	70
Figura 5.7 – Resultados de <i>BD-Energy</i> : Classes B, C e D – <i>Random Access</i> .....	71
Figura 5.8 – Resultados de <i>BD-Energy</i> : Classes B, C e D – <i>Low Delay</i> .....	72
Figura 5.9 – <i>Bit Rate</i> vs. PSNR vs. Consumo de Energia.....	75
Figura 5.10 – Análise de Parâmetro de Quantização – $W_{NERD}$ .....	76
Figura 6.1 – Percentual de Acesso à Memória Cache por módulo da Codificação de Vídeo baseada no Padrão HEVC.....	84
Figura 6.2 – Consumo de Energia de 288 configurações de Memória Cache: Variabilidade da Codificação de Vídeo.....	88
Figura 6.3 – Consumo de Energia e Taxa de Penalidade – Avaliação da Largura da Linha em L1C: 32 e 64 <i>bytes</i> .....	90
Figura 6.4 – Avaliação da Largura da Linha no LLC: 32 e 64 <i>bytes</i> .....	92
Figura 6.5 – Análise de Associatividade em L1C – Consumo de Energia. vs. Latência de Acesso.....	93

Figura 6.6 - Análise de Associatividade em L1C – Consumo de Energia vs. Número Absoluto de Acessos em LLC.....	94
Figura 6.7 – Análise da Capacidade de L1C. ....	96
Figura 6.8 – Análise da Capacidade de LLC.....	98
Figura 6.9 – Consumo de Energia do Subconjunto de Configurações de Cache: Variabilidade de Resoluções de Vídeo - Classes A, B, C e D (por amostra).....	99
Figura 6.10 – Consumo de Energia do Subconjunto de Configurações de Cache: Variabilidade de Resoluções de Vídeo - Classes A, B, C e D (por amostra).....	101
Figura 6.11 – Operações de Leitura e Escrita em L1C e LLC – Classes A, B, C e D. ....	102
Figura 6.12 – Economia de Energia e Tempo de Execução de 20 configurações da codificação HEVC com relação à c0. ....	104
Figura 6.13 – Taxa de Penalidades de Diferentes Configurações do HEVC na Hierarquia da Cache. ....	106
Figura 6.14 – Resultados de Qualidade e Compressão de diferentes configurações do HEVC. ....	107
Figura 6.15 – Economia de Energia na Memória Cache vs. Eficiência de codificação dos Parâmetros HEVC. ....	109
Figura 6.16– Curva de Distorção das Configurações c12, c13 e c14.....	111
Figura 6.17 – Classe A vs. Classe C – Avaliação de CUD – (a) Consumo de Energia na Memória Cache, (b) Consumo de Energia por amostra. ....	112
Figura 6.18 - Classe A vs. Classe C – Avaliação de CUD – Incremento de Bit Rate vs. Economia de Energia.....	113
Figura 7.1 - <i>Speedup</i> HM vs. x265: Classes A, B, C e D. ....	118
Figura 7.2- Incremento de BD-BR (%) – HM (Ref) vs. x265.....	121
Figura 7.3- Curvas de Distorção - HM (Ref) vs. x265 - Classes A, B, C e D – Slower .....	122
Figura 7.4 - Economia de Energia x Temporal Index (TI) – x265 vs. x265 – Classes A, B, C e D .....	125
Figura 7.5 - Consumo de Energia da Memória Cache (por amostra) – HM vs. x265 – Classes A, B, C e D .....	126
Figura 7.6 - Taxa de Penalidades (Miss Rate %) – L1C e LLC – HM vs. x265 – Classes A, B, C e D.....	127
Figura 7.7 - Número Absolutos de Acessos – L1C e LLC: x265 vs. HM.....	128

## LISTA DE TABELAS

Tabela 2.1 – Requisitos necessários para armazenamento e transmissão de vídeos sem compressão. ....	20
Tabela 2.2 - Ferramentas de Codificação definidas no H.264/AVC e no HEVC .....	29
Tabela 3.1- Síntese de Trabalhos Relacionados – Esforço Computacional .....	33
Tabela 3.2 - Síntese de Trabalhos Relacionados – Dissipação de Potência e Consumo de Energia .....	36
Tabela 3.3 - Síntese de Trabalhos Relacionados – Comunicação entre CPU e Memória Principal .....	39
Tabela 4.1 – Registradores RAPL. ....	45
Tabela 5.1 – Ambiente de Simulação.....	54
Tabela 5.2 – Configurações da Codificação de Vídeo. ....	55
Tabela 5.3 – Sequências e Resoluções de Vídeo.....	56
Tabela 5.4 – HEVC vs. H.264/AVC - Resultados Médios de Consumo de Energia e Eficiência de Codificação: Classes B, C e D.....	61
Tabela 5.5 – Diferença de Consumo de Energia de acordo com a variação de QP - HEVC vs. H.264/VC.....	66
Tabela 5.6 – Análise da Variação do tamanho da área de busca.....	73
Tabela 5.7 – Pesos atribuídos para cada configuração avaliada – Métrica $W_{NERD}$ . ....	76
Tabela 6.1 – Características da Memória Cache de Processadores Convencionais. ....	81
Tabela 6.2 – Configurações de Memória Cache Avaliadas.....	82
Tabela 6.3 – Sequências de Vídeo e Classes Avaliadas na aplicação da MEP-HEVC.....	83
Tabela 6.4 – Configurações de Codificação de Vídeo utilizadas para avaliar o consumo de energia da memória cache. ....	85
Tabela 6.5 – Subconjunto de Configurações de Memória Cache. ....	99
Tabela 6.6 - Impacto do Consumo de Energia com o aumento da resolução e capacidade de L1C e LLC.....	100
Tabela 6.7 – Configuração Ideal de Cache para Codificação HEVC.....	101
Tabela 6.8 – Eficiência de Codificação para diferentes alvos de economia de energia na memória cache.....	110
Tabela 7.1 – Resultados de Speedup e Quadros por Segundo (fps)- x265.....	120
Tabela 7.2 - Configurações da Codificação de Vídeo - HM e x265.....	123



Tabela 7.3 – HM vs. x265 - Resultados de Consumo de Energia e Eficiência de Codificação: Classes A, B, C e D. ....	124
---	-----

## LISTA DE ABREVIATURAS E SIGLAS

AB	Área de Busca
AMP	<i>Asymmetric Mode Partitioning</i>
AVC	<i>Advanced Video Coding</i>
AVS	<i>Audio Video Standard</i>
BD	<i>Bjontegaard Delta</i>
BD-BR	<i>Bjontegaard Delta – Bit Rate</i>
<i>BD-Energy</i>	<i>Bjontegaard Delta – Energy</i>
BD-PSNR	<i>Bjontegaard Delta – Peak-to-Signal Noise Ratio</i>
BR	<i>Bit Rate</i>
Cb	Crominância / <i>Chrominance blue</i>
CIF	<i>Common Intermediate Format</i>
Cr	Crominância / <i>Chrominance red</i>
CPU	<i>Central Processing Unit</i>
CTU	<i>Coding Tree Units</i>
CTC	<i>Common Test Conditions</i>
CU	<i>Coding Units</i>
CUD	<i>CU Depth</i>
DCT	<i>Discrete Cosine Transform</i>
DDRFC	<i>Double Differential Reference Frame Compressor</i>
DVFS	<i>Dynamic Voltage and Frequency Scaling</i>
DRAM	<i>Dynamic Random Access Memory</i>
EPZS	<i>Enhanced Predictive Zonal Search</i>
ERR	<i>Energy Rate Ratio</i>
FDM	<i>Fast Decision for Merge Rate-Distortion Cost</i>
FEN	<i>Fast Encoder Decision</i>
FME	<i>Fractional Motion Estimation</i>
FPGA	<i>Field Programmable Gate Array</i>
FPS	<i>Frames per Second</i>
FULLHD	Resolução de Vídeo (1920x1080 pixels)
GB	<i>Giga Bytes</i>
GOP	<i>Group of Pictures</i>

HD	<i>High Definition</i>
HEVC	<i>High Efficiency Video Coding</i>
HM	<i>HEVC Test Model</i>
HME	<i>Hadamard Motion Estimation</i>
HSI	<i>Espaço de Cor</i>
HTTP	<i>Hypertext Transfer Protocol</i>
ISO	<i>Internactional Organization for Standardization</i>
ITU-T	<i>International Telecommunication Union – Telecommunication</i>
J	<i>Joules</i>
JM	<i>Joint Model</i>
JVT	<i>Joint Video Team</i>
JCT-VC	<i>Joint Collaborative Team on Video Coding</i>
KB	<i>Kilo Bytes</i>
LD	<i>Low Delay</i>
LC	<i>Level Cache</i>
L1C	<i>First Level Cache</i>
LLC	<i>Last Level Cache</i>
MB	<i>Mega Bytes</i>
MC	<i>Motion Compensation</i>
MD	<i>Mode Decision</i>
ME	<i>Motion Estimation</i>
MP	<i>Memória Principal</i>
MPEG	<i>Motion Picture Experts Group</i>
MSE	<i>Mean Squared Error</i>
MSR	<i>Model Specific Registers</i>
MV	<i>Motion Vector</i>
OOP	<i>Object Oriented Paradigm</i>
PSNR	<i>Peak Signal-to-Noise Ratio</i>
PU	<i>Prediction Unit</i>
Q	<i>Quantização</i>
QCIF	<i>Quarter Common Intermediate Format</i>
QR	<i>Quadro de Referência</i>
QP	<i>Quantization Parameter</i>

RA	<i>Random Access</i>
RAM	<i>Random Access Memory</i>
RAPL	<i>Running Average Power Limit</i>
RD	<i>Rate-Distortion</i>
RDO	<i>RD Optimization</i>
RDOQ	<i>RDO Quantization</i>
RDOQ <sub>TS</sub>	<i>RDOQ for Transform skip</i>
RGB	<i>Red Green Blue – Espaço de Cor</i>
SAD	<i>Sum of Absolute Differences</i>
SATD	<i>Sum of Absolute Transformed Differences</i>
SI	<i>Spatial Index</i>
SIMD	<i>Single Instruction Mutiple Data</i>
SMP	<i>Symmetric Motion Partition</i>
SR	<i>Search Range</i>
STT-RAM	<i>Spin Transfer Torque Macgnetic RAM</i>
T	<i>Transformada</i>
TI	<i>Temporal Index</i>
TU	<i>Transform Unit</i>
TZ	<i>Test Zone Search</i>
UHD	<i>Ultra-High Definition</i>
UML	<i>Unified Modelling Language</i>
UVG	<i>Ultra Video Group – repository</i>
W <sub>NERD</sub>	<i>Weighted Normalized Energy-Rate-Distortion</i>
Y	<i>Luminância / Luminance</i>
YCbCr	<i>Espaço de Cor</i>
YUV	<i>Luminance, Chrominance Component 1, Chrominance Component 2</i>

## SUMÁRIO

<b>AGRADECIMENTOS</b> .....	<b>3</b>
<b>RESUMO</b> .....	<b>4</b>
<b>ABSTRACT</b> .....	<b>5</b>
<b>LISTA DE FIGURAS</b> .....	<b>6</b>
<b>LISTA DE TABELAS</b> .....	<b>8</b>
<b>LISTA DE ABREVIATURAS E SIGLAS</b> .....	<b>10</b>
<b>SUMÁRIO</b> .....	<b>13</b>
<b>1 INTRODUÇÃO</b> .....	<b>15</b>
<b>1.1 Definição do Problema e Escopo da Tese</b> .....	<b>16</b>
<b>1.2 Principais Contribuições</b> .....	<b>17</b>
<b>1.3 Organização da Tese</b> .....	<b>19</b>
<b>2 CONCEITOS DE COMPRESSÃO DE VÍDEO E O PADRÃO HEVC</b> .....	<b>20</b>
<b>2.1 Representação dos Vídeos Digitais</b> .....	<b>20</b>
2.1.1 Estrutura de um Vídeo Digital .....	20
2.1.2 Espaço de Cores .....	21
2.1.3 Redundância de Dados na Representação de Vídeos Digitais .....	21
<b>2.2 Modos de Compressão de Vídeo</b> .....	<b>22</b>
<b>2.3 Subamostragem de Cores</b> .....	<b>23</b>
<b>2.4 Métricas para Avaliação de Qualidade e Compressão de Vídeo</b> .....	<b>24</b>
<b>2.5 Estrutura do Codificador de Vídeo</b> .....	<b>26</b>
<b>2.6 O Padrão HEVC</b> .....	<b>27</b>
2.6.1 Implementações do HEVC em <i>Software</i> .....	30
<b>3 DESAFIOS NA EXECUÇÃO DA CODIFICAÇÃO DE VÍDEO</b> .....	<b>31</b>
<b>3.1 Esforço Computacional</b> .....	<b>31</b>
<b>3.2 Dissipação de Potência e Consumo de Energia</b> .....	<b>33</b>
<b>3.3 Comunicação de dados entre o Processador e a Memória</b> .....	<b>36</b>
<b>3.4 Principais Análises dos Trabalhos Relacionados</b> .....	<b>39</b>
<b>4 METODOLOGIA PARA A ANÁLISE DO CONSUMO DE ENERGIA DE CODIFICADORES DE VÍDEO</b> .....	<b>42</b>
<b>4.1 Consumo de Energia do Processamento da Codificação de Vídeo em GPP</b> .....	<b>44</b>
<b>4.2 Consumo de Energia da Codificação de Vídeo na Memória Cache</b> .....	<b>48</b>
<b>5 RESULTADOS DE CONSUMO DE ENERGIA NO PROCESSAMENTO DE CODIFICADORES DE VÍDEO</b> .....	<b>54</b>
<b>5.1 O Conjunto de Experimentos</b> .....	<b>54</b>
5.1.1 Codificação de Vídeo.....	54
5.1.2 Métricas para Avaliação dos Resultados .....	56
<b>5.2 Análise do Consumo de Energia do Codificador HEVC com relação ao H.264/AVC60</b>	
5.2.1 Análise Geral.....	60
5.2.2 Análise do impacto da Área de Busca .....	62
5.2.3 Análise do impacto dos Parâmetros de Quantização .....	65
5.2.4 Aspectos Importantes do Consumo de Energia - HEVC vs. H.264.....	67
<b>5.3 Análise de Taxas de Distorção e Consumo de Energia do Codificador HEVC</b> .....	<b>67</b>
5.3.1 Análise do Consumo de Energia do HEVC com relação à Variação dos Tamanhos de Área de Busca .....	68
5.3.2 Análise do Consumo de Energia do Codificador HEVC com relação ao Parâmetro de Quantização.....	74
5.3.3 Aspectos Importantes da Avaliação do Consumo Energético do Processamento do Padrão HEVC.....	78

<b>6 RESULTADOS DE CONSUMO DE ENERGIA DO CODIFICADOR HEVC NA MEMÓRIA CACHE .....</b>	<b>80</b>
<b>6.1 O conjunto de experimentos .....</b>	<b>80</b>
6.1.1 Memória Cache .....	80
6.1.2 Codificação de Vídeo .....	82
<b>6.2 Definindo um Conjunto de Configurações de Memórias Cache .....</b>	<b>87</b>
6.2.1 Análise da Largura da Linha .....	90
6.2.2 Análise de Associatividade .....	92
6.2.3 Análise das Capacidades .....	95
6.2.4 Análise das Resoluções de Vídeo .....	99
<b>6.3 Análise do Impacto Do Consumo de Energia das Operações na Hierarquia de Cache .....</b>	<b>102</b>
<b>6.4 Análise dos Principais Parâmetros da Codificação de Vídeo .....</b>	<b>103</b>
6.4.1 Consumo de Energia na Memória Avaliando Diferentes Parâmetros do Codificador HEVC .....	104
6.4.2 Eficiência dos Parâmetros de Codificação na Memória Cache .....	105
6.4.3 Eficiência de Codificação dos Parâmetros Avaliados .....	107
6.4.4 Eficiência de Codificação vs. Eficiência Energética dos Parâmetros de Codificação HEVC .....	108
<b>6.5 Aspectos Importantes da Avaliação do Consumo de Energia do Codificador HEVC na Memória Cache .....</b>	<b>113</b>
<b>7 RESULTADOS DE CONSUMO DE ENERGIA DE CODIFICADORES HEVC NA MEMÓRIA CACHE: HM VS. X265 .....</b>	<b>116</b>
<b>7.1 Análises Preliminares: Custo Computacional e Eficiência de Codificação .....</b>	<b>117</b>
7.1.1 Análises das Predefinições de Codificação do <i>x265</i> .....	119
<b>7.2 Análises do comportamento dos Codificadores HM e x265 na Memória Cache .....</b>	<b>123</b>
7.2.1 Análise Geral de Consumo de Energia e <i>BD-Rate</i> .....	124
7.2.2 Análises do Comportamento na Hierarquia de Cache: HM vs. <i>x265</i> .....	126
<b>7.3 Aspectos Importantes da Análise do Consumo de Energia do Codificadores HM e x265 na Cache .....</b>	<b>128</b>
<b>8 CONCLUSÕES E TRABALHOS FUTUROS .....</b>	<b>130</b>
<b>8.1 Trabalhos Futuros .....</b>	<b>134</b>
<b>9 PUBLICAÇÕES .....</b>	<b>135</b>
<b>REFERÊNCIAS .....</b>	<b>136</b>
<b>APÊNDICE A - RESULTADOS E DISCUSSÃO DA AVALIAÇÃO DO COMPORTAMENTO DAS RESOLUÇÕES HD VS. UHD NA MEMÓRIA CACHE .....</b>	<b>141</b>

## 1 INTRODUÇÃO

A presença de dispositivos com capacidade de gravação e reprodução de vídeos digitais estão em expansão, tais como, câmeras portáteis e vigilância, computadores, *tablets*, *smartphones*, *smart tv's* e consoles de vídeo game. Estes aparelhos vêm se tornando cada vez mais presentes entre os consumidores onde este aspecto também reflete na variedade de aplicações que manipulam conteúdos multimídia. Este cenário pode ser observado a partir da crescente demanda por serviços de *streaming* de vídeo na Internet, como por exemplo, *Youtube* e *Netflix*. Segundo (REELSEO), o *Youtube* contabilizou o recebimento de, aproximadamente, 490 horas de vídeos por minuto. Por sua vez, o *Netflix* alcançou a marca de 86 milhões de assinantes, adicionando 12 milhões de novos usuários nos primeiros nove meses de 2016 (STATISTA). Com o intuito de quantificar estes dados, a CISCO estima que o tráfego de vídeos na Internet alcance aproximadamente um milhão de minutos a cada segundo até 2019. Além disso, com relação ao número global de usuários da Internet, espera-se que o tráfego de vídeo represente até 90% do tráfego na rede em 2019, o qual cresce 64% com relação a 2014 (CISCO).

Além do crescente número de usuários, soma-se a necessidade de melhor qualidade visual, resoluções de vídeo mais altas e, por sua vez, um processamento de, no mínimo, 30 quadros por segundo para que requisitos de tempo real possam ser atendidos. Estes parâmetros estão diretamente relacionados com o armazenamento e a largura de banda necessários para transmissão de um vídeo. Por exemplo, considerando a codificação de um vídeo de alta definição em tempo real (30 quadros por segundo) sem compressão, ou seja, uma sequência de 10 minutos de vídeo HD1080p ( $1920 \times 1080$  pixels, também conhecido como ou *FullHD*) exige 112 GB (do inglês, *Gigabytes*) de armazenamento (representado por 3 canais de cores de 8 bits). Ademais, a banda mínima de transmissão desse vídeo neste cenário é de 186 MB/s (do inglês, *Megabytes* por segundo). Por sua vez, um vídeo de 10 minutos de resolução  $3840 \times 2160$  (4K) considerada Resolução Ultra-Alta (do inglês, *Ultra High Definition* - UHD) com as mesmas características, requer 448 GB de armazenamento e largura de banda mínima de 746,5 MB/s para transmissão. Desta forma, pode-se observar que tarefas como armazenamento ou transmissão tornam-se impraticáveis se vídeos sem compressão forem considerados.

Visando uma boa qualidade visual destas aplicações, a codificação de vídeo torna-se indispensável para viabilizar a transmissão e/ou armazenamento do conteúdo. O processo de codificação é constituído pelas etapas de compressão e descompressão de vídeos digitais. O

principal objetivo da codificação de vídeo é reduzir o volume de dados a serem armazenados/transmitidos. O produto resultante deste processo é um fluxo de bits (do inglês, *bitstream*) que representa uma fração de um vídeo sem compressão e deverá ser decodificado sempre que o vídeo for exibido. Por sua vez, a codificação de vídeo tornou-se objeto de padronização cujo principal objetivo dos codificadores é atingir eficiência de compressão, isto é, comprimir o tamanho dos vídeos com a menor perda na qualidade visual possível dos vídeos ou, atingir uma taxa de compressão de vídeo mínima para um determinado alvo de qualidade de vídeo.

A eficiência dos padrões de codificação de vídeo aumenta gradativamente, desde o primeiro padrão de codificação de vídeo, ITU-T H.261 (ITU-T, 1990) até o padrão de codificação atual, o HEVC (do inglês, *High Efficiency Video Coding*) (SULLIVAN, et al., 2012). Este aspecto é obtido a partir da inclusão de novas e diferentes técnicas e ferramentas de codificação, cada vez mais voltadas para abranger maiores resoluções de vídeo. O padrão HEVC foi desenvolvido pelo grupo JCT-VC (do inglês, *Joint Collaborative Team on Video Coding*) e normatizado em Abril (ITU-T e ISO/IEC). O HEVC é considerado o estado da arte em codificação de vídeo digital e introduz ganhos significativos em relação à taxa de compressão quando comparado com outros padrões anteriores (H.264/AVC, MPEG-2, entre outros). No entanto, estes avanços introduzem um elevado esforço computacional e dispositivos com alto poder computacional são necessários para tornar codificação de vídeos de alta resolução viável, considerando exibições em tempo real. Nesse cenário, a próxima seção apresenta o escopo e a definição do problema o qual esta tese está direcionada.

## **1.1 DEFINIÇÃO DO PROBLEMA E ESCOPO DA TESE**

O codificador de vídeo HEVC (do inglês, *High Efficiency Video Coding*) atinge taxas de compressão mais eficientes com relação aos seus antecessores. O HEVC quando comparado ao padrão anterior H.264/AVC (do inglês, *Advanced Video Coding*) (ITU-T, et al., 2003), em geral, dobra a eficiência de compressão para a mesma qualidade do vídeo codificado. Estes ganhos são obtidos a partir da inserção de novas ferramentas de codificação, tamanho de blocos maiores (visando o aumento das resoluções) e particionamentos de blocos mais sofisticados (SULLIVAN, et al., 2012). A superioridade do HEVC neste aspecto reflete um aumento



significativo no esforço computacional do processo de codificação, o qual varia de 1,2 – 3,2x com relação ao H.264/AVC (VANNE, 2012).

Desta forma, o processamento da codificação de vídeo com base no padrão HEVC utiliza diversos algoritmos que demandam a execução de um número maior de operações aritméticas e, por consequência, o volume de acesso impactam de forma significativa na comunicação entre a unidade central de processamento e o subsistema de memória hierárquica. Este fator reflete muitos desafios no projeto dos dispositivos atuais, principalmente, aos que operam alimentados por bateria, para os quais há restrição no processamento devido à energia disponível, em geral, ser limitada.

Neste sentido, a elaboração de análises detalhadas do desempenho e do consumo de energia do codificador HEVC torna-se importante. A grande maioria dos trabalhos da literatura apresentam estas análises baseadas em diferentes escopos, tais como, (1) na medição do consumo de energia da codificação através da leitura de registradores e; (2) a partir de simuladores da codificação. Contudo, as avaliações abordadas dependem diretamente de *hardware* e *softwares* específicos e/ou proprietários capazes de medir ou extrair informações do consumo de energia da codificação de vídeo.

Visando modelar e estimar o consumo de energia independente de plataforma e/ou ferramental dedicado, esta tese visa o consumo de energia do processo de codificação de vídeo de alta eficiência (HEVC) em processador de propósito geral abrangendo tanto o processamento quanto o subsistema de memória, principalmente a memória cache.

## 1.2 PRINCIPAIS CONTRIBUIÇÕES

Trabalhos relacionados apresentam informações detalhadas sobre o esforço computacional da codificação de vídeo em padrões anteriores e no HEVC (VIITANEN, et al., 2012) (BOSSSEN, et al., 2012) (VANNE, 2012) (CORREA, et al., 2012) (GROIS, et al., 2013). No entanto, estes trabalhos se limitam na apresentação de tempo de processamento ou número de ciclos de relógio. O tempo de codificação é uma métrica aceitável neste sentido, no entanto, não pode ser diretamente traduzida para informações energéticas porque a dissipação de potência é suscetível à dinâmica e natureza das tarefas e dados de entrada.

Neste cenário, o objetivo desta tese é caracterizar o consumo de energia da codificação de vídeo processadores de propósito geral com base no padrão HEVC. Com esta finalidade, é proposta uma metodologia inovadora que consiste em extrair informações sobre o consumo de energia no processo de codificação HEVC em *software*. Além disso, o comportamento de codificadores HEVC são caracterizados com ênfase no consumo de energia referente às hierarquias de cache que compõem o projeto arquitetural dos processadores convencionais.

As contribuições apresentadas nesta tese incluem:

- **Metodologia para Análise de Consumo de Energia do Processamento da Codificação de Vídeo em Processadores de Propósito Geral (Capítulo 4):** Esta metodologia consiste em extrair informações do consumo de energia referente ao processo de execução da codificação de vídeo em *software*. O objetivo desta proposta é avaliar o consumo de energia referente ao padrão de codificação de vídeo HEVC. Com base nesta finalidade, foram propostas novas métricas visando reunir informações de eficiência energética e codificação em valores únicos, a fim de auxiliar na síntese dos resultados obtidos.
- **Metodologia para Análise de Consumo de Energia da Memória Cache com foco na Codificação HEVC (Capítulo 4):** Esta metodologia é proposta neste trabalho com o objetivo de realizar uma caracterização do consumo de energia do HEVC com ênfase na memória cache. O foco principal desta metodologia é quantificar o consumo de energia despendido por codificadores HEVC cache. Este *framework* é composto por modelos analíticos propostos nesta tese combinados com ferramentas de perfilamento de memória. Salienta-se que uma das principais características da metodologia proposta é manter-se independente de aplicação ou de arquitetura de processador.
- **Análise do Consumo de Energia do Processamento da Codificação de Vídeo (Capítulo 5):** No contexto de processamento exclusivamente da codificação de vídeo, o impacto energético do HEVC com relação ao seu predecessor é quantificado e detalhado. Além disso, são apresentadas investigações de parâmetros importantes inerentes ao processamento da codificação HEVC, com ênfase no consumo de energia quando da variação dos mesmos, bem como a análise de diferentes resoluções e sequências de vídeo.
- **Análise do Consumo de Energia do HEVC na Memória Cache (Capítulo 6):** Uma análise detalhada do consumo de energia da codificação de vídeo em *software*

do padrão HEVC sob o ponto de vista da memória cache é apresentada nesta tese. Esta análise considera diferentes configurações de memória cache com o objetivo de determinar a especificação que representa o menor gasto de energia neste contexto. Além disso, o consumo de energia demandado pelo aumento das resoluções de vídeo é reportado. Configurações de codificação de vídeo distintas são investigadas.

- **Análise do Comportamento da Codificação de Vídeo na Cache (Capítulo 6):** diferentes parâmetros da codificação de vídeo e resoluções são avaliados em termos de eficiência em: codificação, energia e memória. Estas análises visam indicar parâmetros da codificação de vídeo com potenciais de reduzir o consumo de energia mantendo um equilíbrio aceitável com a eficiência de codificação.
- **Avaliação Comparativa do Comportamento na Memória Cache dos *softwares* HM e x265 (Capítulo 7):** uma comparação entre duas importantes implementações em *software* do codificador de vídeo HEVC é apresentada. Neste comparativo, o comportamento de ambos os codificadores na hierarquia de cache são detalhados. O principal alvo desta avaliação é apontar as principais vantagens e desvantagens de cada uma das implementações no que diz respeito ao consumo de energia desses codificadores na cache.

### 1.3 ORGANIZAÇÃO DA TESE

Este texto desta tese é organizado da seguinte forma: o Capítulo 2 apresenta uma revisão bibliográfica sobre compressão de vídeo, abordando também o padrão HEVC e suas principais características. Uma revisão da literatura destacando pontos importantes que envolvem o contexto desta tese, tais como, o consumo de energia, esforço computacional e comunicação do processamento da codificação de vídeo são abordados no Capítulo 3. O Capítulo 4 descreve a metodologia desenvolvida e utilizada para extrair dados do consumo de energia da codificação de vídeo. Diferentes análises e seus respectivos resultados são apresentados de modo a caracterizar o processo de codificação de vídeo de alta eficiência em processadores de propósito geral encontram-se nos Capítulos 5, 6 e 7. O Capítulo 8 descreve as conclusões e trabalhos futuros desta tese. Por fim, o Capítulo 9 mostra as principais publicações resultantes deste período de estudo realizado.

## 2 CONCEITOS DE COMPRESSÃO DE VÍDEO E O PADRÃO HEVC

Neste capítulo serão apresentados alguns conceitos básicos da codificação de vídeos digitais, bem como do padrão HEVC. Estes conceitos serão importantes para a compreensão dos demais capítulos apresentados nesta tese.

### 2.1 REPRESENTAÇÃO DOS VÍDEOS DIGITAIS

A codificação de vídeos digitais está diretamente relacionada com a redução de dados utilizados para representar um vídeo. O volume de dados necessários para realização de tarefas tais como, armazenamento ou transmissão, é variável de acordo com a resolução do vídeo em questão.

A Tabela 2.1 lista os requisitos mínimos para armazenar ou a largura de banda para transmitir vídeos sem compressão de 10 minutos (representado por 3 canais de cores de 8 bits) em diferentes resoluções considerando requisitos de tempo real (30 quadros por segundo).

Tabela 2.1 – Requisitos necessários para armazenamento e transmissão de vídeos sem compressão.

<b>Resolução (Pixel x Pixel)</b>	<b>Tamanho (GB)</b>	<b>Largura de Banda (MB/s)</b>
<i>832x480</i>	<i>21,6</i>	<i>35,9</i>
<i>1920x1080</i>	<i>112,0</i>	<i>186,6</i>
<i>2560x1600</i>	<i>221,2</i>	<i>368,6</i>
<i>3840x2160</i>	<i>447,9</i>	<i>746,5</i>

Fonte: autor

A Tabela 2.1 mostra que os requisitos necessários para tarefas de armazenamento e transmissão de vídeos sem compressão são impraticáveis mesmo em baixas resoluções em tempo real. Esse efeito é agravado à medida que a resolução dos vídeos aumenta. Assim, a compressão de vídeo torna-se fundamental para viabilizar a manipulação de vídeos com resoluções superiores à HD1080p, visto que estes estão cada vez mais populares e são acessados de forma ubíqua.

#### 2.1.1 Estrutura de um Vídeo Digital

Vídeos digitais são constituídos de imagens estáticas ou quadros que reproduzidas a taxas acima de  $30\text{Hz}$  induzem a percepção de movimento (RICHARDSON, 2002) para o olho humano. A suavidade dos movimentos de uma cena é dada pela quantidade de quadros que são reproduzidos por segundo. As imagens pertencentes à mesma cena de vídeo e, com aproximação temporal, são chamadas de quadros (imagens) vizinhos. Tipicamente, os codificadores de vídeo dividem estes quadros em blocos. Desta forma, cada quadro é composto por uma matriz de blocos que também podem ser subdivididos em outros blocos de diferentes dimensões. Além disso, os quadros são formados por um conjunto de pontos, também denominados de *pixels*. De forma análoga aos blocos, os pixels pertencentes à mesma imagem são denominados pixels vizinhos (RICHARDSON, 2002).

### 2.1.2 Espaço de Cores

O espaço de cores é um sistema que possibilita a representação das informações de cores de um *pixel*. Um espaço de cores comum é o RGB (do inglês, *Red*, *Green* e *Blue*), o qual é amplamente utilizado na maior parte dos *displays* de dispositivos multimídias, tais como, *smartphones*, *notebooks*, *desktops*, câmeras, *tablets*, entre outros. O RGB considera as três cores primárias para representar um *pixel* em uma imagem colorida. Outro espaço de cores conhecido é o *YCbCr* (Luminância, Crominância Azul, Crominância Vermelha), sendo este mais próximo do processo de captura de cores do sistema visual humano (RICHARDSON, 2002) (RICHARDSON, 2010).

A principal vantagem do *YCbCr* com relação ao RGB está relacionada com a eficiência da manipulação das informações de cores e, por sua vez, este espaço é amplamente utilizado pelos codificadores de vídeo. Neste espaço de cores os canais de crominância apresentam menor correlação com os demais canais. O sinal de luminância pode ser utilizado de forma mais efetiva no processo de codificação de vídeo, haja vista que representa melhor a intensidade luminosa do que os canais de cores (como os do RGB, por exemplo) (RICHARDSON, 2010).

### 2.1.3 Redundância de Dados na Representação de Vídeos Digitais

Visto que um vídeo digital é formado quando uma sequência de quadros reproduzidos a uma determinada taxa, o grau de redundância existente entre os dados torna-se significativo. Esta característica é muito explorada pelas técnicas de compressão de vídeo e de grande importância no processo. A redundância consiste em descartar um elevado volume de dados de uma cena, de modo a representar um vídeo digital com uma menor quantidade de bits e com boa qualidade de visualização quando comparada com a sua respectiva versão original.

Os algoritmos utilizados para aplicação desta técnica têm como principal objetivo identificar redundâncias entre elementos através de algumas propriedades, como por exemplo, repetições e correlações. No contexto da compressão de vídeo, três tipos de redundâncias são geralmente explorados: espacial, temporal e entrópica, as quais são descritas abaixo.

- **Espacial:** também é conhecida como “redundância intra-quadro”, “redundância inter-pixel” ou até mesmo “redundância intra-frame” (GHANBARI, 2003). Esta redundância está associada com a correlação existente entre as amostras pertencentes a um mesmo quadro. Uma vez que, quando estão representando o mesmo objeto, estas amostras tendem a ser semelhantes, acrescentando pouca informação visual a cada ponto.
- **Temporal:** A redundância temporal, também conhecida como “redundância inter-quadro” (GHANBARI, 2003) refere-se à correlação existente entre quadros temporalmente próximos. Este tipo de redundância pode ocorrer em diversas situações, principalmente quando não há o movimento de um objeto que pertence a uma mesma cena, ou seja, quando um bloco de pixels não se desloca de um quadro para outro.
- **Entrópica:** não está diretamente relacionada com o conteúdo da imagem propriamente dita mas com a distribuição estatística dos símbolos e com a maneira de representação destes símbolos (BHASKARAN, et al., 1997). O objetivo da entropia é representar as informações mais frequentes de um vídeo digital utilizando símbolos mais compactos, resultando um número menor de bits na representação. Desta forma, quando a probabilidade de ocorrência de um símbolo é grande, a quantidade de bits a serem transmitidos por representar este símbolo será menor. Esta exploração de redundância é realizada sem perda de informação.

## 2.2 MODOS DE COMPRESSÃO DE VÍDEO

Os padrões de codificação de vídeo aplicam diferentes de algoritmos de compressão com o objetivo de reduzir a quantidade de dados que representam vídeos digitais. Este contexto considera dois tipos de técnicas de compressão de dados: com perdas de informações (do inglês, *lossy compression*) e sem perdas de informação (do inglês, *lossless compression*) (RICHARDSON, 2002).

A compressão de vídeos sem perdas tem como principal meta a codificação dos dados de modo a viabilizar a reconstrução dos mesmos de forma idêntica a sua versão original. Para tanto, a compressão de vídeos sem perdas é realizada com base na exploração das redundâncias a qual é amplamente utilizado na codificação de dados onde a perda de informação não é permitida, como por exemplo, sistemas que fornecem diagnósticos médicos através do conteúdo de imagens e vídeos.

Por sua vez, a compressão com perdas está baseada, principalmente, na exploração das limitações do olho humano as quais toleram a degradação na qualidade dos vídeos. Como resultado da aplicação desta técnica em conjunto de utilização de parâmetros adequados, uma imagem pode ser reconstruída com uma diferença visual imperceptível quando comparada com a imagem original. Desta forma, esta imagem resultante representa um menor volume de dados. Existem muitas técnicas baseadas neste tipo de compressão, como por exemplo, a quantização. Esta técnica consiste em realizar uma divisão inteira dos coeficientes gerados pela transformada, reduzindo parte dos coeficientes a zero. As perdas geradas neste processo de codificação são controladas pelo parâmetro de quantização (do inglês, *Quantization Parameter* - QP). Quanto maior deste parâmetro, mais informações são perdidas, isto é, se obtém mais compressão ao custo de uma menor qualidade de imagem. Outra técnica importante e comumente utilizada é a subamostragem de cores, descrita a seguir.

### **2.3 SUBAMOSTRAGEM DE CORES**

Os padrões de compressão de imagens estáticas e vídeos exploram características do sistema visual humano para prover um aumento na eficiência de compressão. Este ganho é obtido através de uma operação denominada subamostragem de cores. A subamostragem de cores é realizada sob o espaço de cores e consiste na redução da taxa de amostragem dos componentes de cromaticidade em relação aos componentes de luminância (RICHARDSON, 2002). Neste cenário, os formatos que relacionam os componentes de cromaticidade com luminância mais

comuns são: **(i)** 4:4:4 – para cada quatro amostras de luminância (Y), existem quatro amostras de cromaância azul (Cb) e quatro amostras de cromaância vermelha (Cr), deste modo a subamostragem não é aplicada pois a resolução dos três componentes é igual; **(ii)** 4:2:2 - para cada quatro informações de Y, existem apenas duas informações de Cb e duas de Cr; **(iii)** 4:2:0 ou 4:1:1 - para cada quatro informações de Y, existe apenas uma informação de Cb e uma de Cr.

Assim pode-se verificar que a subamostragem de cores é responsável por um ganho significativo na compressão do vídeo, uma vez que parte da informação da imagem é previamente descartada, sem causar impacto visual perceptível. O formato 4:2:0, por exemplo, onde cada componente de cor possui apenas uma das quatro amostras presentes, irá utilizar a metade das amostras quando comparado com o formato 4:4:4. Este fato proporciona uma redução de mais 50% de informações, aplicando somente a técnica de subamostragem de cores.

O padrão HEVC utiliza o espaço de cores YCbCr e os formatos 4:4:4, 4:2:2 e o 4:2:0 relacionados a subamostragem de cores são considerados, onde o 4:2:0 é mais utilizado por proporcionar maior redução do número de bytes no vídeo codificado, comparado aos demais.

## 2.4 MÉTRICAS PARA AVALIAÇÃO DE QUALIDADE E COMPRESSÃO DE VÍDEO

A necessidade de análise da qualidade de um vídeo digital é fundamental, principalmente quando as técnicas de compressão de vídeo com perdas de informação são aplicadas. Com este propósito diferentes critérios foram propostos na literatura e são baseados na comparação dos pixels que compõem a imagem original com os pixels da imagem reconstruída. Neste contexto, um critério utilizado comumente na literatura é denominado de PSNR (do inglês, *Peak Signal-to-Noise Ratio*) (GHANBARI, 2003).

O PSNR é uma métrica comumente utilizada para avaliar a qualidade objetiva dos vídeos e baseada no cálculo de distorção, denominado MSE (do inglês, *Mean Squared Error*). As equações (2.1) e (2.2) apresentam as definições do MSE e do PSNR.

$$MSE = \frac{1}{mn} \sum_{i=0}^{m-1} \sum_{j=0}^{n-1} (R_{i,j} - O_{i,j})^2 \quad (2.1)$$



$$PSNR_{dB} = 20 \cdot \log_{10} \left( \frac{MAX}{\sqrt{MSE}} \right) \quad (2.2)$$

Na equação (2.1),  $O$  e  $R$  são as matrizes que representam as amostras do quadro original e reconstruído, respectivamente. Por sua vez,  $m$  e  $n$  referem-se ao número de amostras que constituem essas matrizes. Na equação (2.2),  $MAX$  é o maior valor de representação do *pixel*. Tipicamente, os codificadores consideram 8 bits onde o valor máximo para representação de um *pixel* é  $2^{n-1}$ . Desta forma, o PSNR é uma métrica de escala logarítmica representada em decibéis (dB), onde os valores altos indicam alta qualidade e valores baixos indicam baixa qualidade.

No contexto de compressão de vídeos, *bit rate* (bits/s) é uma métrica usada para quantificar o volume de bits por segundo que deve ser transmitido a fim de atingir o alvo da taxa de quadros (do inglês, *Frames Per Second*). Sendo assim, valores de *bit rate* baixos indicam uma melhor compressão, e vice-versa. Tipicamente, altos valores de PSNR estão diretamente relacionados com altos valores de *bit rate*, por esta razão uma métrica que combina estes dois aspectos é importante. Com este objetivo, duas métricas baseadas na diferença de Bjøntegaard (do inglês, *Bjøntegaard Difference* - BD) foram propostas em (BJONTEGAARD, 2011) e são comumente utilizadas na literatura. Estas métricas são chamadas: *BD-Bit Rate* (*BD-Rate* ou *BD-BR*) e *BD-Peak Signal-to-Noise Ratio* (*BD-PSNR*).

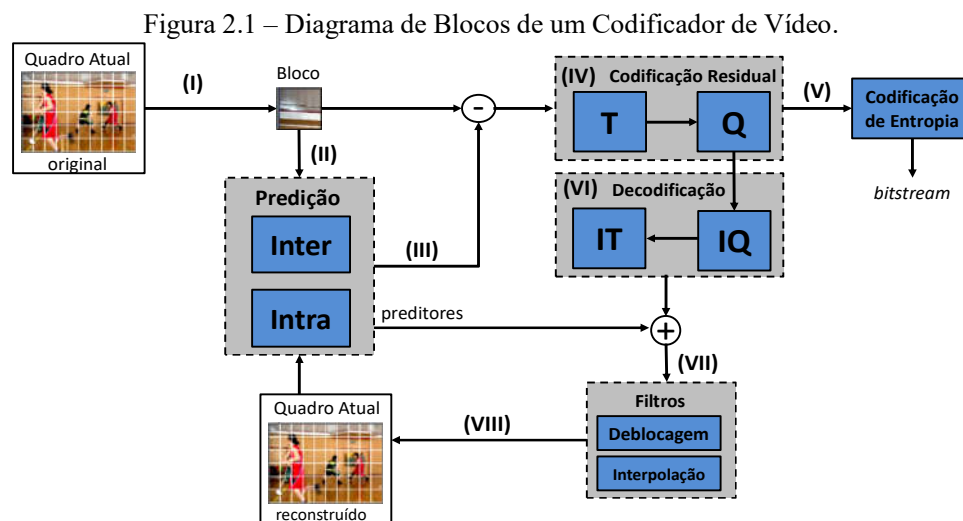
A métrica *BD-BR*, definida na equação (2.3), é medida em percentual e pode ser interpretada como uma variação de duas codificações de vídeos diferentes, considerando a mesma qualidade de vídeo ao longo do intervalo de quatro valores de PSNR diferentes.

$$BD - Rate (BD - BR) = \frac{\int_a^b (REF(A) - TEST(B)) dy}{b - a} \quad (2.3)$$

Em (2.3), *REF* e *TEST* se referem, respectivamente, à codificação de referência (A) e a codificação testada (B). De forma análoga, a métrica *BD-PSNR* é medida em (dB) e traduz uma média das diferenças de valores de PSNR ao longo do intervalo de quatro valores de *bit rate*.

## 2.5 ESTRUTURA DO CODIFICADOR DE VÍDEO

A Figura 2.1 ilustra o diagrama de blocos referente a estrutura de um codificador. O processo de codificação de vídeo consiste, primeiramente, na separação dos quadros que constituem a sequência de entrada (atual, original) em GOPs (do inglês, *Group of Pictures*). O processo de codificação de vídeo é iterado a cada quadro que constitui um GOP, o qual pode ser formado de um ou mais quadros.



Fonte: modificado a partir de (GRELLERT, et al., 2014).

O processo de codificação de vídeo apresentado na Figura 2.1 pode ser, tipicamente, descrito através das seguintes etapas: (I) recebe um bloco do quadro atual como entrada, este bloco é enviado e utilizado no estágio de predição (II), onde as respectivas redundâncias são exploradas. Na etapa (III) ocorre a subtração do bloco predito e do bloco atual, produzindo um resíduo (que pode ser interpretado como um erro). A informação residual (IV) é obtida como parâmetro de entrada das etapas de Transformadas e Quantização, onde as informações de menor relevância do sistema visual humano são descartadas. Na etapa (V) tem-se a saída quantizada e transformada, a qual é enviada para o codificador de entropia, gerando o *bitstream* final para armazenamento e/ou transmissão do vídeo em questão. A seguir, na etapa de Decodificação (VI) os dados resultantes do estágio anterior (Transformadas e Quantização) passam pelos processos inversos gerando o resíduo com perdas. Os resíduos decodificados são adicionados às amostras preditas para reconstrução do quadro de referência. O bloco resultante do estágio anterior então é filtrado (VII) a fim de remover os artefatos visuais introduzidos na

codificação. Por fim, **(VIII)** o quadro reconstruído é armazenado, o qual pode ser utilizado como referência das próximas iterações inerentes a esse processo (GRELLERT, et al., 2014).

## 2.6 O PADRÃO HEVC

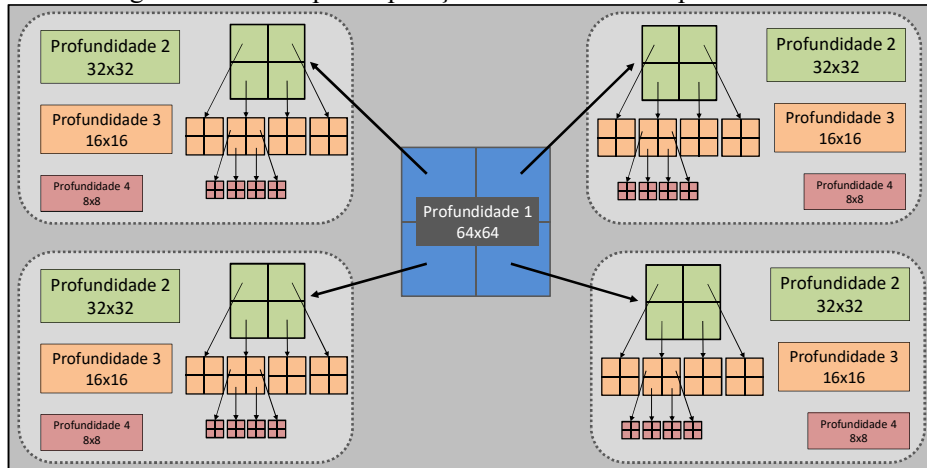
O padrão HEVC (do inglês, *High Efficiency Video Coding*) foi proposto pelo grupo JCT-VC (do inglês, *Joint Collaborative Team on Video Coding*) e normatizado em 2013 (ITU-T e ISO/IEC). Também conhecido como H.265/MPEG-HEVC (SULLIVAN, et al., 2012), o HEVC é considerado o estado da arte em codificação de vídeo voltado para resoluções superiores à HD1080p.

O HEVC abrange um conjunto de ferramentas de codificação de vídeo sofisticadas visando atingir melhores resultados de compressão comparado aos seus predecessores. A meta estabelecida para este padrão é dobrar as taxas de compressão considerando uma mesma qualidade de vídeo, quando comparado com o H.264/AVC (SULLIVAN, et al., 2012). Para alcançar este objetivo, o padrão HEVC provê inovações em praticamente todos os estágios do processo de codificação/decodificação de vídeo. Estes avanços incorporam o uso eficiente da codificação de vídeo quando da execução em plataformas de *hardware* paralelas e, além disso, incluem novas ferramentas e estruturas de dados.

A CTU (*Coding Tree Units*) é um dos conceitos mais relevantes inseridos no HEVC, a qual apresenta característica análoga aos macroblocos de tamanho  $16 \times 16$  definidos no padrão H.264/AVC. No entanto, no HEVC uma CTU pode ser igual ou maior que a dimensão utilizada no padrão anterior. Uma CTU pode ser definida como um bloco fixo composta de  $L \times L$  pixels, onde L pode ser igual a 16, 32 ou 64. Tipicamente, o tamanho 64 é selecionado e durante o processo de codificação, as CTUs não podem ser redimensionadas.

Cada CTU pode conter uma ou múltiplas Unidades de Codificação (CUs, do inglês *Coding Units*) proporcionando maior flexibilidade no processo de codificação, no entanto, tornando o modo de decisão (MD, do inglês, *Mode Decision*) do codificador HEVC mais complexo. Esta divisão em CUs visa a separação de regiões distintas de um quadro, as quais apresentam similaridades e que podem ser exploradas pelo processo de predição. Neste contexto, cada CU pode ser subdividida recursivamente em quatro CUs menores formando uma estrutura de árvore quadrática. A Figura 2.2 apresenta a estrutura de árvore com todas as possibilidades, ilustrando a maior dimensão de uma CTU, tipicamente composta de 64 pixels em cada lado do bloco.

Figura 2.2 – Exemplo de partições de uma CTU no padrão HEVC.

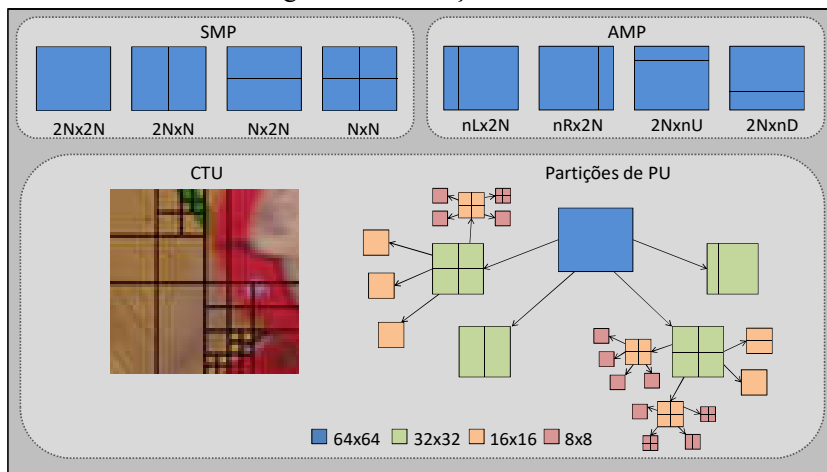


Fonte: autor.

Na Figura 2.2 pode-se observar que uma CTU 64x64 é dividida em quatro CTUs de 32x32 e, cada uma destas unidades pode ser subdividida em quatro CTUs 16x16, respectivamente. O processo de divisão é repetido até que, a menor partição possível de CU (8x8) seja atingida ou quando uma condição de término seja satisfeita.

Durante a *inter-predição*, cada CU tem uma estrutura de partição associada, representada pelo conceito Unidade de Predição (PU, do inglês *Prediction Unit*). Esta unidade foi definida no padrão HEVC e pode ser particionada em até sete tamanhos diferentes. Desta forma, os modos de PU são chamados de: SMP (*Symmetric Motion Partitions*) e AMP (*Asymmetric Motion Partitions*) e seus respectivos particionamentos são mostrados na Figura 2.3.

Figura 2.3 – Partições de PU.



Fonte: modificado a partir de (GRELLERT, et al., 2014).

Observando a Figura 2.3, nota-se que as SMPs podem assumir as seguintes dimensões:  $2N \times 2N$ ,  $2N \times N$ ,  $N \times 2N$  e  $N \times N$ , onde  $N \times N$  faz referência a dimensão de uma CU. Por outro lado, as AMPs são:  $2N \times nU$ ,  $2N \times nD$ ,  $nL \times 2N$  e  $nR \times 2N$ , onde  $N$  representa a metade uma CU e  $n$  refere-se a  $3/4$  de  $N$ . No contexto de predição *intra-quadro* somente duas partições de PU estão disponíveis:  $2N \times 2N$  e  $N \times N$ .

O modo de predição de cada PU é definido no nível de CU onde as taxas de compressão e distorções das etapas *intra* e *inter-predição* são verificadas em todas as partições de PU. Esta análise é realizada pelo método denominado RDO (do inglês, *Rate-Distortion Optimization*) (SULLIVAN, et al., 2012) resultando, assim, em um grande conjunto de possibilidades. Desta forma, muitas otimizações foram inseridas, de modo a evitar algumas delas e, assim, acelerar o processo da codificação.

De forma análoga, durante a predição residual, uma árvore quadrática composta de Unidades de Transformadas (TU, do inglês *Transform Units*) também é criada para cada CU. Além das DCTs (do inglês, *Discrete Cosine Transform*) de dimensões  $4 \times 4$  e  $8 \times 8$  definidas no H.264/AVC, o HEVC incorpora mais dois tamanhos:  $16 \times 16$  e  $32 \times 32$ . Desta forma, a árvore de TUs permite que o modo de decisão adapte dinamicamente as dimensões das TUs. Esta investigação tem como objetivo decidir a dimensão mais adequada conforme a distribuição dos resíduos e, na sequência, processar a codificação de quantização e entropia. O cálculo da distorção necessita de amostras reconstruídas, para isto o processo inverso de transformadas e quantização são aplicados para obter estas informações.

Apesar das inovações descritas neste capítulo, o processo de codificação do HEVC apresenta muitas similaridades com relação ao seu antecessor H.264/AVC. Na Tabela 2.2 estão listadas as principais ferramentas de codificação de vídeo definidas em ambos os padrões.

Tabela 2.2 - Ferramentas de Codificação definidas no H.264/AVC e no HEVC

	<b>H.264/AVC</b>	<b>HEVC</b>
<b>Estruturas</b>	Macrobloco, Bloco	CTU, CU, PU, TU
<b>Predição Intra</b>	9 modos	35 modos
<b>Predição Inter</b>	4 modos	8 modos
<b>Transformadas</b>	2 modos	8 modos (RQT)
<b>Filtros</b>	DF	SAO, DF

Fonte: (GRELLERT, et al., 2014)

Como pode ser observado na Tabela 2.2, o número de possibilidades de configurações no HEVC é maior quando comparado ao seu predecessor. Apesar da implementação e aplicação de otimizações, o número de possibilidades de configurações é muito maior no HEVC do que

no H.264/AVC. Assim, o modo de decisão foi significativamente aumentado neste último padrão, aumentando significativamente o número de computações.

### 2.6.1 Implementações do HEVC em *Software*

Diversas e diferentes implementações do padrão HEVC em *software* podem ser encontradas na literatura. A maioria destes codificadores são ferramentas de código aberto e concentram o desenvolvimento das plataformas de acordo com as normatizações propostas pelo e forma junta com o grupo JCT-VC (ITU-T e ISO/IEC) (GROIS, et al., 2013).

O *HEVC Model* (HM) (KIM, et al., 2013) é implementado na linguagem C++ por especialistas do grupo JCT-VC. Esta ferramenta foi desenvolvida com o objetivo de proporcionar suporte durante o projeto do HEVC, representando um papel importante no processo de padronização. O HM suporta todas as ferramentas e técnicas propostas pelo padrão e, devido a estes fatos é amplamente utilizado na comunidade científica. O *software* inclui o processo de codificação e decodificação, viabilizando a análise dos respectivos resultados e a quantificação de informações importantes da codificação de vídeo de ambas as aplicações. No entanto, com as diferentes otimizações propostas desde o lançamento da normatização do HEVC, o HM não é considerado um programa prático, pois representa um tempo de codificação muito lento mesmo quando da execução em computadores.

Por sua vez, o *software* de referência *x265* (x265) foca em acelerar o tempo de codificação e originou o codificador comercial conhecido como *DivX265* (DivX265). Esta ferramenta possui código aberto e oferece um equilíbrio entre qualidade e compressão dos vídeos a partir da implementação de técnicas de otimização e exploração do paralelismo inerente as arquiteturas dos processadores atuais. De modo geral, o processo de codificação implementado no *software* de referência *x265* com base nas mesmas estruturas de dados do padrão HEVC, isto é, CTU, CU, PU, GOPs, entre outras.

### 3 DESAFIOS NA EXECUÇÃO DA CODIFICAÇÃO DE VÍDEO

Diversos trabalhos têm sido publicados na literatura com o objetivo de analisar o desempenho da codificação de vídeo focando em diferentes alvos de otimização, como por exemplo, compressão dos dados, taxa de esforço computacional e consumo de energia. Muitos deles também propõem soluções para melhoria de um destes alvos a partir da minimização dos impactos causados nos demais cenários. Este capítulo irá discutir os resultados encontrados nas referências deste contexto.

#### 3.1 ESFORÇO COMPUTACIONAL

Estes trabalhos investigam o esforço computacional do padrão de codificação HEVC a partir de *softwares* de referência, principalmente o HM. Existem diferentes caminhos para realização deste estudo, tais como, a comparação do HEVC com padrões similares/anteriores ou provendo uma análise aprofundada em componentes específicos do padrão a partir de ferramentas e mecanismos de perfilamento.

Em (BOSSSEN, et al., 2012) e (VANNE, 2012), os autores apontam que o *software* de referência HM requer um esforço computacional maior quando comparado com a ferramenta que representa o padrão H.264/AVC, conhecido como JM (do inglês, *Joint Model*) (SUHRING, 2007). Os autores afirmam que este fato se deve as melhorias em termos de eficiência de codificação atingidas pelo padrão HEVC. O trabalho apresentado em (VANNE, 2012) demonstra que o tempo de codificação do HM é 1,8x maior (em média) quando comparado com o JM. Os ganhos atingidos em termos de eficiência de codificação também são quantificados pelos autores, indicando que o HM atinge uma taxa de compressão 33,25% maior considerando a mesma qualidade. O trabalho de (BOSSSEN, et al., 2012) justifica, de modo geral, que o aumento do custo computacional do HEVC ocorre devido à inserção de novas ferramentas no padrão visando a redução de taxas de compressão em altas resoluções. No entanto, o trabalho de (VANNE, 2012) apresenta uma análise detalhada, indicando os módulos mais custosos do processo de codificação de vídeo em *software*. Os autores reportam os módulos da codificação que representam os maiores custos computacionais, tais como: Estimação de Movimento Inteira e Fracionária e o laço constituído pelas ferramentas de Transformada, Quantização e seus

respectivos processos inversos (veja Figura 2.1). Estas etapas representam 54%, 17% e 15% do esforço computacional total do HM, respectivamente.

Através de uma metodologia semelhante, (CORREA, et al., 2012) apresenta uma análise do impacto dos diversos parâmetros de codificação de vídeo baseados no padrão HEVC utilizando o HM. Este trabalho prioriza um equilíbrio entre taxa de distorção (PSNR/*Bit Rate*) e complexidade (tempo de execução) utilizando o HM. Ainda neste contexto, os mesmos autores em (CORREA, et al., 2014) apresentam uma otimização nesta implementação a qual diminui o número de avaliações durante o processo de codificação. Esta proposta de otimização está baseada na limitação da técnica de *inter-predição* e na exploração da profundidade máxima de cada CTU. Os resultados apontam que a economia de esforço computacional atinge penalidades desprezíveis (PSNR/*Bit Rate*) se os parâmetros de configuração adequados forem utilizados para a codificação em questão. Desta forma, os resultados são considerados positivos pelos autores, principalmente quando dispositivos embarcados são visados, os quais representam uma limitação no consumo de energia.

Uma comparação do esforço computacional dos *softwares* de referência mencionados, o HM e o *x265*, é apresentada no trabalho de (HU, et al., 2014). Além deste comparativo, o trabalho reporta uma análise do processo de codificação e complexidade computacional do *x265*. Os autores afirmam que o *x265* pode ser até *1460x* mais rápido que o HM na codificação de vídeos de alta definição (*HD1080p*) ao incremento de 1dB em termos de BD-PSNR. As otimizações propostas no *software* estão baseadas na customização dos processos de *intra* e *inter-predição*, principalmente viabilizando a diminuição das avaliações da taxa de distorção. Os resultados indicam uma redução de 47,44% em termos de esforço computacional com o incremento de 1,33% em termos de *BD-Rate*. No entanto, os autores afirmam este fator de aceleração em *software* ainda não alcança a codificação de vídeos de alta resolução em tempo real, atingido até 22,26 quadros por segundo com uma resolução de *HD1080p*.

O trabalho de (HUANGYUAN, et al., 2014) apresenta uma avaliação detalhada do codificador HEVC visando esforço computacional e eficiência de codificação em resoluções UHD. A análise descrita pelos autores consiste em avaliar diferentes implementações (*x265* e *Divx265*). Os resultados obtidos pelos autores indica que o *x265* atinge ganhos de até 3,21% em termos de compressão de vídeo para a mesma qualidade visual, quando comparado com o HM. No mesmo contexto, o *Divx265* alcança uma superioridade de até 4,79% de eficiência de codificação com relação ao HM. Além disso, o trabalho mostra que a versão comercial *Divx265*



refletiu um menor esforço computacional quando comparado com o *x265*, até mesmo quando considerada a configuração mais rápida do *x265*.

A fim de auxiliar na compreensão desta discussão, a Tabela 3.1 sintetiza alguns aspectos importantes sobre os trabalhos relacionados cujas propostas estão voltadas para análise, controle e gerenciamento do esforço computacional da codificação de vídeo.

Tabela 3.1- Síntese de Trabalhos Relacionados – Esforço Computacional

<b>Trabalhos Relacionados</b>	<b>Plataforma</b>	<b>Propostas/Estratégias</b>	<b>Ferramentas</b>
(BOSSSEN, 2012)	<i>Software</i>	Caracterização do Impacto HEVC vs. H264	HM, JM
(VANNE, 2012)	<i>Software</i>		HM, JM
(CORREA, 2012)	<i>Software</i>	Otimização do HEVC Tempo de Execução	HM, JM
(HU, 2014)	<i>Software</i>	Avaliação HEVC vs. H264	HM, x265, x264
(HUANGYUAN, 2014)	<i>Software</i>	Comparativo de Implementações	HM, x265
(CORREA, 2014)	<i>Software</i>	Controle Tempo de Execução	HM

Fonte: autor

### 3.2 DISSIPACÃO DE POTÊNCIA E CONSUMO DE ENERGIA

A popularização das aplicações que manipulam vídeos digitais de altas resoluções incorpora diversos desafios, principalmente, no projeto e na produção de dispositivos móveis por apresentarem restrições computacionais. Neste contexto, é nítido que a codificação de vídeo em tempo real insere desafios, tanto para indústria, quanto para academia. O HEVC manipula um maior volume de dados na codificação de altas resoluções, representando um consumo de energia elevado e, conseqüentemente, uma maior potência dissipada. Desta forma, muitos trabalhos são reportados na literatura abordando e quantificando o consumo energético e dissipação de potência destas aplicações.

O trabalho proposto em (CORREA, et al., 2012) apresenta dois métodos de redução de complexidade baseados na limitação física e dinâmica quando da exploração da árvore quadrática do HM. Os resultados alcançados indicam, em média, que o esforço computacional

foi reduzido em 40%, perdendo 0.1dB de qualidade visual e aumentando 3,5% em termos de *bit rate*. Os autores reportam que as soluções propostas podem refletir em contribuições significativas em diferentes escopos, bem como, a redução do consumo de energia e dissipação de potência na codificação de vídeo em dispositivos móveis.

(HE, et al., 2013) propõe uma metodologia para analisar a dissipação de potência na transmissão de vídeos digitais com base no padrão HEVC sob o protocolo HTTP. O sistema é voltado para o cenário de sistemas embarcados onde o processo de codificação foca, principalmente, na decodificação dos vídeos. Os parâmetros necessários para realizar a decodificação, em termos de dissipação de potência, são calculados previamente pelo cliente, como por exemplo, a bateria disponível no dispositivo. Desta forma, o objetivo principal da metodologia proposta pelos autores é fornecer uma reprodução de boa qualidade de vídeo, considerando as limitações de potência representadas pelo dispositivo na etapa de codificação. Uma bateria com 10% de carga disponível foi simulada no ambiente experimental utilizado pelos autores. Os resultados obtidos apontam que a reprodução do vídeo sem considerar o processo de otimização atingiu 27 minutos e, por sua vez, a metodologia proposta viabilizou a reprodução de 7 minutos adicionais, totalizando 34 minutos de reprodução.

O trabalho de (LEE, et al., 2012) apresenta um algoritmo para a manipulação de configurações de codificação de vídeo em câmeras de vigilância alimentadas por bateria. Este trabalho propõe um sistema de gerenciamento adaptativo dos modos de predição intra e inter quadros. Este modo de predição proposto pelos autores consiste em avaliar as configurações adequadas a cada quadro com o objetivo de reduzir a distorção das imagens codificadas e garantir o processamento desta aplicação em um tempo fixo de duração da bateria até sua próxima recarga. Este artigo considera o padrão H.264/AVC e a utilização de câmeras de vigilância, pois, segundo os autores, o tipo de captura proveniente destes dispositivos apresenta baixa movimentação nas imagens. Para extração dos resultados, foi assumida uma bateria com duração máxima de 1000 minutos e 50 quadros de resolução  $1280 \times 720$  foram codificados. As limitações da bateria testada foram respeitadas e uma melhoria na qualidade de vídeo entre 2,24 e 3,78 dB foi atingida quando comparada com o modelo tradicional de predição de quadros que não considera codificação e transmissão em tempo real. Com relação à dissipação de potência os autores apontam que este fator cresce à medida que os quadros são codificados, ou seja, a diferença da potência dissipada pela câmera entre a codificação do primeiro quadro e último é de  $13.7x$ . Na análise geral, os autores concluem que a discussão apresentada desempenha um papel importante na análise e projeto de codificadores com restrições de dissipação de potência.

(LI, et al., 2010) discute a relação entre dissipação de potência, compressão e custo computacional, onde o AVS (do inglês, *Audio-Video Coding Standard*) é utilizado como estudo de caso. Neste cenário, os autores propõem um modelo empírico que realiza o cálculo da complexidade computacional com o objetivo de analisar os fatores que influenciam o custo das taxas de distorção, o efeito de diferentes modos de predição (*inter* e *intra*) e do parâmetro de quantização. Para extração dos dados de energia e potência os autores utilizaram uma plataforma própria da Intel. Os experimentos foram realizados considerando as resoluções QCIF (*176x144 pixels*) e CIF (*352x288 pixels*). As etapas referentes às Transformadas e Interpolação apresentam um efeito substancial na dissipação de potência e, quando manipuladas, não resultam em graves declínios na qualidade visual. Com relação às configurações de vídeo avaliadas, os autores apontam que estas especificações da codificação podem reduzir significativamente a dissipação de potência com baixas taxas de distorção. Referente ao consumo de energia, os autores afirmam que um comportamento observado se assemelha à uma curva linear, onde o número de unidades de processamento aumenta o consumo de energia. O artigo conclui que os aspectos mencionados na discussão estão diretamente correlacionados e, com as análises da codificação de vídeo propostas demonstram que a aplicação pode alcançar uma redução de 10% na complexidade computacional ou dissipação de potência com pequenos impactos na taxa de distorção dos vídeos.

O artigo de (PEDRE, et al., 2013) contribui com um algoritmo capaz de acelerar o processamento de imagens tempo real em *hardware* através de FPGAs (do inglês, *Field Programmable Gate Array*). Além disso, os autores também introduzem uma metodologia a fim de auxiliar no desenvolvimento de tarefas que envolvem o domínio de ferramentas tanto no contexto de *hardware*, quanto de *software*. A metodologia proposta considera técnicas e linguagens tais como: OPP (do inglês, *Object Oriented Paradigm*), UML (do inglês, *Unified Modelling Language*) e programação com múltiplas *threads*. O estudo de caso analisado pelos autores está baseado em algoritmo que procura a localização de múltiplos robôs em um laboratório de pesquisa. Este mecanismo é voltado para a educação a distância onde estudantes do mundo todo podem executar e analisar seus experimentos. A metodologia proposta alcança processamento de imagens em tempo real considerando a resolução *1600x1200 pixels*, onde o consumo de energia por quadro foi estimado em *17 mJ*. A aceleração obtida foi de *16x* com uma redução no consumo de energia de 92% quando comparada com a versão sequencial.

A Tabela 3.2 lista os principais aspectos dos trabalhos relacionados avaliados e discutidos anteriormente.

Tabela 3.2 - Síntese de Trabalhos Relacionados – Dissipação de Potência e Consumo de Energia

<b>Trabalhos Relacionados</b>	<b>Plataforma</b>	<b>Propostas/Estratégias</b>	<b>Ferramentas</b>
(HE, 2013)	<i>Software</i>	Análise da dissipação de potência Alvo: transmissão de vídeos	HM PAVS
(LEE, 2012)	<i>Software</i>	Controle e gerência Alvo: câmeras de vigilâncias portáteis	<i>x264</i> DVFS
(LI, 2010)	<i>Software</i>	Avaliação Dissipação de potência $\times$ compressão $\times$ esforço computacional.	<i>AVS-Video</i> <i>Jizhum</i> <i>Profile</i> e Ferramenta Proprietária
(PEDRE, 2013)	<i>Software e Hardware</i>	Otimização em <i>hardware</i> Alvo: Codificação em tempo real	AutoESL: C/C++ HDL FPGA

Fonte: autor

### 3.3 COMUNICAÇÃO DE DADOS ENTRE O PROCESSADOR E A MEMÓRIA

Como discutido anteriormente, a exigência do mercado por maiores resoluções em conjunto com o elevado esforço computacional inerente ao padrão HEVC impactam diretamente no volume de dados que trafegam entre o processador e a memória principal. Neste contexto, diversos trabalhos podem ser encontrados na literatura, os quais têm como principal objetivo reduzir os acessos à memória externa, equilibrando aspectos relacionados a largura de banda disponível e consumo de energia.

(ZHOU, et al., 2014) reporta que, tipicamente, os quadros de referência utilizados durante o processo de codificação são armazenados na memória externa (DRAM). Devido a isso, ocorre uma grande quantidade de tráfego de dados entre o processador e a memória externa, gerando alta dissipação de potência no sistema de codificação de vídeo, em especial, nos módulos de Estimção e a Compensação de Movimento. Sendo assim, o artigo apresenta uma redução da potência dissipada a partir da compressão e descompressão (simultaneamente) de quadros de referência sem perdas. O trabalho propõe vários modos de predição híbridos, com foco no domínio espacial e, explorando as características subjetivas das imagens. Um mecanismo de agrupamento de resíduos gerados de forma adaptativa também foi proposto de modo a melhorar o desempenho na compressão das informações. Na comparação da versão proposta com a

original, os resultados mostram que foi alcançada uma compressão média de 57,6% representando uma economia energética de 56,09%, onde  $20mW$  são gastos por amostra.

No mesmo sentido, (SILVEIRA, et al., 2015) também apresenta um sistema de compressão de quadros de referência sem perdas de qualidade visando à etapa de Estimação de Movimento do codificador HEVC. Este sistema é denominado DDRFC (do inglês, *Double Differential Reference Frame Compressor*) e, segundo os autores trata-se de uma solução de baixa complexidade onde a compressão dos quadros ocorre antes do armazenamento na memória externa. Os resultados alcançados reportam uma taxa de compressão superior a 69% na codificação de sequências de vídeo com resolução  $1920 \times 1080$  pixels. Além disso, o sistema proposto apresenta uma dissipação de potência de  $5.01 mW$ , atingindo uma economia de energia de mais de 68% quando considerada a comunicação do processador com a memória externa.

O trabalho de (SINANGIL, et al., 2012) descreve uma comparação de várias configurações direcionadas à Estimação de Movimento (ME) do HEVC. A análise é realizada na codificação de quadros de referência focando no equilíbrio entre eficiência de codificação e custos relacionados aos acessos à memória. O trabalho apresenta uma implementação da ME em *hardware* com base no HM onde várias simplificações são propostas a fim de minimizar o custo da complexidade computacional. A principal estratégia do algoritmo proposto é manter o conteúdo da área de busca em um *buffer* o qual os diferentes tamanhos de bloco compartilham as informações. O tamanho deste *buffer* é calculado com base nas dimensões de CU desde  $64 \times 64$  até  $4 \times 4$ , podendo ocupar até 680KB de armazenamento. A decisão do tamanho ideal de cada CU resulta em uma boa qualidade na codificação, mas pode aumentar significativamente a largura de banda, podendo variar de 17,3 até 1581 GB/s. Os resultados mostram que removendo as menores partições ( $4 \times 4$ ,  $4 \times 8$  e  $8 \times 4$ ) do processo de codificação, reduções em termos de área (2,17%) e largura de banda (3,7x) podem ser alcançadas ao custo de 2% no incremento de *bit rate*. Neste contexto, os autores concluem que o particionamento dos quadros em pequenas estruturas auxilia na redução da comunicação entre a memória interna e a externa, mas em contrapartida, não apresenta resultados positivos em termos de eficiência de codificação. Desta forma, o trabalho aponta que estas decisões ficam suscetíveis às restrições da codificação alvo, tanto em termos de limitação da memória, quanto no cenário de eficiência de codificação.

Visando a economia no consumo de energia e tráfego de informações na codificação de vídeo, alternativas que exploram o sistema de memória cache inerente aos processadores atuais são encontradas na literatura.

O artigo proposto em (IRANPOUR, et al., 2006) investiga o impacto de diferentes arquiteturas de memória em termos de desempenho e consumo de energia. O trabalho considera os padrões H.264/AVC e MPEG-4 como estudos de caso. Ademais, os autores viabilizam uma comparação entre memórias dedicadas e hierarquia de memórias cache. Os principais parâmetros utilizados para medir o desempenho de memória, em termos de consumo de energia, são os acertos, penalidades e o tráfego inerente à memória cache. O primeiro nível de memória (L1 – Cache, L1C) indica que o aumento do tamanho além de 32KB não apresenta melhorias substanciais no desempenho geral e, isso pode até afetar adversamente no consumo de energia. Em termos de associatividade da memória cache, os experimentos mostram que 8-way é o valor limite para alcançar eficiência energética na L1C. Na sequência, as análises ao segundo nível (L2 – Cache, L2C) apontam que a capacidade de L1C maior que 16KB proporcionam melhorias significativas na neste nível. Por sua vez, a largura ideal em termos de palavra binária apontado pelos autores é de 64 bytes, o qual apresenta os melhores resultados tanto em termos de energia quanto em taxa de penalidades ocorridas neste nível de memória. Com relação ao comparativo realizado com as memórias dedicadas, os autores concluem que as melhorias em termos de desempenho deste paradigma não são significativas para a aplicação alvo, como citado anteriormente as exigências em termos de consumo de energia são pequenos ganhos em termos de desempenho (processamento de mais 4.5 quadros por segundo). Desta forma, os autores afirmam que é difícil justificar a utilização de memórias dedicadas neste contexto visando sistemas embarcados devido ao elevado consumo de energia e seu custo de implementação inerente.

(ASADUZZAMAN, et al., 2013) aponta que a organização das caches nos processadores são responsáveis por uma elevada dissipação de potência desafiando restrições energéticas. Desta forma, o trabalho apresenta uma investigação do impacto dos parâmetros de memória cache em processadores de múltiplos núcleos de processamento. Esta discussão é descrita em termos de desempenho a dissipação de potência na codificação de vídeos com base nos padrões H.264/AVC e HEVC. Dois níveis de memória foram considerados onde os autores indicam que a otimização no contexto de memória cache tem potencial para melhorar o desempenho da aplicação. A solução proposta atinge uma redução de 36% na taxa de penalidade dos dados e 36% com relação ao consumo de energia. Além disso, os resultados mostram que, considerando especificações de caches menores, o padrão HEVC tem vantagem significativa na codificação de quando comparado ao H.264/AVC.

A Tabela 3.3 sumariza as principais características dos trabalhos relacionados que concentram suas contribuições no tráfego dos dados entre a CPU e a memória (*on-chip* e *off-chip*).

Tabela 3.3 - Síntese de Trabalhos Relacionados – Comunicação entre CPU e Memória Principal

<b>Trabalhos Relacionados</b>	<b>Plataforma</b>	<b>Propostas/Estratégias</b>	<b>Ferramentas</b>
(ZHOU, 2014)	<i>GPP e Arquiteturas Dedicadas</i>	Compressão de Quadros de Referência	HM
(SILVEIRA, 2015)			
(SINANGIL, 2012)	<i>GPP e Arquiteturas Dedicadas</i>	Reuso de dados: Inserção de <i>buffer</i>	HM
(IRANPOUR, 2006)		Reuso de dados: Exploração de Hierarquia de Cache	-
(ASADUZZAMAN, 2013)	<i>GPP</i>	Reuso de dados: Exploração de Hierarquia de Cache	JM e <i>Isovideo</i>

Fonte: autor

### 3.4 PRINCIPAIS ANÁLISES DOS TRABALHOS RELACIONADOS

A execução da codificação de vídeo, principalmente considerando o padrão HEVC, insere desafios crescentes e significativos tanto na indústria, quanto na academia. Este cenário desafiador é reportado em diferentes trabalhos relacionados. Com base nas Tabelas 3.1, 3.2 e 3.3 pode-se perceber que, em geral, os trabalhos relacionados deste contexto, reportam focos distintos, tais como, esforço computacional, consumo de energia e comunicação de dados entre processador e memória externa. A exploração do estado da arte descrita nas seções anteriores demonstra que as linhas de concentração percorridas vêm crescendo e contribuindo com avanços significativos há alguns anos.

Desta forma, o estudo e a análise dos trabalhos destes autores agregam um conhecimento de extrema relevância no contexto desta tese que está diretamente relacionada na caracterização do gasto energético do padrão HEVC. As seguintes observações foram realizadas:

- Os principais parâmetros que afetam o esforço computacional da codificação de vídeo são amplamente investigados pelos trabalhos propostos. Alguns autores reportaram que dentre os módulos inerentes à codificação, as etapas de *interpredição* e transformadas representam os estágios de maior custo computacional. Desta forma, um elevado consumo de energia é esperado no processamento destes módulos.
- Os trabalhos que relacionam a codificação de vídeo com a comunicação entre a memória externa (do inglês, *off-chip memory*) e o processador reportam que o HEVC reflete um elevado tráfego de dados entre a memória principal e a CPU. Os trabalhos avaliam este desafio considerando diferentes padrões de codificação e resoluções de vídeo e, enfatizam que este aspecto implica em um expressivo consumo de energia na execução da aplicação. Outros autores refinam mais esta investigação levando em consideração a necessidade da largura de banda que a codificação de vídeo necessita. Os trabalhos que concentram suas propostas na Estimção de Movimento apresentam estratégias com resultados promissores na diminuição do tráfego de dados acessados na memória, a qual reflete um menor custo energético. As propostas avaliadas consistem, tipicamente, na implementação de técnicas baseadas na compressão de dados. Estas estratégias inserem módulos adicionais ao processo de codificação de vídeo onde a inclusão de novas ferramentas neste fluxo de processamento tende a deixar a aplicação ainda mais suscetível ao aumento do esforço computacional.
- Conforme os trabalhos descritos na seção anterior, a investigação do comportamento da codificação de vídeo na memória cache é considerada promissora na diminuição do consumo de energia pois não insere mecanismos adicionais no processo de codificação. Este cenário é abordado por alguns autores que apostam na exploração eficiente na hierarquia de cache para reduzir a necessidade de comunicação entre o processador e a memória externa. As estratégias apresentadas pelos autores apontam resultados positivos no contexto de desempenho da aplicação e dissipação de potência em processadores de propósito geral.

Dentre todas as discussões apresentadas cujas sínteses podem ser verificadas nas Tabelas 3.1, 3.2 e 3.3, é possível perceber que o estado da arte carece de dados energéticos quantificados que reportam o comportamento da codificação de vídeo, principalmente no padrão HEVC.



Tipicamente, os autores demonstram o esforço computacional desta aplicação utilizando dados relacionados ao tempo de execução. Nos demais cenários abordados, principalmente com relação ao consumo de energia, os autores não relatam de forma explícita como extraíram informações energéticas. Muitas informações deste contexto estão diretamente relacionadas a dispositivos externos capazes de realizar tais medições ou ferramentas que requerem licenças financeiras adicionais para viabilizar experimentos. Por esta razão, esta tese tem como foco principal a caracterização energética da codificação HEVC em GPPs com base na proposta de uma metodologia que consiste na extração de informações de consumo de energia independente de ferramenta ou de arquitetura de processador.

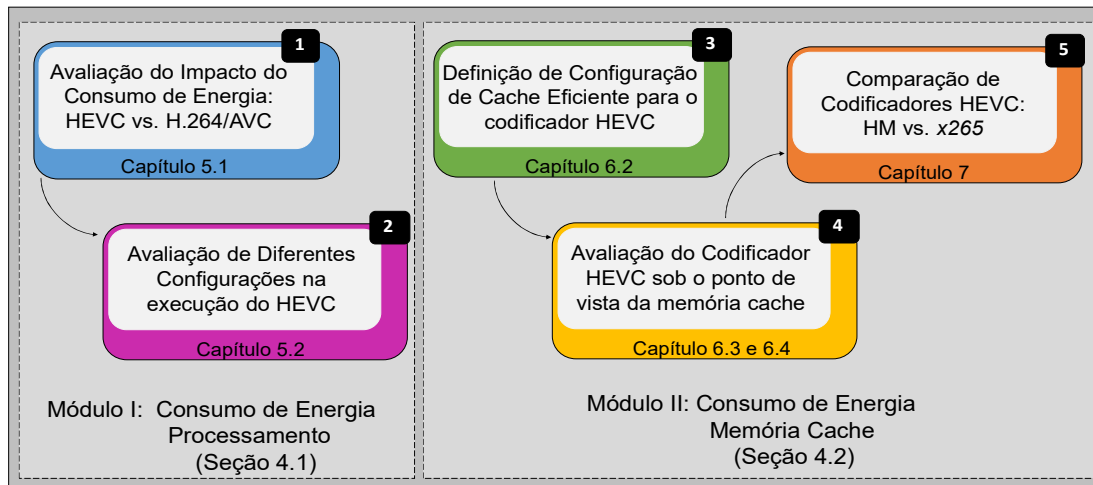
## 4 METODOLOGIA PARA A ANÁLISE DO CONSUMO DE ENERGIA DE CODIFICADORES DE VÍDEO

De acordo com as análises realizadas sobre os desafios e trabalhos relacionados com a execução da codificação de vídeo, pode-se observar que diferentes estratégias, técnicas e ferramentas são utilizadas para avaliação do desempenho da codificação de vídeo. Este comportamento é avaliado considerando aspectos importantes, tais como: esforço computacional, consumo de energia, dissipação de potência e acesso à memória. Os trabalhos direcionados para tratar do esforço computacional, tipicamente, manipulam informações com base no tempo de execução da codificação através de *softwares* de referência. Este tipo de estratégia é considerado um parâmetro aceitável para realizar a medição do custo computacional da aplicação. No entanto, a tendência com relação aos resultados e contribuições provenientes destas avaliações é que exista uma dependência a uma arquitetura específica. Portanto, um dos grandes desafios envolvidos neste contexto é extrair informações energéticas da codificação de vídeo em *software* sem considerar, essencialmente, o tempo de execução da aplicação, uma vez que a dissipação de potência se altera dinamicamente com suas variações com o consumo de energia. Esta variação ocorre em função dos valores de entrada e da natureza da aplicação em questão.

Com isso, a compreensão e a caracterização do comportamento da codificação de vídeo, principalmente o HEVC, em termos de consumo de energia são fundamentais para que pesquisadores, engenheiros e projetistas possam reduzir o consumo de energia da aplicação. A hierarquia de cache representa uma das influências mais importantes no que se refere ao consumo de energia dos processadores de propósito geral influência na eficiência (ALVES, 2014), especialmente no contexto de codificação de vídeo, a qual realiza diversas operações sob um mesmo dado. Todavia, metodologias de código aberto em *software* voltadas para extração de dados energéticos das hierarquias de cache são pouco exploradas no estado da arte, como já mencionado anteriormente.

Neste contexto, este capítulo descreve a metodologia proposta nesta tese para realizar a caracterização do consumo de energia da codificação de vídeo em processadores de propósito geral. A Figura 4.1 apresenta uma visão geral e o fluxo de execução desta metodologia formado por 5 etapas a partir de dois módulos.

Figura 4.1 – Visão geral e fluxo de execução da metodologia proposta para medir e perfilar o consumo de energia da codificação de vídeo em GPPs.



Fonte: Autor.

A Figura 4.1 ilustra a organização e as etapas que constituem a metodologia proposta através de dois módulos principais: as etapas 1 e 2 fazem parte do módulo I (descrito na Seção 4.1) o qual fornece dados do consumo de energia do processamento da codificação de vídeo em *software*. Por sua vez, as etapas 3, 4 e 5 formam o módulo II (descrito na Seção 4.2), cujo mecanismo implementado e utilizado neste estágio da metodologia consiste em um *framework* desenvolvido para perfilar o comportamento da codificação de vídeo, avaliando principalmente, o consumo de energia despendido pelo codificador na hierarquia de memória cache que formam as arquiteturas de processadores de propósito geral. Ademais, a Figura 4.1 indica os capítulos os quais serão apresentados e discutidos os resultados de uma dessas etapas.

Os resultados obtidos com a metodologia proposta serão modelados e analisados para viabilizar uma caracterização do consumo de energia da codificação de vídeo. Os resultados obtidos em cada uma das etapas envolvem dados quantificados relacionado com consumo de energia da codificação de vídeo tanto do processamento, quanto da memória cache tanto dados referentes ao consumo de energia do processamento da codificação, quanto ao respectivo comportamento relacionado ao consumo de energia da hierarquia de cache

Dentre as principais ferramentas utilizadas no desenvolvimento desta metodologia estão: **(i)** implementações de codificadores de vídeo; **(ii)** plataformas em *software* que realizam o perfilamento de memória cache; **(iii)** interface para medição dos dados de consumo de energia do processamento de uma determinada aplicação e; **(iv)** ferramenta que disponibiliza os custos de *hardware* inerentes às arquiteturas computacionais simuladas. A integração destas

ferramentas foi automatizada através do uso da linguagem *Python* em ambos os módulos cujas descrições serão apresentadas nas duas próximas seções.

#### 4.1 CONSUMO DE ENERGIA DO PROCESSAMENTO DA CODIFICAÇÃO DE VÍDEO EM GPP

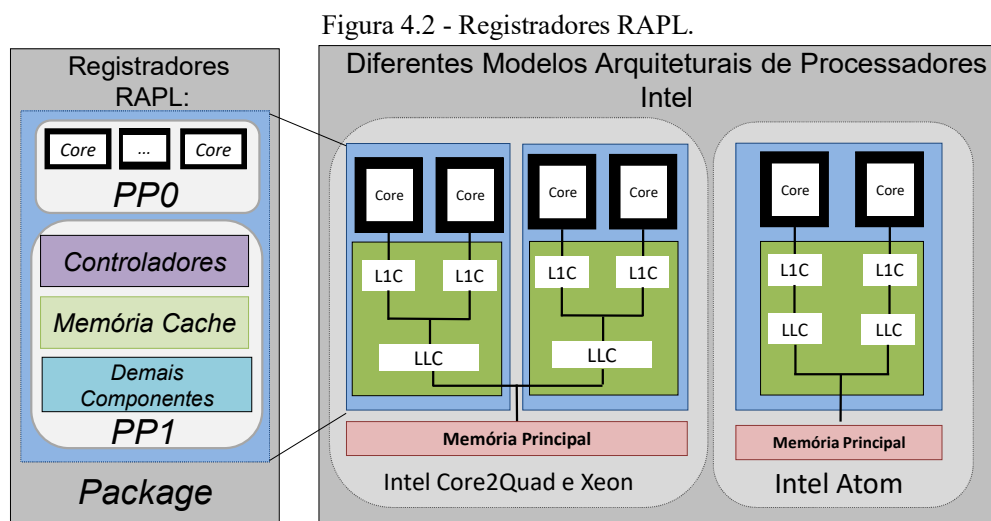
A medição do consumo de energia de aplicações em *software* é um grande desafio na computação, em especial, utilizando ferramentas gratuitas e de código aberto. Diferentes plataformas, programas e dispositivos físicos fornecem dados relacionados a este contexto, mas dificilmente disponibilizam detalhes referentes à metodologia de desenvolvimento. Além disso, tipicamente, esses mecanismos são direcionados para arquiteturas de propósito geral e a extração dos dados independente da aplicação em questão.

Como já mencionado no Capítulo 3, a codificação de vídeo é uma aplicação de grande relevância, tanto para a academia, quanto para a indústria. No entanto, o processo de codificação de vídeo requer um elevado esforço computacional e, uma medição específica e detalhada do consumo de energia demandando por esta aplicação em *software* torna-se extremamente importante para ambos os escopos. Uma vez que, a análise do consumo de energia avaliando diferentes parâmetros da codificação de vídeo em conjunto com uma dada entrada de dados tende a contribuir no projeto, desenvolvimento e pesquisas vinculados a esse contexto.

O Módulo I ilustrado na Figura 4.1 foca em fornecer os dados necessários para viabilizar a avaliação do consumo de energia entre os codificadores HEVC e H.264 (etapa 1) e a investigação dos parâmetros da codificação de vídeo mais suscetíveis a economia no consumo de energia (etapa 2) com base no padrão HEVC. Ao final do Módulo I a ideia é obter o impacto representado pelo HEVC com relação ao H.264, em termos de consumo de energia e, também, conjunto de parâmetros com potenciais para propiciar a redução do consumo de energia sem que a qualidade da codificação seja afetada de forma significativa.

Para realização das etapas 1 e 2 apresentadas na Figura 4.1, foi proposto um mecanismo voltado para extração de dados específicos do consumo de energia do processamento da codificação de vídeo em GPPs foi proposta nesta tese. Este mecanismo consiste no uso da interface RAPL (do inglês, *Running Average Power Limit*) (INTELCORP., 2012), o qual que tem como principal objetivo extrair dados do consumo de energia despendido durante a execução de uma determinada aplicação em processadores de propósito geral. A interface RAPL faz parte de uma infraestrutura proposta pela Intel voltada para arquiteturas *x86* e disponíveis a partir da arquitetura *Sandy Bridge* lançada em 2009. Os dados referentes ao

consumo de energia informações são viabilizados através de registradores específicos da plataforma denominados MSR (do inglês, *Model-Specific Registers*) os quais são ilustrados na Figura 4.2.



Fonte: autor.

Os MSRs podem ser visualizado na Figura 4.2, a qual os relaciona com os principais componentes que constituem arquiteturas típicas de processadores de propósito geral da Intel, como por exemplo, *Core2Quad*, *Xeon* e *Atom*. Os principais dados fornecidos pelos MSRs estão relacionados com o consumo de energia tanto de toda CPU, quanto do núcleo de processamento o qual a aplicação foi alocada para execução. Os registradores que compõem a RAPL são os listados na Tabela 4.1.

Tabela 4.1 – Registradores RAPL.

Nomenclatura	Funcionalidade
RAPL_PKG	Fornece os dados do consumo de energia (em <i>Joules</i> ) de toda área da CPU ( <i>Package</i> )
RAPL_PP0	Fornece os dados do consumo de energia (em <i>Joules</i> ) do núcleo de processamento ( <i>Core</i> ) onde a aplicação foi alocada para execução.
RAPL_PP1	Fornece os dados do consumo de energia dos demais componentes que constituem a CPU, exceto os núcleos de execução. Exemplo: controladores e demais registradores da arquitetura.

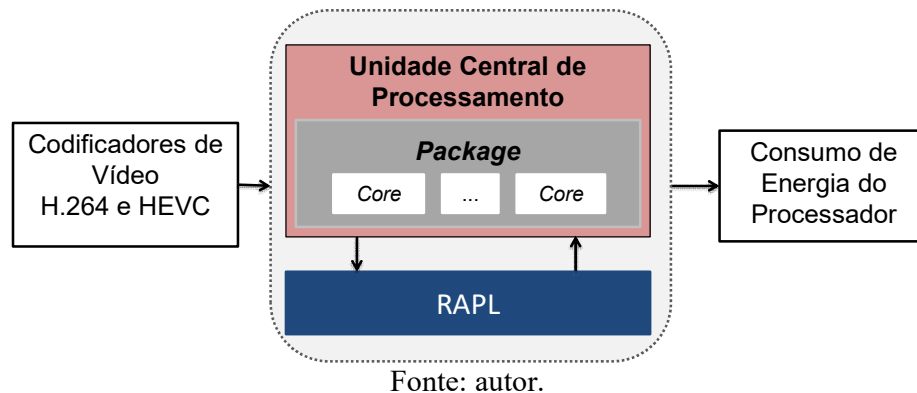
Fonte: autor

Desta forma, uma vez obtidos os dados através da leitura dos registradores da interface RAPL a manipulação dos mesmos visando analisar a caracterizar o consumo de energia de uma aplicação alvo torna-se viável. Segundo (HÄHNEL, et al., 2012), essa interface é utilizada em

diferentes áreas da computação, tais como, codificação de vídeo, sistemas de banco de dados, dispositivos de entrada e saída e redes de comunicação. A validação desta estrutura também é descrita em (HÄHNEL, et al., 2012), onde as informações reportadas pela RAPL são comparadas com os dados fornecidos por uma placa de medição externa. Os autores mostram que os dados avaliados são similares apontando uma diferença menor que 1% nas comparações realizadas. De acordo com os autores, o consumo de energia obtido pela placa de medição externa foi maior porque o mecanismo também contabiliza os custos de comunicação entre as plataformas (sistema computacional e dispositivo de medição).

Com base no cenário descrito sobre a RAPL, o funcionamento do mecanismo proposto para analisar e caracterizar o consumo de energia do processamento da codificação de vídeo em processadores de propósito geral é apresentado na Figura 4.3.

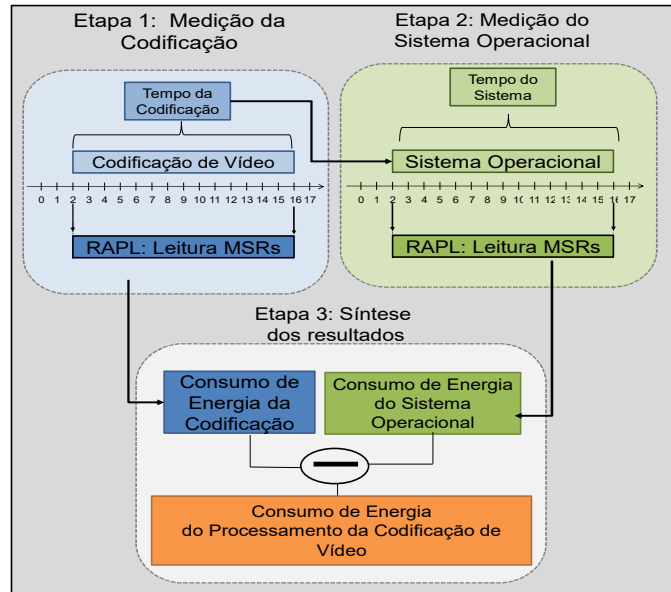
Figura 4.3 – Mecanismo proposto para medir consumo de energia do processamento da codificação de vídeo em GPPs.



Como pode-se observar na Figura 4.3, o funcionamento deste mecanismo é composto por três estágios: **(i)** a codificação de vídeo com ênfase no padrão de codificação HEVC; **(ii)** a execução da RAPL; **(iii)** obtenção dos resultados finais. O principal desafio enfrentado na implementação deste mecanismo foi garantir a precisão dos consumo de energia resultante da execução codificação. Para tanto, os esforços no isolamento de possíveis interferências na medição tais como, sistema operacional e compartilhamento de recursos do sistema. Desta forma os esforços concentraram-

se na certificação de que o processo referente à codificação da codificação de vídeo inicie e termine no mesmo instante de tempo a seguinte dinâmica de execução foi modelada a qual é apresentada na Figura 4.4.

Figura 4.4 – Dinâmica de Execução para garantia de precisão.



Fonte: Autor.

De acordo com a Figura 4.4, a primeira etapa consiste no processo de simulação da codificação de vídeo (através do HM) o qual ocorre em conjunto da execução da RAPL onde ambas as aplicações iniciam e terminam no mesmo instante de tempo. O tempo de execução da simulação da codificação de vídeo em questão é utilizado na realização da segunda etapa. Logo a seguir, o consumo de energia do sistema operacional durante o mesmo tempo de duração da codificação de vídeo é obtido. Ao final da segunda etapa, os seguintes dados são obtidos: **(i)** os dados do consumo de energia da codificação de vídeo e, **(ii)** do consumo de energia despendido pelo sistema operacional durante o mesmo intervalo de tempo requerido pelo processo de codificação. Por fim, na terceira etapa é realizada a subtração do consumo de energia referente à execução do sistema operacional (resultado da etapa 2) do consumo de energia total (resultado da primeira etapa). Desta forma, acredita-se fornecer uma medição do consumo de energia mais preciso de modo a amenizar as possíveis interferências e custo de execução do sistema operacional.

De modo geral, a extração de dados referentes ao processamento da codificação de vídeo é medida no início e no final do código de referência. O mecanismo proposto permite a extração

de dados em diferentes níveis (granularidades) da codificação de vídeo. Ou seja, é possível extrair os dados de energia de toda sequência de vídeo em questão, mas também obter resultados do consumo de energia gasto por cada quadro ou grupo de quadros que constituem o vídeo codificado. Para prover desses níveis de perfilamento, foi realizada uma customização no HM, onde a RAPL é instrumentada antes e depois de cada estrutura de código avaliada. Desta forma, uma caracterização com foco específico na codificação de vídeo pode ser realizada de modo a analisar os principais impactos em termos de consumo de energia que o processamento do HEVC representa.

## 4.2 CONSUMO DE ENERGIA DA CODIFICAÇÃO DE VÍDEO NA MEMÓRIA CACHE

Um volume de computação elevado implica, diretamente, no tráfego de dados entre a CPU e a memória principal (MP). A fim de reduzir o volume de dados, por consequência a necessidade de comunicação entre o processador e o subsistema hierárquico de memória, o conceito de memória cache torna-se fundamental nas arquiteturas dos processadores convencionais. De acordo com a literatura (ASADUZZAMAN, et al., 2013) (CERTNER, et al., 2008) as caches representam um papel importante no processamento das aplicações, pois auxiliam na redução da comunicação do dados entre o processador e a memória externa e, conseqüentemente, no consumo de energia. Tais memórias são, tipicamente, projetadas para explorar as localidades espaciais e temporais das aplicações proporcionando uma melhoria no desempenho através da redução da latência média de acesso à memória principal. As arquiteturas de processadores atuais incorporam grandes memórias cache as quais são projetadas e organizadas em diferentes níveis hierárquicos: Registradores, Primeiro Nível da Cache (do inglês, *Level 1 Cache – L1C*), Segundo Nível ou intermediários (do inglês, *Level 2 Cache – L2C*, tipicamente) e o Último Nível (do inglês, *Last Level Cache – LLC*). O primeiro nível, localizado mais perto do núcleo de processamento, consiste no armazenamento de dados e instruções. Por sua vez, os níveis localizados mais acima (L3C e/ou LLC, tipicamente) são utilizados para armazenar os dados que são compartilhados pelos núcleos do multiprocessador.

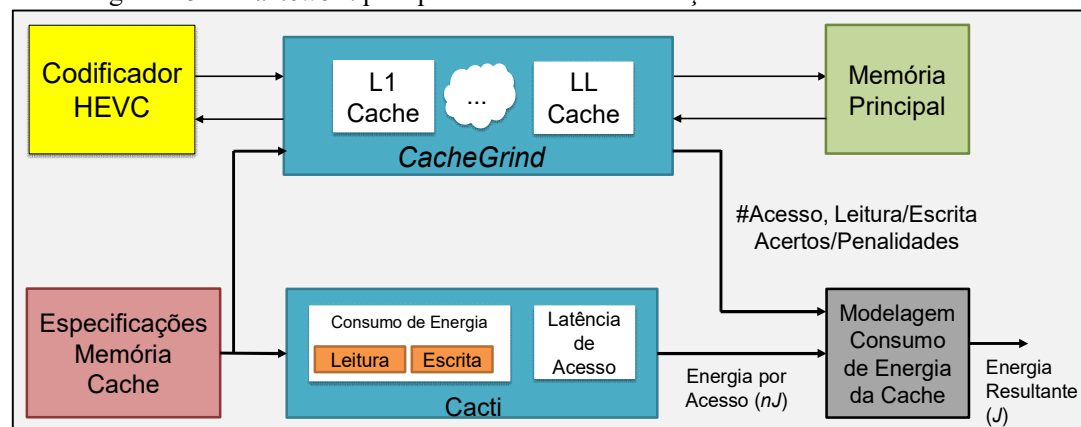
Como já discutido anteriormente, a codificação de vídeo é uma aplicação de grande importância atualmente e sua dinâmica de execução é baseada na exploração das redundâncias temporais e espaciais. Além disso, o consumo de energia é um tópico desafiador no projeto e desenvolvimento das arquiteturas de processadores de propósito geral, principalmente no que



diz respeito ao comportamento da aplicação na hierarquia de memória cache. Desta forma, a caracterização do consumo de energia e comportamento da codificação de vídeo na memória cache é obtido através do módulo II da metodologia proposta neste trabalho ilustrada na Figura 4.1. O módulo II é composto das etapas 3, 4 e 5, onde primeiramente é realizada uma investigação da configuração de cache que reflete no menor consumo de energia quando do processamento da codificação de vídeo cuja análise detalhada é apresentada no Capítulo 6 (seção 6.2). A seguir, avaliações do comportamento do HEVC com foco nas operações de leitura e escrita na memória cache são realizadas cujos resultados na terceira seção do Capítulo 6. Por fim, a última etapa da metodologia consiste na comparação de diferentes implementações do codificador HEVC em *software* sob o ponto de vista de desempenho e energia despendida na hierarquia de memória cache (Capítulo 7).

A avaliação do consumo de energia do codificador de vídeo HEVC na memória cache é realizada através de um *framework* proposto neste trabalho. O principal foco deste mecanismo é o perfilamento da codificação de vídeo HEVC em *software* visando os principais conceitos cache e, principalmente, o consumo de energia e respectivo comportamento refletido por esta aplicação na hierarquia de cache. Uma visão geral deste *framework* é apresentada na Figura 4.5

Figura 4.5 – *Framework* para perfilamento da codificação de vídeo HEVC na cache.



Fonte: Autor.

A Figura 4.5 apresenta o *framework* proposto para perfilar a codificação de vídeo HEVC na memória cache. Este mecanismo conta com três elementos importantes: **(i)** HEVC: implementações do codificador em *software* que fornece dados resultantes do processo de codificação (HM e x265); **(ii)** *Cachegrind*: ferramenta que realiza o perfilamento dos acessos, acertos e penalidades da aplicação alvo na memória cache e; **(iii)** *Cacti* (HP Labs): um *framework* responsável por prover todos os custos de *hardware* envolvidos à memória cache,

em termos de tempo de acesso e eficiência energética. A partir dos dados fornecidos pelas ferramentas citadas, a metodologia insere um modelo analítico o qual realiza a estimativa do consumo energético do HEVC na memória cache.

O *framework* permite a simulação de diferentes implementações do codificador de vídeo HEVC em software, HM e x265, as quais viabilizam a parametrização de configurações e sequências de vídeo distintas de diferentes resoluções.

No cenário de memórias cache, a ferramenta *Cachegrind* foi utilizada para realização do perfilamento do codificador HEVC. Esta ferramenta faz parte de um *framework* de código aberto denominado *Valgrind* (VALGRIND) (NETHERCOTE, et al., 2007). A funcionalidade *Cachegrind* permite a avaliação de uma determinada aplicação considerando diferentes configurações de memória cache, abordando o primeiro e o último nível da hierarquia, L1C e LLC, respectivamente. Apesar da abstração dos níveis intermediários da hierarquia de memória, esta característica do *Cachegrind* não compromete a metodologia, uma vez que, as informações mais importantes são provenientes do primeiro e do último nível da hierarquia de caches. Onde o L1C representa o número de acessos realizados pela aplicação à memória e, por sua vez, o LLC reporta a respectiva comunicação resultante do processador com a memória principal, sempre que falhas de escrita/leitura na LLC ocorrem. O funcionamento da *Cachegrind* é baseado na instrumentação do binário referente à aplicação alvo em tempo de execução. Esta instrumentação insere um esforço computacional adicional à codificação de vídeo que, por sua vez, já é uma aplicação que representa um elevado custo computacional. Este aspecto não compromete o objetivo principal da metodologia proposta, visto que a modelagem dos dados é baseada em formulações analíticas que serão apresentadas a seguir. No entanto, esta ferramenta é parametrizável permitindo a simulação de diferentes configurações da memória cache, tais como: tamanho, associatividade e largura da palavra em ambos os níveis da hierarquia. O produto final do *Cachegrind* consiste em uma descrição quantificada da execução da aplicação em questão, neste caso da implementação do HEVC. A partir disso, a metodologia proposta torna viável a análise da codificação de vídeo com foco na hierarquia de memória cache, avaliando os principais resultados deste paradigma, bem como, acessos, acertos, penalidades e taxas.

Para extração de dados relacionados aos custos de *hardware* que representa a memória cache, a metodologia utiliza a ferramenta *Cacti* (HP Labs). O *Cacti* foi desenvolvido pelo laboratório *HP Labs* e fornece dados estimados com relação aos custos físicos de memória, em especial, a cache. Estes custos consideram operações de escrita e leitura e diferentes

informações são reportadas, bem como, a dimensão/área que o circuito representa, os custos energéticos por acesso a cada nível da cache, o tempo de acesso referente à hierarquia da memória. Esta ferramenta é implementada em C++ de fácil acesso e amplamente utilizada pela comunidade visando a aproximação dos circuitos reais com projetos em andamento.

As ferramentas descritas são utilizadas para extração de dados nos três cenários mais importantes desta metodologia. Por fim, um modelo analítico foi proposto e inserido na metodologia com o objetivo principal de realizar a estimativa da energia gasta pelo HEVC na memória cache. O modelo conta com equações propostas neste trabalho as quais caracterizam o comportamento da codificação de vídeo de acordo com cada operação de leitura e escrita realizada na cache. O total de energia consumida é calculado através dos acertos e penalidades ocorridos em cada nível da hierarquia de memória. Tradicionalmente, quando um acerto ocorre, somente operações de leituras são realizadas na memória. Por outro lado, quando uma penalidade na memória cache é contabilizada, isto significa que o dado faltante vai ser buscado para posteriormente ser lido. Para melhor compreensão deste modelo, as equações são apresentadas a seguir:

$$\begin{aligned} \text{Energia\_Leitura}_{LIC} &= (n_{\text{Leitura\_Acertos}_{L1}} * C_{\text{Leitura}_{L1}}) + (n_{\text{Leitura\_Penalidades}_{L1}} \\ &* (C_{\text{Leitura}_{L1}} + C_{\text{Escrita}_{L1}})) \end{aligned} \quad (4.1)$$

$$\begin{aligned} \text{Energia\_Leitura}_{LLC} &= (n_{\text{Leitura\_Acertos}_{LL}} * C_{\text{Leitura}_{LL}}) + (n_{\text{Leitura\_Penalidades}_{LL}} \\ &* (C_{\text{Leitura}_{LL}} + C_{\text{Escrita}_{LL}} + C_{\text{Leitura}_{RAM}})) \end{aligned} \quad (4.2)$$

$$\begin{aligned} \text{Energia\_Escrita}_{LIC} &= (n_{\text{Escrita\_Acertos}_{L1}} * C_{\text{Escrita}_{L1}}) + (n_{\text{Escrita\_Penalidades}_{L1}} \\ &* (C_{\text{Leitura}_{L1}} + C_{\text{Escrita}_{L1}})) \end{aligned} \quad (4.3)$$

$$\begin{aligned} \text{Energia\_Escrita}_{LLC} &= (n_{\text{Escrita\_Acertos}_{LL}} * C_{\text{Escrita}_{LL}}) + (n_{\text{Escrita\_Penalidades}_{LL}} \\ &* (C_{\text{Leitura}_{LL}} + C_{\text{Escrita}_{LL}} + C_{\text{Leitura}_{RAM}})) \end{aligned} \quad (4.4)$$

$$\begin{aligned} \text{Energia}_{\text{Total\_Cache}(J)} &= \text{Energia\_Leitura}_{LIC} + \text{Energia\_Leitura}_{LLC} + \\ &\text{Energia\_Escrita}_{LIC} + \text{Energia\_Escrita}_{LLC} \end{aligned} \quad (4.5)$$

Nas equações propostas acima, o número de acertos (do inglês, *cache hit*) e o número de falhas de acesso à cache (do inglês, *cache miss*) resultantes da codificação HEVC são quantificados pela ferramenta de perfilamento de memória cache *Cachegrind*. De forma análoga, os custos que cada operação de leitura e escrita em cada nível da hierarquia são extraídos do *Cacti*.

A equação referente à operação de leitura do primeiro nível da memória definida em (4.1) é análoga à equação (4.2), onde  $Energia\_Operacao_{Nivel}$  representa o consumo energético da operação (Leitura/Escrita) em um dado *nível* da cache (L1C ou LLC) e  $C_{Operacao_{Nivel}}$  representa o custo (fornecidos pelo *Cacti* em  $J$ , veja Figura 4.5) de cada operação no respectivo nível da cache. É importante ressaltar que nos cálculos referentes ao último nível os respectivos custos da memória principal (MP) em caso de ocorrência de penalidade no LLC são relacionados. Na sequência, a modelagem das operações de escrita, tanto em L1C quanto em LLC, são representadas nas equações (4.3) e (4.4), respectivamente. A partir destes cálculos, os custos relacionados ao consumo de energia de cada operação considerando os acessos à memória cache e a memória principal são armazenados. Por fim, o perfilamento, a equação (4.5) modela o consumo total de energia consumida pela memória cache na codificação HEVC, definido em  $Energia_{Total}$ .

Além da energia consumida pela memória, o custo da latência de acesso também é um aspecto importante deste contexto, principalmente quando arquiteturas de memórias de diferentes hierarquias são considerados. Por esta razão, a metodologia apresentada nesta tese também inclui uma modelagem a fim de estimar o custo de latência de acesso para cada um dos principais níveis de cache. Salienta-se que esta modelagem leva em consideração o tempo de acesso a cada nível da hierarquia quando da ocorrência tanto de operações de leitura, quanto de escrita. As equações abaixo descrevem a modelagem proposta estimar o custo da latência de acesso ao subsistema hierárquico de memória (*on-chip* e *off-chip*):

$$\begin{aligned}
& \text{Latência\_Media\_Acesso}_{L1C} \\
&= \left( (n_{Leitura\_Acertos}_{L1C} * \text{TempoAcesso}_{Leitura_{L1C}}) \right. \\
&+ (n_{Escrita\_Acertos}_{L1C} * \text{TempoAcesso}_{Escrita_{L1C}}) \\
&+ (n_{Leitura\_Penalidades}_{L1C} * \text{TempoAcesso}_{Leitura_{L1C}}) \\
&+ (n_{Escrita\_Penalidades}_{L1C} \\
&\left. * \text{TempoAcesso}_{Escrita_{L1C}}) \right) / \#TotalAcessos_{L1C}
\end{aligned} \tag{4.6}$$

$$\begin{aligned}
& \text{Latência\_Media\_Acesso}_{LLC} \\
&= \left( (n_{Leitura\_Acertos}_{LLC} * \text{TempoAcesso}_{Leitura_{LLC}}) \right. \\
&+ (n_{Escrita\_Acertos}_{LLC} * \text{TempoAcesso}_{Escrita_{LLC}}) \\
&+ (n_{Leitura\_Penalidades}_{LLC} * \text{TempoAcesso}_{Leitura_{LLC}}) \\
&+ (n_{Escrita\_Penalidades}_{LLC} * (\text{TempoAcesso}_{Escrita_{LLC}} \\
&+ \text{TempoAcesso}_{Leitura_{RAM}})) \left. \right) / \#TotalAcessos_{LLC}
\end{aligned} \tag{4.7}$$

$$\begin{aligned}
& \text{Latência\_Media\_Acesso}_{Total} (ms) \\
&= \text{Latência\_Media\_Acesso}_{L1C} + \text{Latência\_Media\_Acesso}_{LLC}
\end{aligned} \tag{4.8}$$

As equações acima se referem à modelagem de latência de acesso para cada nível da hierarquia de cache considerando os respectivos comportamentos quando das ocorrências de leituras e escrita na memória. A equação (4.6) é análoga à equação do último nível de memória cache (4.7), portanto, assim como descrito nas estimativas de energia, em LLC o tempo de acesso à memória principal também é contabilizado em caso de falha de acesso na memória cache LLC. A equação (4.8) sumariza a latência de acesso total da memória de cache finalizando o modelo analítico que compõe a MEP-HEVC.

Esta implementação trata da interação das ferramentas que constituem a MEP-HEVC e a modelagem analítica inerente. Este código foi desenvolvido considerando testes extensivos, para diferentes configurações de memórias caches e, além disso, diversas configurações do codificador HEVC. Os resultados obtidos com a metodologia apresentada nesta tese serão apresentados nos capítulos a seguir.

## 5 RESULTADOS DE CONSUMO DE ENERGIA NO PROCESSAMENTO DE CODIFICADORES DE VÍDEO

Neste capítulo serão apresentados os resultados obtidos com a metodologia proposta PEP-HEVC (do inglês, *Processor Profiling Energy for HEVC*). Esta metodologia consiste no perfilamento de gasto energético do padrão HEVC no que diz respeito à etapa de processamento. Uma descrição do ambiente de simulação e das configurações de codificação utilizadas nos experimentos são apresentadas. Os resultados da PEP-HEVC são discutidos em termos de consumo de energia considerando eficiência de codificação, qualidade de vídeo e taxa de compressão. Primeiramente, o impacto energético representado pelo padrão HEVC com relação ao seu predecessor H.264/AVC é discutido. Além disso, o comportamento do HEVC é investigado avaliando as principais funcionalidades e especificações do codificador.

### 5.1 O CONJUNTO DE EXPERIMENTOS

Esta seção descreve o conjunto de experimentos utilizado durante o desenvolvimento deste trabalho. Em termos de codificação de vídeo, uma discussão das condições de testes e avaliações das sequências de vídeo são apresentadas. A Tabela 5.1 descreve o recurso computacional utilizado nestas simulações.

Tabela 5.1 – Ambiente de Simulação.

<b>Processador</b>	Intel i7 - 3770 @3.4GHz
<b>Memória Principal</b>	16GB
<b>Sistema Operacional</b>	Linux - Ubuntu 14.04 LTS

Fonte: autor.

#### 5.1.1 Codificação de Vídeo

Todas as análises apresentadas nesta tese foram implementadas e avaliadas utilizando os *softwares* de referência dos codificadores HEVC e H.264/AVC. Estes *softwares* são desenvolvidos por um grupo de especialistas, o JVT (do inglês, *Joint Video Team*) e, também conhecidos como HM (do inglês, *HEVC Model*) e JM (do inglês, *Joint Model*), respectivamente. Estas implementações são providas a fim de inserir os conceitos existentes na

normatização dos padrões e, desta forma, facilitar a experimentação e integração de novas ferramentas e melhorias.

A versão da implementação do HEVC utilizada foi o HM 10.0, a última versão do codificador disponível no período de desenvolvimento desta etapa do trabalho. Por sua vez, a versão JM 13.0 foi considerada para a simulação do H.264/AVC. Na Tabela 5.2 são sumarizadas as configurações de vídeo e parâmetros de codificação utilizados nestes experimentos.

Tabela 5.2 – Configurações da Codificação de Vídeo.

<b>Configurações</b>	<b>HM</b>	<b>JM</b>
<b>Perfil da Codificação</b>	<i>Main</i>	<i>HM-Like</i>
<b>Algoritmo de Estimação de Movimento</b>	<i>TZ-Search</i>	EPZS
<b>Tamanho da Área de Busca</b>	<i>32x32, 64x64, 96x96 e 128x128</i>	
<b>Parâmetro de Quantização (QP)</b>	<i>22, 27, 32 e 37</i>	

Fonte: autor.

As configurações listadas na Tabela 5.2 estão de acordo com parâmetros reportados no documento de condições de testes recomendadas (BOSSSEN, 2012). Este documento é conhecido como CTC (do inglês, *Common Test Conditions*) o qual aponta quatro parâmetros de quantização: 22, 27, 32 e 37. O perfil de codificação padrão *Main* do *software* HM foi utilizado, bem como, o *HM-Like* implementado no JM. O *HM-Like* é um perfil criado nas versões mais recentes do *software* com o objetivo de prover uma estrutura temporal de codificação dos quadros igual ao HM. Com relação aos algoritmos da Estimação de Movimento, foram considerados o *TZ-Search* (do inglês, *Test Zone Search*) (SULLIVAN, et al., 2012) para o HM, e o EPZS (do inglês, *Enhanced Predictive Zonal Search*) (TOURAPIS, 2012) para o JM. Ambos os algoritmos consistem na busca pela melhor similaridade existente entre dois (ou mais) quadros (atual e referência) apresentando as mesmas características de implementação, isto é, apresentam os mesmos critérios de ponto de partida e uma estratégia de busca baseada em formato geométrico de diamante.

Um conjunto de sequências de vídeo, também reportadas no CTC, foi utilizado no desenvolvimento deste trabalho e é apresentado na Tabela 5.3.

Tabela 5.3 – Sequências e Resoluções de Vídeo.

Classe	Nome	Taxa de Quadros por Segundo (fps)	Resolução
A	<i>PeopleOnStreet</i>	30	2560x1600
	<i>Traffic</i>	30	
	<i>NebutaFestival</i> <i>SteamLocomotive</i>	60	
B	<i>BQTerrace</i>	50	1920x1080
	<i>BQTerrace</i>	60	
	<i>Cactus</i>	50	
	<i>Kimono</i>	24	
	<i>ParkScene</i>	24	
C	<i>BasketballDrill</i>	50	832x480
	<i>BQMall</i>	60	
	<i>PartyScene</i>	50	
	<i>RaceHorsesC</i>	30	
D	<i>BasketballPass</i>	50	416x240
	<i>BlowingBubbles</i>	50	
	<i>BQSquare</i>	60	
	<i>RaceHorses</i>	30	

Fonte: autor.

Como pode ser observado na Tabela 5.3, as resoluções de vídeo estão organizadas em Classes (A, B, C e D). Esta classificação e organização de conjuntos de testes estão descritos no documento da normatização da comunidade científica CTC. Cada uma destas classes, de acordo com o CTC, está direcionada para uma resolução de vídeo diferente. As cenas que formam estes grupos refletem naturezas distintas umas das outras e uma avaliação de informações temporais e espaciais destas sequências será apresentada a seguir (veja seção 5.1.2.1).

Os resultados apresentados neste capítulo estão baseados nas classes B, C e D onde os 100 primeiros quadros de cada uma das sequências de vídeo foram avaliados. A classe A foi descartada das análises discutidas neste capítulo pois a implementação do JM (um dos *softwares* de referência utilizados como base comparativa neste capítulo) não viabilizou suporte para codificação de resoluções de vídeo maiores do que *HD1080p*.

### 5.1.2 Métricas para Avaliação dos Resultados



### 5.1.2.1 Informações Temporais e Espaciais das Sequências

Sabendo que as sequências possuem diferentes movimentações e características de textura, este trabalho utiliza uma medida objetiva por pesquisadores da área a fim de classificar estas cenas. Esta medida consiste em quantificar as características subjetivas de movimento das cenas de acordo com duas métricas: TI (do inglês, *Temporal Index*) e SI (do inglês, *Spatial Index*) (ITU-T, 1999). As informações temporais dos vídeos são quantificadas através do TI e as equações que o representam são ilustradas abaixo.

$$TI_i = \max (std\_dev(pixel\_diff(Quadro_i, Quadro_{i-1}))) \quad (5.1)$$

$$TI_{AVG} = avg (TI_1, TI_2, \dots, TI_N) \quad (5.2)$$

A equação (5.1) descreve o TI o qual calcula o máximo desvio padrão entre as diferenças de todos os *pixels* co-localizados de dois quadros (*pixel\_diff*). A equação (5.2) calcula a média de todos os TIs calculados até o quadro  $N$ .

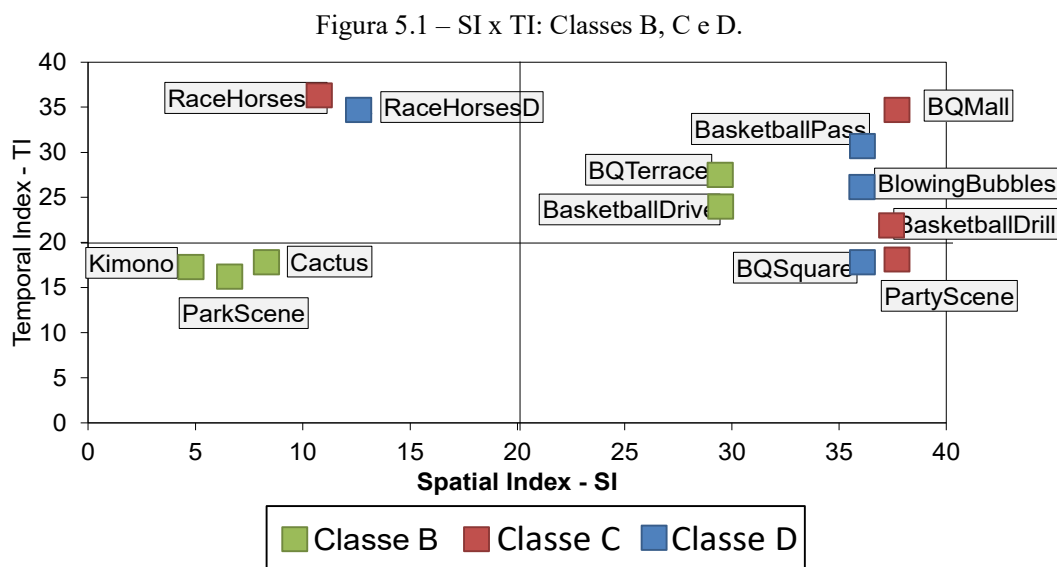
$$SI_i = \max (std\_dev (Sobel (Quadro_i))) \quad (5.3)$$

Por outro lado, as informações espaciais são calculadas com base no filtro de Sobel através da métrica SI. O filtro de *Sobel* é um operador comumente utilizado no processamento de imagens e consiste na detecção de variações de luminância entre *pixels* de uma mesma região. Desta forma, a verificação da existência de objetos pertencentes em uma imagem e suas texturas torna-se possível. A equação que representa o SI é apresentada abaixo.

O SI consiste no cálculo do desvio padrão resultante da aplicação do filtro de Sobel quadro a quadro. Além disso, considerando que um vídeo é composto de vários quadros o valor máximo obtido no tempo de codificação representa o resultado final desta métrica.

Altos valores de SI representam um maior nível de detalhes nos quadros avaliados e altos valores de TI indicam a maior movimentação entre os quadros apresentada pelos quadros daquela cena. É importante salientar que estas métricas consideram o valor máximo obtido, no entanto, este aspecto pode impactar em resultados incoerentes. Desta forma, visando o tratamento destas situações, como por exemplo, na transição de cenas, somente os quadros que pertencem à mesma cena foram contabilizados.

Para auxiliar na compreensão dos resultados com relação as diferentes sequências de vídeo, a Figura 5.1 apresenta as informações temporais e espaciais para cada vídeo listado na Tabela 5.3.



Fonte: autor.

### 5.1.2.2 Eficiência do Consumo de Energia da Codificação

Uma métrica derivada da métrica *Bjontegaard-Delta Rate (BD-Rate* ou BD-BR) (veja Capítulo 2) é proposta neste trabalho, chamada *BD-Energy*. O cálculo do *BD-Energy* considera resultados de energia em vez dos dados resultantes da taxa de bits (*bit rate*). Esta métrica foi criada para quantificar a eficiência energética da codificação de vídeo considerando a mesma qualidade de vídeo. O *BD-Energy* é calculado a cada experimento, neste caso HM e JM, visando avaliar o cruzamento dos resultados de qualidade e consumo de energia. A equação que representa esta métrica é descrita abaixo.

$$BD_{Energy} = \frac{\int_a^b (Energia(JM) - Energia(HM)) dy}{b - a} \quad (5.4)$$

Em (5.4), o intervalo  $[a, b]$  refere-se aos valores mínimo e máximo que se encontram definidos nas duas curvas de ambos os codificadores. Assim como o *BD-Rate*, quatro pontos (um para cada parâmetro de quantização - QP) devem ser calculados para cada comparação alvo. A curva resultante é gerada através de uma interpolação de terceiro grau. A integração

dos *eixos* é dada através dos valores de energia resultantes da subtração de modo a garantir que o mesmo valor de PSNR seja considerado para ambos os codificadores. Desta forma, tanto a métrica de *BD-Rate*, quanto à métrica *BD-Energy* podem fornecer uma comparação justa entre consumo de energia e compressão de dados.

Através da equalização dos resultados para a mesma qualidade visual (valores de PSNR) obtidos com *BD-Rate* e *BD-Energy* este trabalho propõe a métrica ERR (do inglês, *Energy Rate Ratio*). Esta métrica tem como objetivo fornecer um valor único que sintetize e relacione a taxa de compressão, qualidade e consumo de energia. A equação (5.5) que representa a ERR é definida a seguir.

$$ERR = \frac{BD - Energy}{(1 - BD_{Rate})} \quad (5.5)$$

Na equação (5.5),  $(1 - BD_{Rate})$  representa a economia em termos de *BD-Rate*. Esta métrica pode ser interpretada como “o quanto de sobrecarga de energia é necessária para atingir 1% de economia de *BD-Rate*”.

Considerando que, as métricas *BD-Energy* e *ERR* necessitam de quatro simulações para produzir um único resultado através de quatro valores diferentes de QP, a métrica  $WN_{ERD}$  (do inglês, *Weighted Normalized Energy-Rate-Distortion*) foi proposta para viabilizar uma investigação mais detalhada do impacto energético do parâmetro de quantização propriamente dito. Esta métrica considera dados de eficiência de compressão e energia de acordo com a variação do QP. Para isto, a  $WN_{ERD}$  utiliza resultados unitários extraídos de cada codificação realizada com diferentes valores de QP. A  $WN_{ERD}$  é calculada abaixo:

$$\begin{aligned} WN_{ERD} = & (\alpha_{BR} * \text{normalizado}_{Bit Rate}) + \\ & (\alpha_{PSNR} * \text{normalizado}_{PSNR}) + \\ & (\alpha_{Energia} * \text{normalizado}_{Energia}) \end{aligned} \quad (5.6)$$

$$\text{Onde,} \quad \alpha_{BR} + \alpha_{PSNR} + \alpha_{Energia} = 3 \quad (5.7)$$

$$E \quad \text{normalizado}_{X_i} = \frac{(X_i - X_{MIN})}{X_{MAX} - X_{MIN}} * 9 + 1 \quad (5.8)$$

Na equação (5.6),  $\alpha$  representa o peso de cada parâmetro considerado nesta métrica: compressão (*bit rate*), qualidade (PSNR) e energia. Se todos os aspectos tiverem a mesma prioridade, os pesos relacionados aos elementos não devem ser superior a três (veja equação (5.7)), considerando que cada perímetro tenha o peso igual a 1 atribuído. Os valores mínimos ( $X_{MIN}$ ) e máximos ( $X_{MAX}$ ) de cada elemento são obtidos a partir das simulações em questão e utilizados como base para calcular os valores normalizados, como descrito na equação (5.8).

## 5.2 ANÁLISE DO CONSUMO DE ENERGIA DO CODIFICADOR HEVC COM RELAÇÃO AO H.264/AVC

Esta seção apresenta uma discussão sobre o impacto do HEVC com relação ao H.264/AVC em termos de consumo de energia. Estas investigações consistem no detalhamento do consumo energético quando da codificação de vídeo que representa maior esforço computacional. Na primeira análise é apresentada uma descrição geral dos resultados obtidos pelos codificadores, visando quantificar o consumo de energia gasto pelo HEVC com relação ao seu predecessor H.264/AVC. Além disso, a eficiência de codificação dos codificadores é avaliada. Na sequência, análises referentes à variação do tamanho da área de busca são apresentadas e, por fim, dos efeitos dos parâmetros de quantização com relação consumo de energia.

### 5.2.1 Análise Geral

Esta análise mostra os resultados obtidos na codificação dos 100 primeiros quadros que consistem as sequências de vídeo das classes B, C e D. A Tabela 5.4 apresenta a diferença de consumo energético do HEVC (considerando sua implementação HM) com relação ao H.264/AVC (em sua implementação JM), bem como resultados de eficiência de codificação. Neste comparativo foram utilizados os quatro parâmetros de quantização reportados nas CTCs (22, 27, 32 e 37) considerando uma área de busca de tamanho  $64 \times 64$  pixels.

Em termos de *BD-Rate*, a Tabela 5.4 ilustra resultados negativos para todas as sequências de vídeo apresentadas. Estes resultados apontam que o HM é mais eficiente em termos de codificação de vídeo quando comparado com o JM. Para a mesma qualidade de vídeo, a implementação do HEVC atinge uma taxa de compressão de até 44,15% (25% em média) maior

do que o H.264/AVC. Estes ganhos alcançados pelo HEVC impactam em um maior consumo de energia, o qual pode variar de 0,11% até 41,64%, sendo 17,4% em média para todas as classes. Este comportamento reflete as melhorias implementadas no HEVC (veja Capítulo 2), as quais demandam um aumento significativo no esforço computacional do padrão, levando ao incremento do consumo de energia.

Tabela 5.4 – HEVC vs. H.264/AVC - Resultados Médios de Consumo de Energia e Eficiência de Codificação: Classes B, C e D.

Classes	Sequências	$\Delta$ Energia (%)*	BD-Rate*
B	<i>BasketballDrive</i>	24,55%	<b>-44,15%</b>
	<i>BQTerrace</i>	25,92%	-24,01%
	<i>Cactus</i>	<b>41,64%</b>	-22,82%
	<i>Kimono</i>	22,36%	-42,24%
	<i>ParkScene</i>	<b>0,11%</b>	-24,55%
	Média	22,9%	-32,1%
	Desvio Padrão	15%	11%
C	<i>BasketballDrill</i>	11,20%	-29,20%
	<i>BQMall</i>	15%	-22,80%
	<i>PartyScene</i>	9,90%	-18,10%
	<i>RaceHorsesC</i>	32,7%	-21,30%
	Média	17,2%	-22,8%
	Desvio Padrão	11%	5%
D	<i>BasketballPass</i>	8,40%	-23,3%
	<i>BlowingBubbles</i>	4,10%	-18,40%
	<i>BQSquare</i>	16,90%	-18,30%
	<i>RaceHorses</i>	19,20%	-20,40%
	Média	12,1	-20,1%
	Desvio Padrão	7%	2%
Média das Classes		17,4%	-25%
Desvio Padrão		11%	6%

\* H.264/AVC Referência

Além disso, os resultados da tabela acima apontam diferenças entre as classes em termos de *BD-Rate* e consumo de energia. É interessante notar que, quanto maior a resolução dos vídeos, maior é a eficiência de codificação atingida pelo HEVC, onde a diferença entre as classes B e C é de 9,3%, e 2,7% entre as classes C e D. Esta superioridade possivelmente está relacionada com o fato de que o HEVC foi projetado e implementado com foco na codificação de vídeos de altas resoluções. Por outro lado, o volume de dados manipulados aumentou, assim como os mecanismos e o espaço de otimização considerados pelo padrão. Estes fatores impactam um maior consumo de energia, principalmente na codificação das sequências da classe B, a qual apresenta resultados que crescem de forma mais rápida, quando comparado com as outras classes.

Na Tabela 5.4 o desvio padrão calculado entre as sequências de vídeo de cada classe mostra que este resultado também aumenta de acordo com o incremento da resolução. Os resultados avaliados indicam a variabilidade existente entre as cenas de vídeo. A sequência de vídeo que apresenta o melhor resultado de eficiência de codificação não apresenta o maior consumo de energia, e vice-versa. Desta forma, é importante salientar que a entrada dos dados requer atenção no desenvolvimento das aplicações deste cenário, em especial quando lidam com altas resoluções de vídeo.

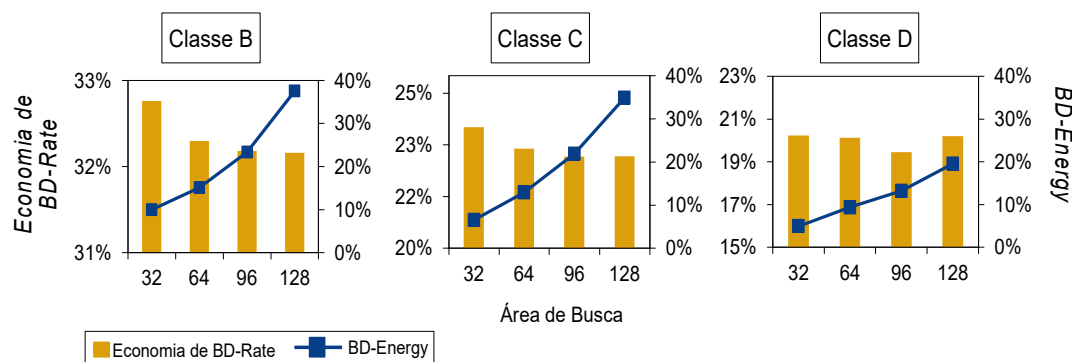
Avaliando o compromisso entre consumo de energia e eficiência de codificação os resultados indicam que, em média, o HEVC é mais eficiente que o H.264/AVC. Embora o processamento do padrão HEVC empregue maior consumo energético nesta análise, os ganhos expressivos alcançados pelo padrão em termos de eficiência de codificação (*BD-Rate*) justificam este aspecto negativo. De acordo a revisão bibliográfica apresentada no Capítulo 2, um dos principais focos no desenvolvimento do padrão HEVC é a redução das taxas de compressão (*bit rate*) resultantes do processo de codificação, considerando a mesma qualidade visual. Visando a obtenção de resultados positivos neste contexto, muitos pesquisadores inerentes a este contexto adotam ferramentas que demandam um elevado custo computacional. Como pode ser observado no Capítulo 3, uma parcela significativa da comunidade científica atribui um grande esforço na proposta de alternativas e algoritmos que alcancem ganhos em eficiência de codificação onde a complexidade computacional não está no escopo destes autores. De acordo com os estudos e análises realizados, pode-se perceber que, tipicamente, muitos pesquisadores consideram 1% de resultados positivos em eficiência de codificação é mais significativo do que ganhos referentes ao gasto energético do padrão.

### 5.2.2 Análise do impacto da Área de Busca

A Estimação de Movimento (ME) representa o maior esforço computacional inerente ao processo de codificação de vídeo (VANNE, 2012), podendo atingir até 70% do custo total. Sendo assim, a avaliação do tamanho da área de busca é importante, pois este é o principal parâmetro da ME. Um comparativo entre o HEVC e H.264/AVC é apresentado nesta seção com o objetivo de analisar como a dimensão da área de busca afeta o consumo de energia entre os codificadores. Nesta investigação quatro diferentes tamanhos de área de busca são avaliados para todas as sequências que compõem as classes B, C e D: 32x32, 64x64 (tamanho padrão),

96x96 e 128x128 pixels. A manipulação deste parâmetro limita o número máximo de iterações realizadas pelos algoritmos rápidos da ME e por esta razão, dimensões maiores que 64x64 foram investigadas. A Figura 5.2 ilustra os resultados obtidos com a variação dos tamanhos da área de busca, de acordo com a média de economia de *BD-Rate* e os resultados de *BD-Energy* para as classes B, C e D.

Figura 5.2 – Análise de Variação do tamanho da Área de Busca – Termos: Eficiência de Codificação e Energia do HEVC x H.264 – Classes: B, C e D.



Os gráficos plotados acima apresentam resultados positivos em ambas as métricas utilizadas. Os comportamentos observados na Figura 5.2 refletem a superioridade do padrão HEVC em termos de eficiência de codificação com relação ao H.264/AVC. Por outro lado, as curvas ilustradas indicam que o consumo de energia resultante é maior.

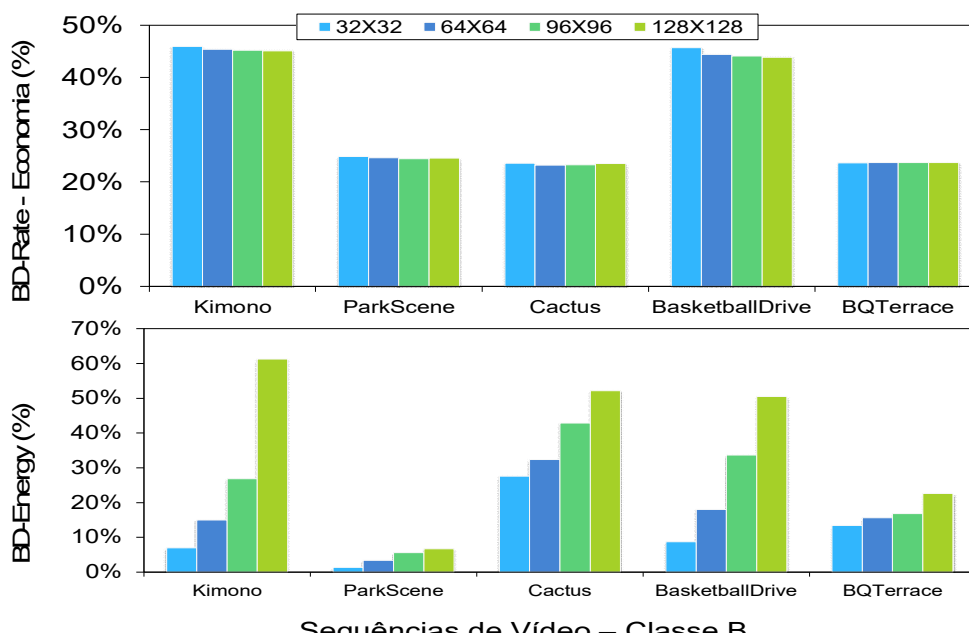
Os resultados em termos de *BD-Energy* mostram que a variação do tamanho da área de busca afeta drasticamente o consumo de energia. O aumento das curvas nas três classes indica que o HEVC (testado) consome mais energia quando comparado ao H.264/AVC (referência) à medida que este parâmetro aumenta. Na análise da classe B, quando a área de busca cresce de 32x32 (10%) para 128x128 (37,6%) o gasto energético do HEVC é 27,6% maior para a mesma qualidade de vídeo. Por sua vez, a escala no consumo de energia apresentada pela classe C, apresenta uma diferença de 28,3%. Com relação a classe D, a energia consumida pelo HEVC é de 4,9% maior quando uma área de busca 32x32 é avaliada e 19,5% considerando a maior dimensão, 128x128.

Neste cenário, a eficiência de codificação também é apresentada na Figura 5.2. A economia de *BD-Rate* do HEVC (testado) com relação ao H.264/AVC (referência) é analisada quando da variação da área de busca. Nas três classes avaliadas, o HEVC traz economia em termos de *BD-Rate*, codificando as mesmas sequências de vídeo com a mesma qualidade com uma menor taxa de *bit rate*. Analisando estes resultados entre os quatro tamanhos de área de busca pode se

observar que a eficiência de codificação do HEVC se mantém nas três classes. A compressão gerada pelo HEVC na menor dimensão de área de busca é muito semelhante com os resultados da maior dimensão avaliada. Em média, os resultados quantificados são os seguintes: **(i)** Classe B: 32,8% de economia de *BD-Rate* é alcançada considerando uma área de busca  $32 \times 32$ , ao passo que 32,02% é o resultado médio do parâmetro  $128 \times 128$ ; **(ii)** Classe C: a Figura 5.2 indica uma compressão de 23,5% com área de busca  $32 \times 32$  e 22,7% com  $128 \times 128$ ; **(iii)** Classe D: não foram encontradas diferenças neste aspecto. Esta investigação mostra que ambos os codificadores mantiveram o mesmo processo e dinâmica de codificação em todos os tamanhos de área de busca avaliados, principalmente no que diz respeito aos critérios de parada adotados pelos algoritmos rápidos implementados na Estimação de Movimento de ambos os codificadores. Para uma melhor compreensão do comportamento descrito, resultados das sequências de vídeo que formam a classe B são apresentados na Figura 5.3.

A Figura 5.3 apresenta resultados de eficiência energética e consumo de energia entre os codificadores HEVC e H.264/AVC variando o tamanho de área de busca para sequências de vídeos da classe B. Com relação às dimensões avaliadas, podemos perceber que a economia de *BD-Rate* resultante não difere de forma significativa em nenhum cenário. A maior diferença encontrada foi de 1,8% na sequência *BasketballDrive* entre as dimensões  $32 \times 32$  e  $128 \times 128$ . Como já mencionado na seção anterior, as sequências possuem características subjetivas distintas e com isso, os resultados entre elas são tipicamente distintos.

Figura 5.3 – Eficiência de Codificação e Energia do HEVC vs. H.264 – Classe B.





De acordo com o comportamento médio analisado, em termos de consumo de energia, na Classe B o HEVC representa um maior consumo em todas as sequências analisadas, podendo gastar até 61,3% mais energia (sequência *Kimono*, área de busca  $128 \times 128$ ). A variação do tamanho da área de busca aumenta significativamente quando este parâmetro cresce em todas as sequências analisadas, atingindo até 8,8x mais de  $32 \times 32$  até  $128 \times 128$ .

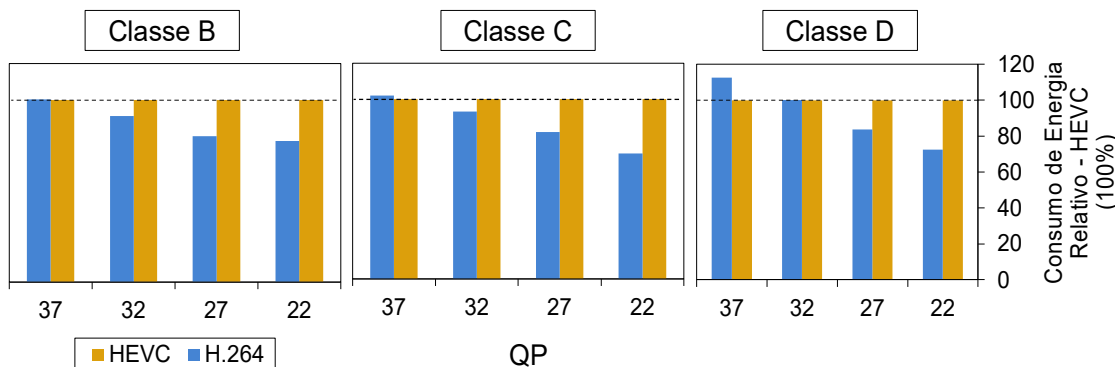
Estes resultados mostram que, para a mesma qualidade de vídeo, a curva que representa o consumo de energia do HEVC escala rapidamente quando comparado com o padrão H.264/AVC de acordo com a ampliação do tamanho da área de busca. Esta avaliação se agrava de acordo com o aumento da resolução, uma vez que o cenário analisado fica cada vez mais próximo de um comportamento quadrático. Esta é uma observação importante porque mostra a superioridade do HEVC na análise do compromisso entre os dois codificadores pode atingir um ponto de inflexão à medida que o esforço computacional aumenta.

### 5.2.3 Análise do impacto dos Parâmetros de Quantização

O parâmetro de quantização (QP) é fundamental no processo de codificação de vídeo, pois pode ser utilizado para ajustar a taxa de compressão de acordo com a aplicação alvo. Baixos valores de QP aumentam o *bit rate*, mas também diminuem as distorções resultantes (e vice-versa). Altos valores de QP tendem a aumentar o número de otimizações na codificação das PUs através de heurísticas nas implementações do HEVC, e assim, afetar drasticamente o esforço computacional do processo de codificação de vídeo, independente do padrão de codificação adotado. Desta forma, quantificar a influência da variação de QP com relação ao consumo de energia torna-se importante.

A Figura 5.4 apresenta o consumo de energia dos quatro valores de QP (veja Tabela 5.2) avaliando o consumo de energia entre o HEVC e o H.264/AVC.

Figura 5.4 – Variação de QP: Consumo de Energia do HEVC vs. H.264.



Os gráficos da Figura 5.4 mostram o impacto energético do HEVC comparado ao H.264/AVC com relação à variação de QP (*eixo x*). Esta avaliação conta com resultados das classes de vídeo onde o consumo de energia é apresentado no *eixo y*. Para ilustrar este comportamento os valores médios referentes ao gasto do H.264/AVC são comparados com os valores do HEVC, considerando como 100% de consumo de energia relativo assim como destacado nos gráficos.

Conforme o esperado, o consumo de energia aumenta com pequenos valores de QP. A diferença entre os dois codificadores é listada na Tabela 5.5.

Tabela 5.5 – Diferença de Consumo de Energia de acordo com a variação de QP - HEVC vs. H.264/VC.

QP	$\Delta$ Consumo de energia (%)			
	Classe B	Classe C	Classe D	Média
22	29,07%	43,28%	38,08%	<b>36,81%</b>
27	24,91%	22,38%	19,43%	<b>22,24%</b>
32	9,72%	7,53%	-0,04%	<b>5,73%</b>
37	-0,36%	-1,89%	-11,16%	<b>-4,47%</b>

Os resultados apresentados na Tabela 5.5 mostram que a maior diferença entre os codificadores em termos de consumo de energia é obtida com o menor valor de QP 22 nas três classes de vídeo. Entretanto, o incremento do parâmetro de quantização faz com que esta diferença diminua, onde os resultados considerando QP 37 apontam que o HEVC pode gastar, em média, -4,47% de energia.

Desta forma, pode-se perceber que o HEVC é a melhor opção avaliando o compromisso entre energia e eficiência de codificação principalmente quando valores de QP altos são utilizados. Além disso, esta análise mostra que a exploração do parâmetro de quantização apresenta um potencial relevante para que melhorias nos resultados da codificação de vídeo

possam ser atingidas neste contexto, isto é, economias de energia podem ser alcançadas ajustando o parâmetro de quantização de acordo com a natureza da aplicação alvo.

#### 5.2.4 Aspectos Importantes do Consumo de Energia - HEVC vs. H.264

Esta análise apresentou uma comparação quantitativa entre os padrões HEVC e H.264/AVC em termos de consumo de energia, avaliando configurações distintas de codificação. As medições foram extraídas através da metodologia PEP-HEVC, proposta neste trabalho. O HEVC mostrou resultados superiores em eficiência de codificação (25,1%) com um custo energético de 17,4%. Diferentes tamanhos de área de busca foram avaliados e os resultados mostraram que as menores dimensões (neste caso,  $32 \times 32$ ) entregam melhores resultados analisando o compromisso de consumo de energia e eficiência de codificação. A investigação do comportamento da variação da área de busca também apontou as configurações que representam maior esforço computacional podem atingir um ponto de inflexão onde o HEVC pode deixar de ser mais eficiente do que o H.264/AVC devido ao seu consumo de energia crescer mais rápido, enquanto os ganhos em compressão/qualidade permanecem semelhantes. Além disso, as análises com relação à variação do parâmetro de quantização demonstraram que, para os maiores valores de QP (neste caso, 37), o HEVC atinge os melhores resultados em ambos os cenários, consumo de energia e eficiência de codificação, no entanto este comportamento inverte quando o QP é decrementado. O foco destas análises está direcionado em viabilizar suporte aos desenvolvedores de codificadores de baixo consumo de energia através dos dados quantificados no que diz respeito ao impacto energético do HEVC com relação ao H.264 abordando parâmetros importantes da codificação.

### 5.3 ANÁLISE DE TAXAS DE DISTORÇÃO E CONSUMO DE ENERGIA DO CODIFICADOR HEVC

Nesta seção serão apresentadas análises quantitativas e sistemáticas do impacto do consumo de energia das ferramentas que abrangem o codificador HEVC. Em plataforma de propósito geral, o estudo comparativo apresentado mede os efeitos do consumo de energia de vários parâmetros da codificação de vídeo, tais como, área de busca da ME (SR), QP e resoluções de

vídeo. A fim de analisar o comportamento destes importantes aspectos, duas novas métricas foram propostas neste trabalho, além da *BD-Energy* descrita anteriormente. O objetivo desta métrica é combinar os valores referentes à taxa de compressão (*bit rate*) e qualidade visual (PSNR) com o respectivo consumo de energia, tornando possível a realização de uma análise quantificada dos resultados obtidos. As métricas propostas são as seguintes: **(i)** ERR (do inglês, *Energy-Compression Rate*) e **(ii)**  $WN_{ERD}$  (*Weighted Normalized Energy Rate Distortion*).

Os resultados desta avaliação consideram as duas estruturas temporais de codificação disponíveis no HM: *Low delay* (LD) e *Random Access* (RA). As sequências de vídeo e resoluções utilizadas estão listadas na Tabela 5.3.

### 5.3.1 Análise do Consumo de Energia do HEVC com relação à Variação dos Tamanhos de Área de Busca

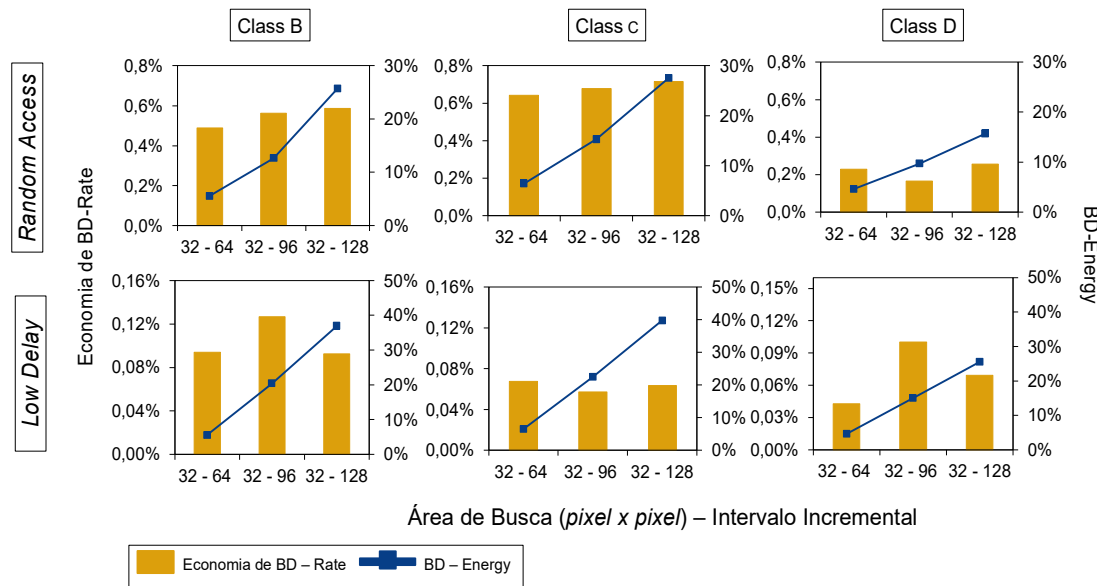
Como discutido anteriormente, a Estimação de Movimento é uma das etapas mais importantes da codificação de vídeo. Por esta razão, esta seção apresenta uma análise do consumo de energia do HEVC quando o tamanho da área de busca aumenta, em termos de eficiência em compressão e consumo de energia. O tamanho da área de busca considerado neste estudo é calculado através da equação abaixo.

$$Janela_{Busca} = (Area_{Busca} + PU_{largura}) * (Area_{Busca} + PU_{altura}) \quad (5.9)$$

Em (5.9),  $PU_{largura}$  e  $PU_{altura}$  representam a dimensão da PU (Unidade de Predição) corrente, respectivamente. O valor resultante da  $Janela_{Busca}$  é baseado no vetor de movimento previsto. Por exemplo, uma  $Area_{Busca} = 32$  com PU  $64 \times 64$  corresponde a uma  $Janela_{Busca}$  total de  $96 \times 96$ , onde o ponto de partida e a direção do algoritmo são determinados através das informações fornecidas pelo vetor de movimento predito.

Nestas análises, os resultados de *BD-Rate* e *BD-Energy* para diferentes dimensões de áreas de busca foram comparados considerando o algoritmo *TZ-Search*. A Figura 5.5 mostra a média dos resultados extraídos com a codificação de vídeo das classes B, C e D (100 primeiros quadros de cada sequência) para as estruturas de predição temporal, *Random Access* (RA) e *Low delay* (LD), respectivamente.

Figura 5.5 – Análise de *BD-Rate* e *BD-Energy* com relação ao tamanho da Área de Busca: *Random Access – Low delay*.



As barras indicam a economia de *BD-Rate* (*eixo y* – esquerda) atingida pelo HEVC (veja equação (5.9)) por sua vez, as linhas representam os resultados de *BD-Energy* (*eixo y* – direita). Cada ponto plotado foi obtido a partir do incremento da área de busca com valor inicial de 32x32 pixels e é incrementado gradativamente até 128x128 pixels.

### 5.3.1.1 Análise de Eficiência de codificação

A parte superior da Figura 5.5 apresenta os resultados extraídos com a estrutura de codificação temporal *Random Access*. A economia mais significativa em termos de *BD-Rate* foi atingida na Classe C, variando de 0,64% quando o tamanho da área de busca é aumentando de 32 para 64 até 0,72% (de 32 para 128). A classe B apresentou resultados semelhantes, com valores um pouco menores (0,49% - 0,59%) em todos os casos avaliados. No entanto, a classe D não apontou nenhum ganho em termos de *BD-Rate* para intervalos com incrementos maiores de do que 32.

Os resultados da estrutura LD ilustram que os vídeos que constituem a Classe B apresentaram melhores resultados em termos de *BD-Rate*, atingindo até 0,13% de ganhos em termos de eficiência de codificação. No entanto, na comparação entre as estruturas temporais

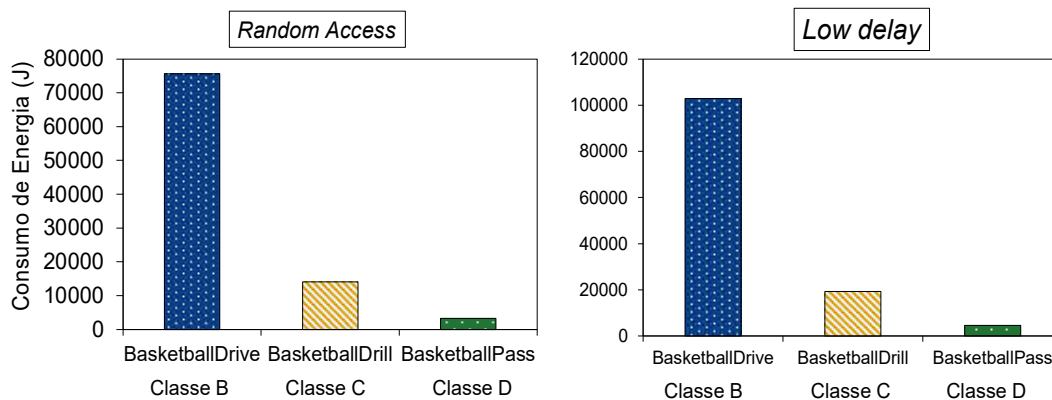
LD e RA, os resultados alcançados com *Random Access* são superiores em todas as sequências de vídeo testadas.

Ao observar o experimento da Figura 5.5 de modo geral, podemos observar que a dimensão da área de busca apresenta impactos irrisórios na eficiência de codificação. O aumento deste parâmetro poderá ser mais útil em casos especiais, no entanto, este trabalho quantifica e mostra que o tamanho de área de busca 32 é um parâmetro aceitável para realizar o processo de codificação de vídeo. É importante ressaltar, que a dimensão padrão adotada pela implementação HM é 64, desta forma, resultados com menor consumo energético podem ser atingidos com a mesma qualidade visual.

### 5.3.1.2 Análise do Consumo de Energia

Os resultados de consumo de energia são quantificados na Figura 5.6. Considerando as duas estruturas temporais, estes gráficos refletem o consumo de energia que cada classe representa.

Figura 5.6 – Análise Quantitativa do consumo de energia das classes B, C e D.

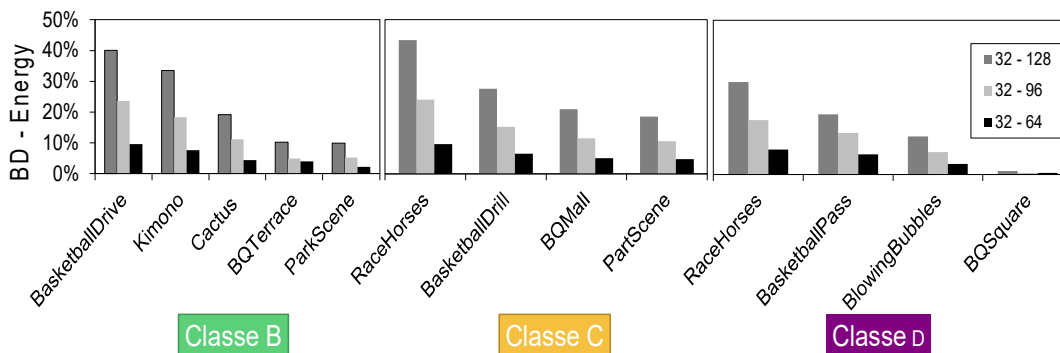


Estas três sequências foram avaliadas (QP 32, Área de Busca 32) porque reproduzem cenas com cenários semelhantes (jogo de Basquete na mesma quadra esportiva), apresentam características de textura e movimento semelhantes. De modo geral, se pode perceber que em ambas as estruturas de codificação o consumo de energia cresce de acordo com o tamanho da resolução do vídeo devido ao tempo de codificação despendido em cada uma das classes. Considerando os resultados médios de RA, foi analisado que a classe B consome  $6,34x$  mais energia quando comparada com a classe C e  $27,13x$  com relação à classe D. Por sua vez, o

comportamento apresentado pela LD é similar onde a diferença quantitativa encontrada entre a classe B e C é de  $5,75x$  e  $24,48x$  referente à classe D.

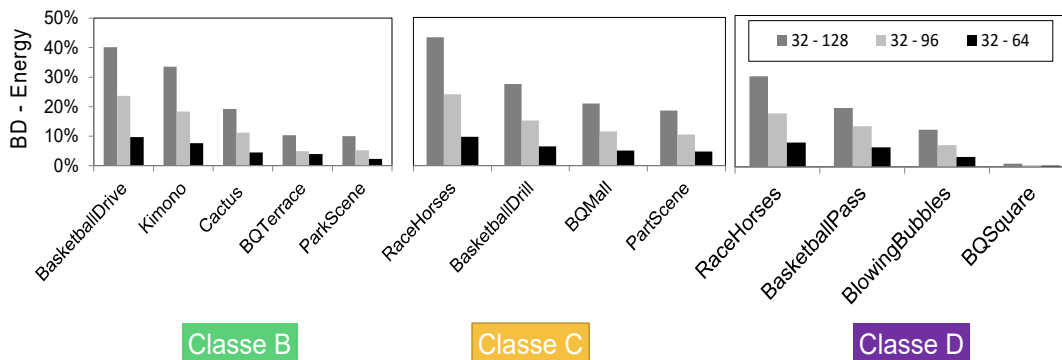
Avaliados e quantificados o gasto energético que cada classe representa, a eficiência energética com relação à variação do tamanho da área de busca também é analisada, utilizando a métrica *BD-Energy*. De acordo com os resultados médios da estrutura de codificação RA reportados na Figura 5.5, a maior diferença encontrada foi na classe C, onde o consumo de energia cresce em 27,6% quando a dimensão da área de busca aumenta de 32 para 128. Um comportamento similar foi observado na classe B, a qual reflete um custo de até 25% maior na mesma configuração. Por sua vez, o gasto energético referente ao aumento da área de busca (de 32 para 128) na classe D não ultrapassou 15,7%. Para uma análise de consumo de energia mais detalhada de cada sequência de vídeo, a Figura 5.7 é apresentada.

Figura 5.7 – Resultados de *BD-Energy*: Classes B, C e D – *Random Access*.



Por outro lado, na estrutura LD (veja parte inferior da Figura 5.5) os custos são ainda maiores quando comparados com os resultados obtidos com RA. As classes de maior resolução representam o maior gasto energético em termos de *BD-Energy*, atingindo quase 40% no ponto que indica o maior crescimento do tamanho da área de busca, de 32 para 128.

Os resultados absolutos desta análise são mostrados na Figura 5.8 onde as informações de todas as sequências de vídeo estão detalhadas neste contexto.

Figura 5.8 – Resultados de BD-Energy: Classes B, C e D – *Low Delay*.

Diferente da análise realizada sobre eficiência de codificação através da quantificação de economia de *BD-Rate*, o consumo de energia aumenta de forma significativa a medida que a dimensão da área de busca cresce em ambas as estruturas de codificação. Os incrementos em termos de *BD-Energy* indicam pelo menos 5% em todos os pontos e classes analisadas, podendo alcançar até 40%.

### 5.3.1.3 Análise de Eficiência de codificação vs. Eficiência Energética

Um aspecto importante desta análise realizada com relação à eficiência de codificação e energética é que a utilização de uma área de busca maior do que 32 não é uma boa alternativa em sistemas que apresentam restrições de energia. Os ganhos em termos de *BD-Rate* são irrisórios, ao passo que o consumo de energia apresenta sempre um aumento constante.

A quantificação e discussão do custo energético da codificação de vídeo abrangendo parâmetros relevantes deste processo são consideradas importantes. As análises realizadas acima consideram as métricas: *BD-Rate* e *BD-Energy*. Para investigar o compromisso entre eficiência de codificação e eficiência energética, estas duas medidas devem ser avaliadas separadamente. Desta forma, com o objetivo de reunir esta análise em um único dado, isto é, mensurar o custo de energia que denota o alcance de 1% de ganho em compressão sem afetar a qualidade visual. Portanto, a métrica ERR (do inglês, *Energy Rate Ratio*) (veja seção 5.1.2) foi definida e utilizada nesta tese. Os resultados referentes à economia de BD-BR, *BD-Energy* e ERR são exibidos na Tabela 5.6.



Tabela 5.6 – Análise da Variação do tamanho da área de busca.

Incremento Área de Busca	Classe B			Classe C			Classe D		
	<i>BD-BR</i> Economia	<i>BD-Energy</i>	ERR	<i>BD-BR</i> Economia	<i>BD-Energy</i>	ERR	<i>BD-BR</i> Economia	<i>BD-Energy</i>	ERR
	<i>Random Access (RA)</i>								
32 – 64	0,49%	5,59%	11,40%	0,64%	6,47%	10,08%	0,23%	4,59%	20,07%
32 – 96	0,56%	12,66%	22,51%	0,68%	15,30%	22,56%	0,16%	9,71%	58,98%
32 – 128	0,59%	25,71%	43,82%	0,72%	27,56%	38,48%	0,26%	15,70%	<b>61,43%</b>
<i>Low Delay (LD)</i>									
32 – 64	0,09%	5,59%	59,38%	0,07%	6,47%	95,99%	0,04%	4,59%	107,56%
32 – 96	0,13%	20,43%	161,04%	0,06%	22,49%	393,24%	0,10%	15,06%	150,16%
32 – 128	0,09%	36,97%	399,19%	0,06%	39,79%	<b>626,36%</b>	0,07%	25,52%	368,60%

A Tabela 5.6 apresenta um comparativo entre as duas estruturas de codificação *Random Access* (linhas superiores) e *Low Delay* (linhas inferiores) avaliando os impactos gerados pelo aumento da dimensão da área de busca. Analisando os resultados obtidos, é possível observar que o incremento da área de busca reflete valores de ERR maiores em LD. No entanto, em termos de eficiência energética (*BD-Energy*) os comportamentos são semelhantes.

O pior caso em termos de ERR na estrutura LD é *10x* maior do que o valor resultante mais alto de RA, 626,36% e 61,43%, respectivamente. Estes custos discrepantes acontecem devido a pequena economia de *BD-Rate* provida por LD quando comparada com RA. As médias entre as classes para cada incremento no tamanho da área de busca em termos de ERR são: **(i)** de 32 para 64: 13,85% em RA e 87,64% em LD; **(ii)** de 32 para 96: 34,68% em RA e 234,81% em LD e; **(iii)** de 32 para 128: 47,91% em RA e 464,71% em LD. Os resultados listados na Tabela 5.6 enfatizam o que já foi salientado e discutido anteriormente, no sentido de que o custo energético necessário para atingir um pequeno aumento de *BD-Rate* é crescente.

Na melhor das hipóteses, a área de busca de tamanho 64 ainda pode ser interessante para resoluções maiores considerando a estrutura RA, a qual representa um custo um pouco maior que 10% para que 1% de ganho em compressão seja atingido. No entanto, a quantificação global desta análise mostra que a utilização de uma área de busca maior do que 32 não é aconselhável para codificação de vídeos em plataformas com restrições energéticas.

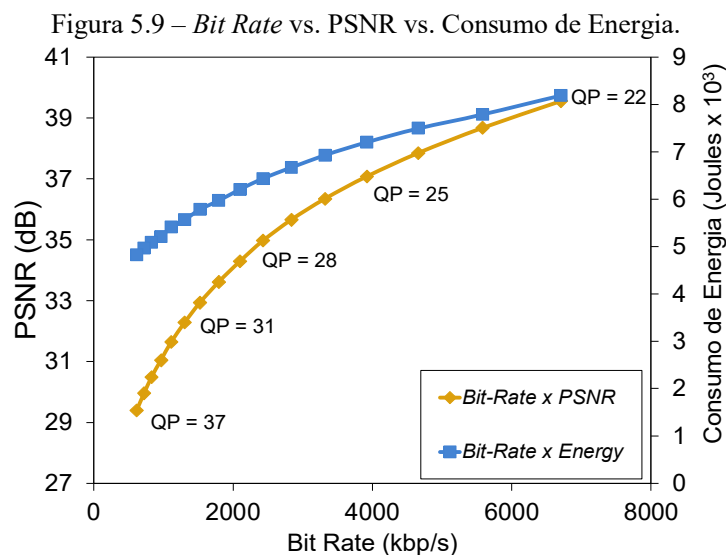
#### 5.3.1.4 Aspectos Importantes sobre avaliação da variação da Área de Busca

Em suma, as análises apresentadas nesta tese com relação à variação do tamanho da área de busca do padrão HEVC, mostraram que a economia de *BD-Rate* não ultrapassa 1%. Esta observação mostra que, neste caso, o aumento deste parâmetro não garante melhorias em eficiência de codificação. Este aspecto pode estar associado com a iteração do algoritmo *TZ-Search* na busca pelo melhor casamento entre os quadros.

As investigações com relação à eficiência energética, através da métrica *BD-Energy*, indicaram que o consumo de energia escala conforme o crescimento da área de busca. Desta forma, o principal aspecto deste estudo aponta que este parâmetro deve ser mantido com valores baixos quando aplicações que apresentam características restritivas com relação ao consumo de energia são consideradas. A métrica ERR que compõe resultados de eficiência de codificação e eficiência em compressão legítima ainda mais esta alegação. Sendo assim, uma área de busca com tamanho até 32 é mais aconselhável para aplicações embarcadas, mesmo para codificação de resoluções maiores. A utilização de algoritmos de buscas rápidos na ME, como o *TZ Search*, torna esta afirmação mais plausível, visto que estes algoritmos são constituídos de diversos mecanismos heurísticos que determinam o critério de parada deste processo.

### 5.3.2 Análise do Consumo de Energia do Codificador HEVC com relação ao Parâmetro de Quantização

A importância da avaliação do parâmetro de Quantização (QP) já foi mencionada anteriormente, bem como os impactos que a variação deste fator influencia no produto final codificação. Neste contexto, a primeira análise é baseada em resultados extraídos a partir de 15 simulações, onde o valor de QP é incrementado em um a cada execução (de 22 até 37). Dentre as sequências de vídeo avaliadas, a *RaceHorses* (Classe C) foi utilizada porque apresentou um índice temporal médio (TI) mais alto (veja Figura 5.1). Os valores de PSNR, *bit rate* e energia estão ilustrados no gráfico apresentado na Figura 5.9.



A Figura 5.9 apresenta resultados de *bit rate* (*kbp/s*), PSNR (dB) e consumo de energia (*Joules*) nos eixos *x*, *y* e *z*, respectivamente.

Como esperado, valores altos de QP produzem *bit rates* menores (melhor compressão), valores baixos de PSNR (maior distorção da qualidade) e, além disso, menor consumo de energia. Ao longo das curvas obtidas entre os parâmetros de quantização 37 e 22 os melhores e os piores resultados foram os seguintes: **(i)** qualidade: 29,39 e 39,55 dB em termos de PSNR; **(ii)** compressão: 616,96 e 6708,2 *kbp/s* em termos de *quilobit* por segundo; **(iii)** consumo de energia: 4825 e 8192 *Joules*, respectivamente.

Uma observação importante deste experimento é que as curvas referentes aos cruzamentos de *Bit Rate x Energia* e *Bit Rate x PSNR* apresentam comportamentos distintos. Esta diferença entre as curvas indica que a variação dos valores de QP apresenta maior impacto em termos de qualidade do que no consumo de energia. O cenário deste trabalho inclui três principais aspectos (compressão, qualidade e consumo de energia), obter resultados positivos de acordo com um único alvo de eficiência é uma tarefa trivial. No entanto, julgar qual o parâmetro de quantização é mais adequado para cada projeto é complexo, pois esta decisão depende de como cada um destes aspectos interferem entre si. Por exemplo, nas aplicações que priorizam eficiência energética como produto final em suas soluções os valores mais altos de QP podem ser mais interessantes. A análise destes resultados de forma independente pode não ser a melhor abordagem, pois os três aspectos que envolvem este contexto são importantes e devem ser considerados e avaliados de forma conjunta.

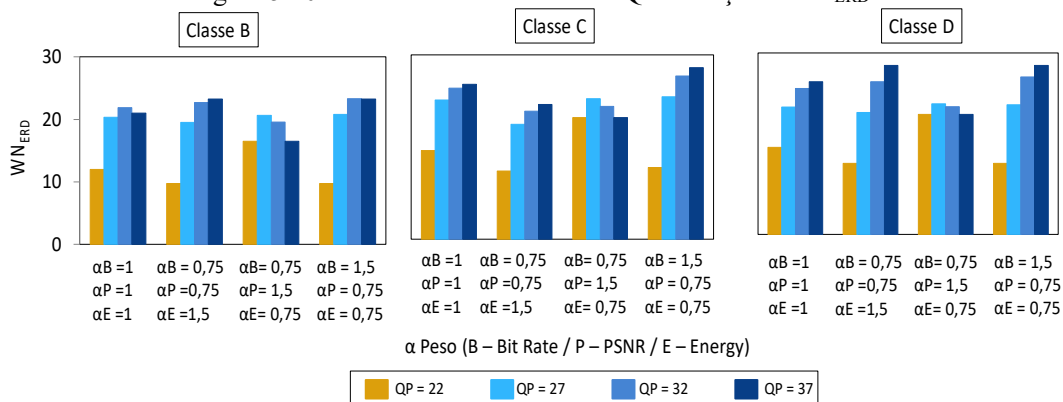
Com base neste desafio, a métrica  $WN_{ERD}$  combina estes três *eixos* e é proposta neste trabalho. O objetivo da  $WN_{ERD}$  é indicar o melhor valor de QP de cada aplicação, uma vez que o alvo de eficiência de cada codificação estiver definido. Para isto, diferentes pesos de PSNR, energia e *bit rate* são atribuídos. De modo a equalizar a magnitude de cada um dos alvos, os resultados obtidos nestas simulações foram normalizados para um mesmo intervalo (veja as Equações 5.6, 5.7 e 5.8). Neste trabalho, quatro configurações foram definidas: três delas favorecendo cada um dos alvos e uma delas considerando que os três possuem a mesma escala de prioridade, isto é, com o mesmo peso para todos. Os valores utilizados nesta avaliação são apresentados na Tabela 5.7.

Tabela 5.7 – Pesos atribuídos para cada configuração avaliada – Métrica  $WN_{ERD}$ .

Alvo / Eficiência	$\alpha_{Bit\ Rate}$	$\alpha_{PSNR}$	$\alpha_{Energia}$
Qualidade	0,75	1,5	0,75
Compressão	1,5	0,75	0,75
Energia	0,75	0,75	1,5
Balanceado	1	1	1

A Figura 5.10 apresenta os resultados obtidos com a métrica  $WN_{ERD}$  para as configurações definidas na Tabela 5.7, utilizando os quatro valores de QP (22, 27, 32 e 37) de acordo com as CTCs. As sequências selecionadas em cada classe foram as que apresentaram os maiores valores de TI. É importante salientar que, uma vez que os resultados são normalizados para um intervalo entre 1 e 10 e, a soma de todos os pesos é 3, o valor máximo da  $WN_{ERD}$  é 30.

Figura 5.10 – Análise de Parâmetro de Quantização –  $WN_{ERD}$ .



A primeira conclusão deste experimento é que nenhum dos resultados obtidos atingiram o valor máximo (30), o que significa que nenhum valor de QP capaz de maximizar os três alvos simultaneamente, mesmo quando todos eles são ponderados.

Avaliando a circunstância em que os alvos têm a mesma prioridade ( $\alpha_B = \alpha_P = \alpha_E = 1$ ), os melhores resultados obtidos apontam para o QP 32 para a classe B e o QP 37 para as classes C e D. Por sua vez, observando os resultados quando o maior peso é atribuído para o parâmetro de energia ( $\alpha_E = 1,5$ ) o QP 37 representa a melhor alternativa em todas as classes. Para aplicações que priorizam qualidade de vídeo ( $\alpha_P = 1,5$ ), estes resultados mostram que o QP 27 é mais adequado. Por fim, quando a codificação se concentra na compressão ( $\alpha_B = 1,5$ ), o QP ideal para este tipo de aplicação varia entre 32 e 37 entre as resoluções avaliadas.

Em geral, os valores de QP acima de 27 podem ser vistos como favoráveis, porque 32 e 37 apresentam os melhores resultados na maioria dos testes realizados. De acordo com a Figura 5.10, pode-se perceber uma pequena diferença entre estes dois valores de QP, tanto na análise que prioriza a qualidade, quanto na análise com foco em compressão.

Outra observação importante deste estudo é que os resultados extraídos com o QP 22 não apontaram este parâmetro como melhor a alternativa independente da classe ou do peso da configuração avaliado. Além disso, de acordo com a métrica  $WN_{ERD}$ , os valores absolutos obtidos com QP 22 apresentam uma diferença de até  $2,38x$  quando comparado com os demais parâmetros de quantização avaliados. É importante salientar que, estes resultados estão baseados na atribuição de pesos para um dos alvos (veja 5.7) podendo alcançar até  $2,38x$ . É que traduzem esta análise, onde os valores de QP utilizados e os pesos para cada um dos eixos principais foram especificados. Resultados distintos podem ser obtidos quando este cenário de simulação for modificado.

Finalizando esta investigação e sabendo da importância do parâmetro de quantização neste cenário, as três metas de eficiência (Qualidade, Compressão e Consumo de Energia) foram consideradas e discutidas. O valor de QP a ser utilizado durante o processo de codificação deve ser cuidadosamente estudado de acordo com a aplicação e sua respectiva prioridade. Diante desta dificuldade de avaliação, a métrica  $WN_{ERD}$  pode ser útil, uma vez que o problema se concentra em decidir o alvo principal e, na sequência, atribuir um maior peso para este aspecto.

### 5.3.3 Aspectos Importantes da Avaliação do Consumo Energético do Processamento do Padrão HEVC

Este capítulo apresentou uma análise quantitativa do consumo de energia do padrão HEVC avaliando configurações diversas da codificação de vídeo. As medidas foram extraídas através de uma arquitetura *x86* com a plataforma proposta pela Intel denominada RAPL. O comportamento da Estimação de Movimento, taxas de compressão e distorção foram avaliados em detalhes para as duas estruturas temporais de codificação presentes no HM: *Low Delay* e *Random Access*.

Além disso, esta investigação propôs mais duas métricas de modo a auxiliar nas avaliações associando qualidade (PSNR), compressão (*bit rate*) e consumo de energia. As duas métricas foram ERR e  $WN_{\text{ERD}}$ , além da *BD-Energy* proposta na análise apresentada no capítulo anterior. A métrica ERR, quantifica o custo energético que é necessário para atingir um ganho de 1% em eficiência de codificação (*BD-Rate*). A comparação entre o impacto dos valores de QP é realizada através da métrica  $WN_{\text{ERD}}$ , a qual é parametrizada para viabilizar a combinação dos três principais aspectos deste cenário, através valores simples atribuídos de acordo com o objetivo da aplicação. A ponderação dos fatores envolvidos no cálculo da  $WN_{\text{ERD}}$  é fornecida de forma simples e intuitiva de modo a encontrar o parâmetro de quantização mais favorável para diferentes metas de otimizações possíveis.

A análise da variação dos tamanhos da área de busca levou a conclusão de que, quando o algoritmo rápido *TZ-Search* é utilizado no módulo referente à Estimação de Movimento, dimensões maiores que 32 fornecem pequenos ganhos de compressão quando comparado com o custo energético que o aumento deste parâmetro representa. Esta observação é ainda mais consistente quando os resultados extraídos com a métrica ERR mostram que o aumento mínimo do consumo de energia para atingir 1% de ganho em termos de *BD-Rate* foi de 10%, e, além disto, este preço pode atingir um incremento de até *62,6x*.

Os dados avaliados nas métricas *BD-Rate*, *BD-Energy* e ERR envolvem a interpolação dos quatro parâmetros de quantização, de acordo com as CTCs. Para fornecer uma análise detalhada do impacto de cada um destes parâmetros no comportamento da quantificação a métrica  $WN_{\text{ERD}}$  foi proposta e utilizada. Esta análise mostra que o valor de QP é muito importante no processo de codificação, impactando diretamente na taxa de compressão, qualidade e consumo de energia final. Uma vez que diversas análises de prioridades foram realizadas, os resultados extraídos e

modelados denotam de forma quantificada que o parâmetro de quantização mais adequado é altamente dependente do alvo de otimização da aplicação. Um aspecto importante notado foi que, de acordo com a métrica  $WN_{ERD}$ , foi que o QP 22 não foi classificado como boa alternativa, pois não apontou bons resultados em nenhum dos testes e cenários avaliados. Os parâmetros de quantização mais favoráveis nesta análise, em diferentes configurações de prioridade e resoluções, indicam que o QP permaneça entre 32 e 37.

## 6 RESULTADOS DE CONSUMO DE ENERGIA DO CODIFICADOR HEVC NA MEMÓRIA CACHE

Este capítulo mostra os resultados através do módulo II (veja Figura 4.1) que constitui a metodologia proposta neste trabalho, cujo *framework* de desenvolvimento é apresentado Seção 4.2. Esta metodologia consiste em realizar a estimativa do consumo de energia do codificador HEVC na memória cache. Uma descrição do conjunto de experimentos e as condições de testes adotadas são apresentadas. Os resultados são discutidos em termos de consumo de energia considerando eficiência de codificação, qualidade e taxa de compressão. Primeiramente, é realizada uma análise dos diferentes parâmetros relacionados à hierarquia de memória cache com ênfase no consumo de energia. Além disso, o comportamento do HEVC na cache é investigado avaliando as principais funcionalidades e parâmetros da codificação.

### 6.1 O CONJUNTO DE EXPERIMENTOS

A plataforma utilizada para execução das simulações é apresentada na Tabela 5.1. Cada núcleo de processamento (do inglês, *core*) foi fixado para operar com um único fluxo de execução a fim de garantir que os resultados do primeiro nível de cache não fossem comprometidos.

#### 6.1.1 Memória Cache

O cenário de experimentos adotados para analisar o comportamento do HEVC na memória cache considera características de processadores convencionais. A Tabela 6.1 lista os processadores mais tradicionais atualmente destacando as especificações de memória dos mesmos.

A Tabela 6.1 apresenta diferentes modelos e fabricantes de processadores amplamente utilizados em dispositivos digitais focando em suas especificações de memória cache. Diversas configurações são adotadas nestes processadores de acordo com o cenário os quais foram projetados, considerando termos de dissipação de potência e desempenho.



Tabela 6.1 – Características da Memória Cache de Processadores Convencionais.

Processador	Modelo	#Cores	Primeiro Nível de Cache		Último Nível de Cache		Largura da Linha
			Tam.	Assoc.	Tam.	Assoc.	
<i>Cortex</i>	A9	4	16KB – 64KB	4 – way	128KB – 8MB	-	64 bytes
	A15	4	32KB	2 – way	512 KB – 4MB	-	
	A53	4	8KB – 64KB	4 – way	128KB – 2 MB	16 – way	
	A72	4	32KB	2 – way	512 KB – 4MB	-	
<i>Atom</i>	230	1	24KB	6 – way	512 KB	8 – way	
	X7	4	24KB	6 – way	1 MB	16 – way	
<i>Core i3</i>	4130	2	32KB	8 – way	3 MB	12 – way	
	390M	2	32 KB	4 – way	3 MB	12 – way	
<i>Core i5</i>	655K	4	32KB	8 – way	6 MB	16 – way	
	2540M	2	32KB	8 – way	3 MB	12 – way	
<i>Core i7</i>	970	6	32KB	8 – way	12 MB	16 – way	
	3720QM	4	32KB	8 – way	6 MB	12 – way	
<i>Xeon</i>	Phi – 7120X	61	32KB	8 – way	30 MB	-	
	E7 – 4870	10	32KB	8 – way	30 MB	24 – way	

Neste contexto, o conjunto de experimentos utilizado neste trabalho reúne as combinações das hierarquias de memória cache de acordo com as características presentes na Tabela 6.1 e trabalhos relacionados. Estas especificações de cache serão avaliadas nas análises e estão resumidas na Tabela 6.2.

Tabela 6.2 – Configurações de Memória Cache Avaliadas.

<b>Níveis</b>	<b>L1C (Primeiro Nível de Cache)</b>	<b>LLC (Último Nível de Cache)</b>
Capacidade	8, 16, 32 and 64 (KB)	8, 16 and 32 (MB)
Associatividade	1,4 e 8-way	1, 4, 8 e 16-way
Palavra	32 e 64-bits	
#Bancos	1, 2 e 4	

É possível perceber que 288 configurações de memória cache diferentes foram consideradas de modo a combinar todas as variações de parâmetros listados na tabela acima. É importante ressaltar que o número de bancos em cada configuração de memória foi avaliado. Este parâmetro foi variado em 1, 2 e 4 onde a especificação que apresentou o menor gasto energético por acesso foi considerado.

Para o perfilamento da memória cache, a ferramenta *Cachegrind* versão 3.7 foi utilizada de modo a obter todos os dados relacionados a este paradigma, como: acessos à hierarquia, número de acertos, penalidades e referências. As estimativas de consumo de energia quantificadas por acesso e dados relacionados à área do circuito de cada memória foram extraídas da ferramenta *Cacti* versão 6.5 considerando a tecnologia CMOS 32nm.

### 6.1.2 Codificação de Vídeo

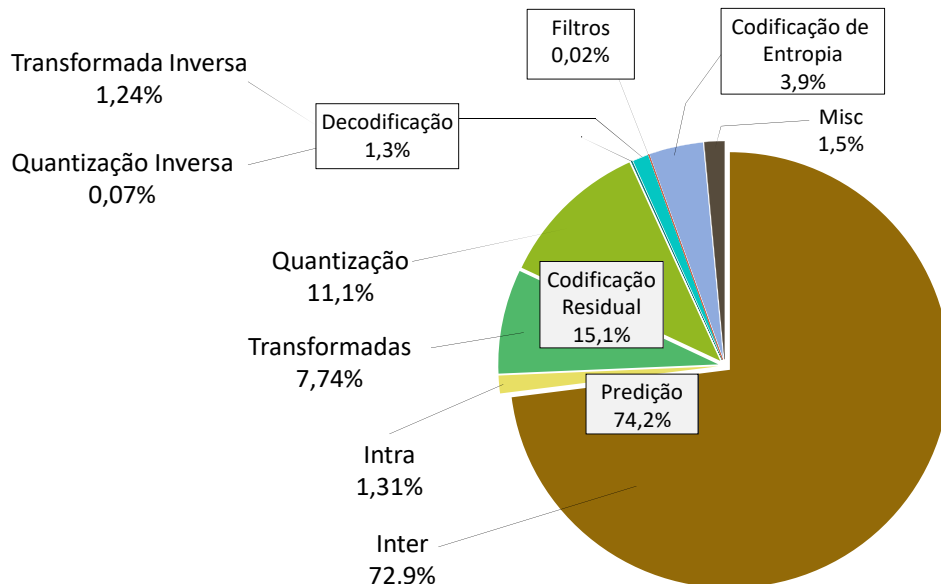
A implementação em *software* do HEVC HM versão 16.2 foi utilizada para simular o padrão com base no perfil *Main*. As sequências de vídeo e resoluções avaliadas nestes experimentos estão listadas na Tabela 6.3 as quais estão definidas nas CTCs.

Tabela 6.3 – Sequências de Vídeo e Classes Avaliadas na aplicação da MEP-HEVC.

Classe	Resolução	Sequências	#GOP
A	2560×1600	<i>PeopleOnStreet</i> <i>Traffic</i>	3
B	1920×1080	<i>BasketballDrive</i> <i>Cactus</i>	3
C	832×480	<i>BasketballDrill</i> <i>PartyScene</i> <i>RaceHorses</i> <i>BQMall</i>	3
D	416×240	<i>BlowingBubbles</i> <i>BasketballPass</i>	3

O padrão HEVC é composto de diferentes módulos no processo de codificação/decodificação de vídeo (veja Capítulo 2.4). Trabalhos relacionados mostram que cada uma destas etapas é responsável pela eficiência de codificação resultante do HEVC, assim como, seus respectivos esforços computacionais. Avaliando todas as combinações de parâmetros possíveis de cada uma das ferramentas inerentes a norma do padrão, um elevado número de dados seria processado de forma desnecessária. Neste contexto, uma exploração preliminar é apresentada neste trabalho com o objetivo de identificar as ferramentas mais relevantes através de diversas configurações de codificação de vídeo. Esta análise é realizada em termos de acesso à hierarquia a memória cache. A Figura 6.1 mostra o percentual total de acesso à memória cache realizado por cada módulo do padrão HEVC.

Figura 6.1 – Percentual de Acesso à Memória Cache por módulo da Codificação de Vídeo baseada no Padrão HEVC.



A Figura 6.1 revela que os módulos de Codificação Residual (15,1%) e Predição (74,25%) representam os maiores percentuais de acesso à memória cache dentre os demais, totalizando quase 90%.

O módulo referente à Codificação Residual é composto pelos estágios de Quantização e Transformadas. As operações relacionadas aos cálculos da quantização refletem o maior percentual entre eles, requisitando 1,6 vezes mais a hierarquia de memória cache quando comparado com a etapa de Transformadas. O outro módulo em destaque desta análise é a Predição a qual é formada pelos modos de predição *Inter* e *Intra* Quadros. Este estágio representa o maior esforço computacional de todo o padrão HEVC, pois é constituído da ferramenta de Estimção de Movimento quando da codificação da predição *Inter* Quadros. O acesso a hierarquia de memória deste modo de predição é 23x mais intenso quando comparado com a predição *Intra*.

Além disso, na Figura 6.1 pode ser observado o percentual Misc/Predição também faz parte do módulo de Predição. Nesta análise, este percentual reflete a intersecção dos acessos à memória cache entre os dois modos de predição possíveis, *Inter* e *Intra*. Este comportamento comum representa técnicas e métodos essenciais para a execução destes dois estágios, por exemplo, SAD (do inglês, *Sum of Absolute Differences*), SATD (do inglês, *Sum of Absolute Transformed Differences*) entre outros. Assim, inicialmente estas operações não viabilizam um perfilamento independente com relação aos acessos reportados na memória cache. Portanto,

sabendo que a Estimção de Movimento representa um papel significativo no processo de codificação de vídeo e que requer elevado esforço computacional é esperado que a etapa de *Inter* predição neste espaço de percentual comum represente mais acessos à memória do que a predição *Intra*.

A literatura reporta uma tendência de comportamento similar ao apresentado na Figura 6.1, onde os autores em (VANNE, 2012) mostram que 85% do tempo total de codificação são gastos nos módulos de *Inter* predição e Codificação Residual. Neste contexto, os parâmetros relacionados com estas ferramentas de codificação são mais suscetíveis a ter um maior impacto na memória cache, principalmente no que diz respeito ao consumo de energia. Por esta razão, uma análise avaliando estes parâmetros com a relação aos seus respectivos gastos energéticos e eficiência de codificação é apresentada. A variação destes parâmetros representa diversas configurações diferentes, as quais estão listadas na Tabela 6.4.

Tabela 6.4 – Configurações de Codificação de Vídeo utilizadas para avaliar o consumo de energia da memória cache.

	AB	QR	F <sub>ME</sub>	BP <sub>AB</sub>	CU <sub>D</sub>	RDOQ	RDOQ <sub>TS</sub>	H <sub>ME</sub>	F <sub>EN</sub>	FD <sub>M</sub>
c0*	32	4	2	4	4	1	1	1	1	1
c1	<b>64</b>	4	2	4	4	1	1	1	1	1
c2	<b>16</b>	4	2	4	4	1	1	1	1	1
c3	<b>1</b>	4	2	4	4	1	1	1	1	1
c4	32	<b>3</b>	2	4	4	1	1	1	1	1
c5	32	<b>2</b>	2	4	4	1	1	1	1	1
c6	32	<b>1</b>	2	4	4	1	1	1	1	1
c7	32	4	<b>1</b>	4	4	1	1	1	1	1
c8	32	4	<b>0</b>	4	4	1	1	1	1	1
c9	32	4	2	<b>2</b>	4	1	1	1	1	1
c10	32	4	2	<b>1</b>	4	1	1	1	1	1
c11	32	4	2	<b>0</b>	4	1	1	1	1	1
c12	32	4	2	4	<b>3</b>	1	1	1	1	1
c13	32	4	2	4	<b>2</b>	1	1	1	1	1
c14	32	4	2	4	<b>1</b>	1	1	1	1	1
c15	32	4	2	4	4	<b>0</b>	1	1	1	1
c16	32	4	2	4	4	1	<b>0</b>	1	1	1
c17	32	4	2	4	4	<b>0</b>	<b>0</b>	1	1	1
c18	32	4	2	4	4	1	1	<b>0</b>	1	1
c19	32	4	2	4	4	1	1	0	<b>0</b>	1
c20	32	4	2	4	4	1	1	0	0	<b>0</b>

\* Configuração Padrão/Referência

De acordo com a Tabela 6.4, a configuração *c0* representa a configuração de referência adotada para avaliação das demais configurações. Os parâmetros utilizados nesta configuração

$c0$  são baseados na configuração padrão do codificador HM versão 16.2. As demais configurações ( $c1 - c20$ ) foram definidas a partir de variações dos parâmetros que constituem  $c0$ , totalizando 20 configurações. Em cada uma das especificações, um único parâmetro é alterado o qual é destacado em cada linha da Tabela 6.4. As descrições destas ferramentas são descritas abaixo:

- Área de Busca (AB): define o tamanho da área (em *pixels*) a qual a etapa de Estimação de Movimento (ME) realizará buscas pelos melhores casamentos. A variação deste parâmetro afeta diretamente no esforço computacional da ME, como já mencionado anteriormente. Além disso, é importante salientar que algoritmos rápidos deste contexto utilizam esta dimensão para limitar o espaço de busca, fazendo deste limitante um de seus critérios para condição de parada.
- Número de Quadros de Referência (#QR): por padrão, a implementação do HEVC HM executa a etapa de ME utilizando quatro quadros de referência. Para esta tese, este parâmetro foi introduzido no *software* com o objetivo de permitir a redução deste número.
- Estimação de Movimento Fracionária (do inglês, *Fractional Motion Estimation - F<sub>ME</sub>*): A Estimação de Movimento Fracionária é uma ferramenta importante que permite que os vetores de movimento tenham maior precisão a partir dos pixels inteiros. Novas posições são geradas através de interpolações, viabilizando as precisões de meio *pixel* e um quarto de *pixel*. Assim sendo, o custo computacional desta ferramenta é elevado e, por esta razão, a parametrização deste parâmetro foi inserida no HM nesta tese. Os valores possíveis são: 0 indica que a precisão fracionária está desabilitada, 1 aponta que somente a precisão de meio *pixel* é utilizada e, por sua vez, 2 se refere ao valor padrão onde as duas precisões são realizadas durante o processo de execução da ME.
- Área de Busca com Bi-Predição (BP<sub>AB</sub>): este é um dos parâmetros que também contribuem com a acurácia da Estimação de Movimento, onde esta ferramenta define o refinamento da Bi-Predição.
- Profundidade Máxima da Partição de CU (CU<sub>D</sub>): este parâmetro foi inserido no HM nesta tese e controla a profundidade máxima da árvore da CTU durante o modo de decisão. Esta especificação varia entre os valores 1 e 4, os quais se referem aos níveis máximos da árvore permitidos. Ambos os módulos destacados neste trabalho, tanto

a *inter-predição*, quanto transformadas, são afetados diretamente por este parâmetro.

- *Rate Distortion Optimized Quantization* (RDOQ): sabendo que existem muitas combinações possíveis para codificação de uma CTU, a decisão da melhor alternativa é habilitada ou desabilitada por este parâmetro.
- *Rate Distortion Optimized Quantization for Transform skip* (RDOQ<sub>TS</sub>): similar ao RDOQ, mas envolve a quantização das decisões com relação às transformadas. O elevado número de operações realizadas neste módulo é diretamente afetado por este parâmetro.
- *Hadamard ME* ( $H_{ME}$ ): habilita o SATD (do inglês, *Sum of Absolute Transformed Differences*) como critério de similaridade durante a busca pelos melhores casamentos realizados na Estimação de Movimento fracionária. Quando este parâmetro está desabilitado, o SATD é substituído pelo critério padrão SAD (do inglês, *Sum of Absolute Differences*).
- Decisão de Codificação Rápida (do inglês, *Fast Encoder Decision* –  $F_{EN}$ ): este parâmetro quando habilitado significa que decisões rápidas durante o processo de codificação serão adotadas no módulo de *inter-predição*.
- Decisão Rápida para Custo de Distorção (do inglês, *Fast Decision for Merge RD Cost* –  $FD_M$ ): permite que as decisões relacionadas ao modo Merge de codificação na *inter-predição* sejam rápidas.

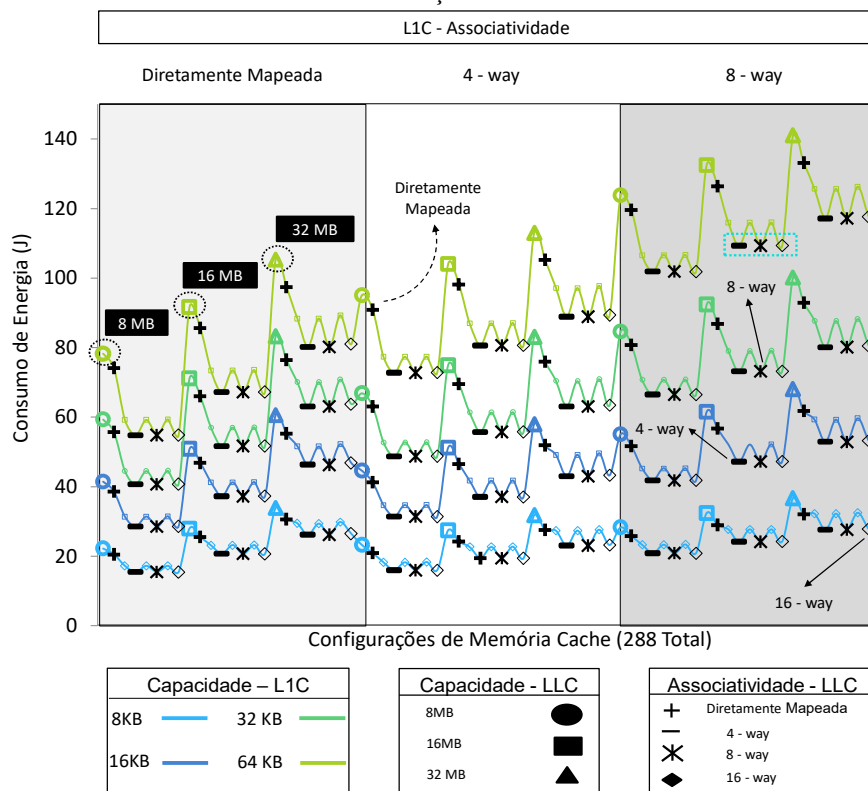
## 6.2 DEFININDO UM CONJUNTO DE CONFIGURAÇÕES DE MEMÓRIAS CACHE

O ambiente de experimentos considerado nas análises com enfoque em memória cache é amplo contando com 288 especificações diferentes (veja Tabela 6.2). Este fator cresce quando somado ao ambiente de codificação de vídeo considerado neste trabalho (veja Tabela 6.3 e 6.4). Para simulação de todas as sequências de vídeo com todas as combinações de especificações de memória, o total de execuções realizadas é de mais de 290 mil. Além deste aspecto numérico, o HM requer um esforço computacional significativo, em especial, quando resoluções maiores são analisadas. Estes custos são ainda mais impactantes quando ferramentas de perfilamentos de memória são utilizadas nas medições, como por exemplo, a ferramenta *CacheGrind*.

Neste cenário, o primeiro objetivo deste trabalho é reduzir este ambiente de experimentos através de uma análise extensiva do comportamento da codificação de vídeo na memória cache. As seleções de configurações de memórias caches ideais para a codificação de vídeo são realizadas para compor um conjunto menor de especificações da hierarquia.

A primeira etapa desta análise, conta com uma customização de uma cena de vídeo que consiste em explorar a variabilidade e contexto do conteúdo focando em garantir uma sequência de entrada adequada. Uma nova sequência de vídeo foi gerada e é composta por um GOP (4 quadros) de cada cena que compõe a classe C (veja Tabela 6.3). A escolha destes GOPs foi realizada de forma subjetiva na tentativa de considerar os trechos mais movimentados dos vídeos. Desta forma, esta sequência conta com 13 quadros (12 quadros inter e um intra) com resolução  $832 \times 480$ . A Figura 6.2 mostra os resultados obtidos com todas as especificações de memória cache considerando esta nova sequência de vídeo como entrada do processo de codificação.

Figura 6.2 – Consumo de Energia de 288 configurações de Memória Cache: Variabilidade da Codificação de Vídeo.



Os resultados obtidos nesta análise estão plotados na Figura 6.2 onde as 288 configurações de memória cache são representadas pelo eixo x e o consumo de energia estimado com a



metodologia de cada uma delas concentra-se no *eixo y*. A organização desta quantidade de informações foi realizada, primeiramente, com base na variação da capacidade do primeiro nível da hierarquia (L1C): 8KB (azul claro), 16KB (azul escuro), 32 KB (verde escuro) e 64KB (verde claro). Os pontos estão agrupados de acordo com a associatividade em L1C a partir de três parâmetros: Diretamente Mapeado (fundo cinza claro), 4-way (fundo branco) e 8-way (fundo cinza escuro). Por sua vez, as variações do último nível de cache (LLC) em termos de capacidade são destacadas com: 8MB (ponto circular), 16MB (ponto quadrado) e 32 MB (ponto retangular). As associatividades de LLC também contam com três possíveis variações, onde os pontos que representam mapeamento direto são marcados com o símbolo de soma, 4-way com o símbolo de subtração, 8-way com símbolo de multiplicação e 16-way com símbolo em forma de diamante. Note que, pontos próximos e intermediários não foram identificados representam a variação do parâmetro referente à largura da palavra avaliada, as quais podem ser 32 e 64 bytes.

A primeira observação desta análise é que a hierarquia da memória cache impacta diretamente no consumo de energia desta aplicação. O ponto de menor consumo de energia ( $15,46 J$ ) difere consideravelmente do maior ( $40,88 J$ ), onde um fator de  $2,7x$  é encontrado. As especificações que representam os consumos mais elevados (veja os picos ilustrados na Figura 6.2) são aquelas que contêm o mapeamento direto dos dados no LLC, indicando que este tipo de configuração de cache não é adequado para codificação de vídeo. Os parâmetros que representam os impactos de consumo de energia mais significativos são: Capacidade e Associatividade de L1C e a capacidade de LLC. Desta forma, este estudo inicial é essencial para que projetistas avaliem o compromisso destes aspectos de memória cache em termos de eficiência energética para codificação de vídeo.

No que diz respeito à associatividade de LLC, não é perceptível que o consumo de energia escala de acordo com o incremento deste parâmetro. O maior valor obtido se refere ao mapeamento direto (veja os vales ilustrados na Figura 6.2), os demais parâmetros desta abordagem (4, 8, 16-way – LLC) nesta avaliação não representam diferenças significativas entre eles em termos de consumo de energia absoluto.

Outra análise importante é que o menor consumo de energia não é aquele que considera a especificação de memória cache mais enxuta, isto é, com a menor capacidade e associatividade. Pontos intermediários entre as variações realizadas podem ser observados com baixo custo energético. Por esta razão, cada um destes aspectos será avaliado de forma mais detalhada nas próximas seções.

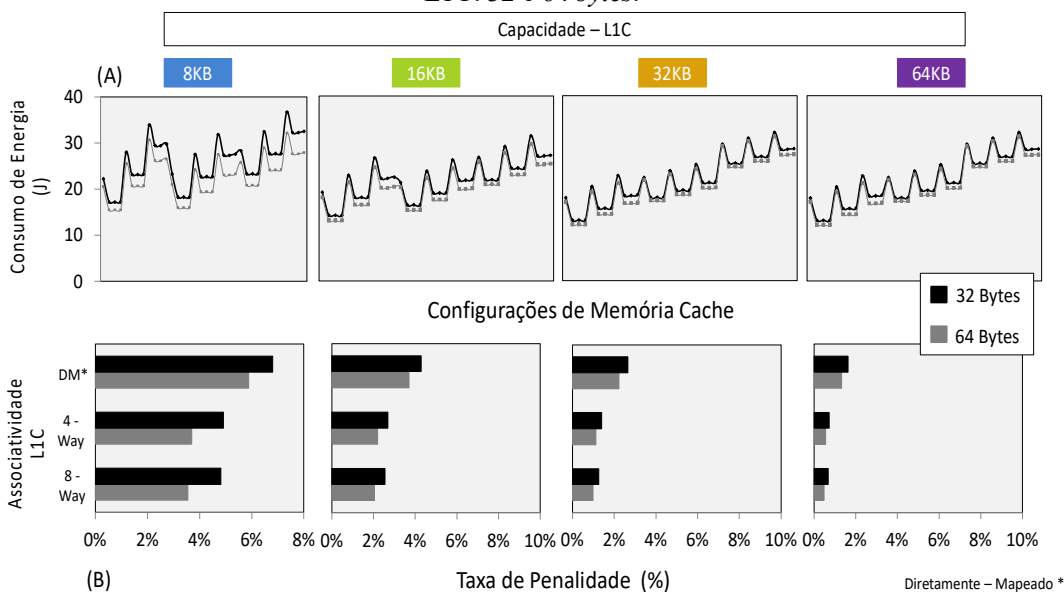
### 6.2.1 Análise da Largura da Linha

Analisando o ambiente de experimentos utilizado neste trabalho, foi observado que o primeiro nível da hierarquia da memória cache representa 97% dos acessos realizados pela aplicação, em média. Por esta razão, o primeiro parâmetro avaliado nesta seção, a largura da linha, considera o L1C como prioridade.

#### 6.2.1.1 Primeiro Nível de Memória Cache

A Figura 6.3 apresenta uma comparação entre as duas larguras da linha da memória cache avaliadas: 32 e 64 bytes. Os resultados referentes ao consumo de energia de cada avaliação são apresentados nos gráficos acima (A) e, o comportamento deste parâmetro com relação à taxa de penalidade atingida é apresentado na parte inferior da Figura 6.3 (B).

Figura 6.3 – Consumo de Energia e Taxa de Penalidade – Avaliação da Largura da Linha em L1C: 32 e 64 bytes.



A comparação da largura da linha em termos de consumo de energia (*eixo y*) em L1C é apresentada na Figura 6.3 (A). Esta análise é realizada com base na variação da capacidade deste nível e conjuntos de associatividade, totalizando 144 especificações de memória cache

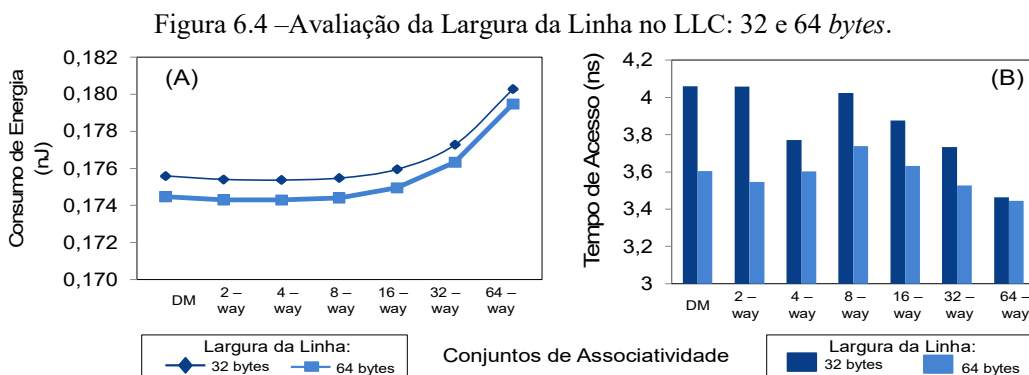
(*eixo x*). De acordo com os gráficos ilustrados, pode ser observado que a linha mais ampla (64 *bytes*) atinge os melhores resultados em todos os casos avaliados, indicando um menor custo energético apesar dos custos de *hardware* inerentes a esta característica. A utilização deste parâmetro neste experimento apresenta uma economia de consumo de energia de até 16% quando comparada com uma largura de 32 *bytes* no primeiro nível da hierarquia.

Os gráficos apresentados na Figura 6.3 (B) ilustram o comparativo destes parâmetros com relação à eficiência da memória cache em termos de taxa de penalidades (*eixo x*). Diferentes conjuntos de associatividades (*eixo y*) são avaliados neste experimento de acordo com a variação da capacidade em L1C. O comportamento observado é que a largura da linha da memória cache neste nível da hierarquia atinge as menores taxas de penalidades em todas as variações de especificações avaliadas.

Esta investigação aponta que a largura da linha da cache constituída de 64 *bytes* em L1C apresenta benefícios tanto em termos de consumo de energia quanto na eficiência da memória cache, alcançando ganhos de até 21% em média.

#### 6.2.1.2 Último Nível de Memória Cache

As avaliações de desempenho no último nível de cache com relação à largura da linha também foram realizadas. A Figura 6.4 ilustra o comparativo entre as duas larguras da linha da memória cache, 32 e 64 *bytes*, com foco no último nível da hierarquia (LLC). Esta investigação consiste em avaliar estes dois parâmetros variando diferentes conjuntos de associatividade, desde mapeamento direto até 64-way (*eixo x*). O custo energético de operações de escrita e os tempos de acesso para cada configuração são representados pelo *eixo y*, respectivamente. Os resultados de escrita são avaliados, pois a dinâmica desta operação contabiliza que o procedimento de leitura foi previamente realizado. Os dados apresentados na Figura 6.4 foram extraídos através da ferramenta *Cacti* considerando 8MB na capacidade de LLC.



Na Figura 6.4 (A) o consumo energético da operação de escrita cresce de acordo com o incremento do conjunto de associatividade. Todas as configurações possíveis de memória cache inerentes ao ambiente de experimentos deste trabalho foram analisadas e, neste aspecto, apresentaram um comportamento semelhante entre si. A largura da linha com 64 bytes representa o menor consumo de energia, salvando em média 1% do gasto total.

O tempo de acesso de cada configuração de cada também foi investigado, cujos resultados são ilustrados na Figura 6.4 (B). Este gráfico mostra com nitidez que a linha da memória cache com 64 bytes de largura aponta para um menor tempo de acesso em todas as diferentes configurações de cache avaliadas. De acordo com esta exploração, a escolha deste parâmetro pode prover um tempo de acesso de até 20% menor, em média, quando comparado com a largura que considera 32 bytes. Outro aspecto relevante deste experimento é que os tempos de acessos resultantes não crescem conforme o aumento do valor do conjunto de associatividade. Este comportamento ocorre, pois para cada configuração de cache avaliada, o número de bancos ideal foi previamente investigado de modo a considerar o melhor caso resultante.

Desta forma, o tamanho da linha com 64 bytes mostrou-se mais promissor em ambos os níveis da hierarquia da memória cache avaliados. De acordo com a Tabela 6.2, esta especificação já poderia ser considerada a ideal, pois todas as memórias detalhadas nos processadores convencionais indicam a sua utilização. No entanto, estes processadores tratam de aplicações de propósito gerais, e a necessidade de avaliar esta característica na codificação de vídeo é necessária para que este parâmetro pudesse de fato ser descartado.

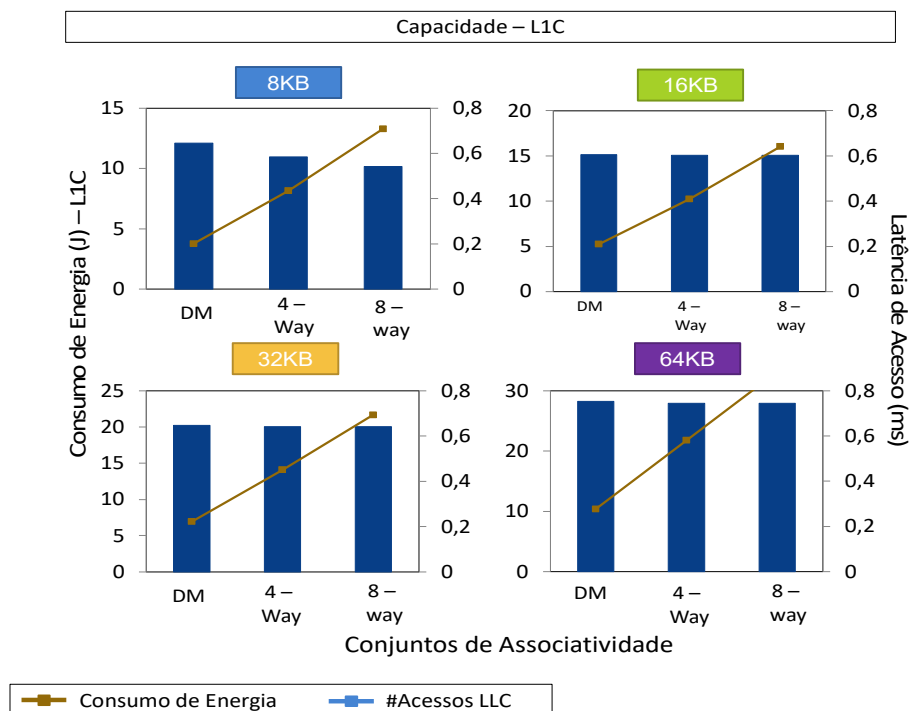
## 6.2.2 Análise de Associatividade

O segundo parâmetro de memória cache avaliado é o conjunto de mapeamento dos dados (também conhecido como associatividade, ou conjuntos de associativos). Tanto o mapeamento direto, quanto o mapeamento associativo serão analisados no primeiro e no último nível da hierarquia de cache. Como mencionado anteriormente, a primeira etapa desta caracterização da codificação HEVC busca reduzir o conjunto de configurações de cache que abrangem o ambiente experimental inicial avaliado.

### 6.2.2.1 Primeiro Nível de Memória Cache

Considerando diferentes capacidades de L1C (Tabela 6.2) avaliadas, o compromisso entre o consumo de energia e a latência de acesso que representa cada conjunto associativo é apresentado na Figura 6.5.

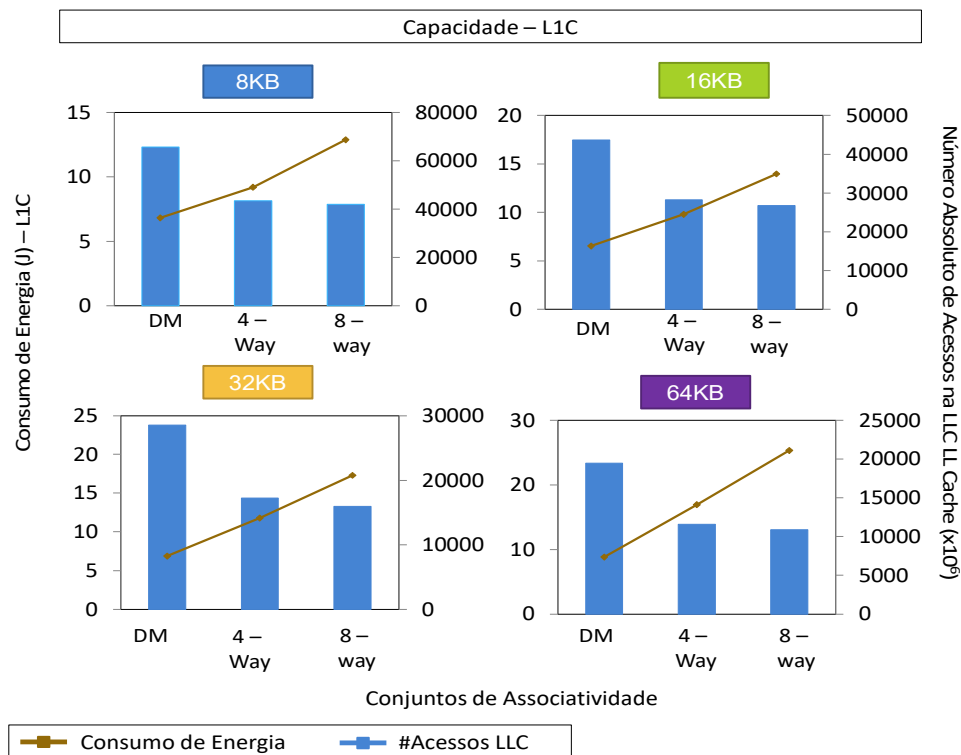
Figura 6.5 – Análise de Associatividade em L1C – Consumo de Energia. vs. Latência de Acesso.



Os resultados em termos de latência de acessos foram calculados com base na equação (4.6) do capítulo 4. Na Figura 6.5, a latência de acesso apresentou comportamento similar entre os conjuntos de associatividade avaliados. Por esta razão, a investigação do equilíbrio entre

consumo de energia e número de acessos que cada conjunto de associatividade reflete em LLC é apresentado na Figura 6.6 e será considerado no restante desta análise.

Figura 6.6 - Análise de Associatividade em L1C – Consumo de Energia vs. Número Absoluto de Acessos em LLC.



Os gráficos que constituem Figura 6.6 mostram a variação de parâmetros relacionados aos mapeamentos na memória cache no *eixo x* (diretamente mapeado – DM, 4-way e 8-way). Nos eixos *y* e *z*, respectivamente, concentram-se os resultados obtidos em termos de consumo de energia em L1C e o número absoluto de acessos realizados no último nível de cache (LLC) por cada parâmetro de associatividade avaliado. Além disso, esta análise aborda as quatro capacidades diferentes de L1C consideradas no ambiente de experimento deste trabalho: 8KB, 16KB, 32KB e 64KB.

Ressaltando que a estimativa do consumo de energia é calculada de acordo com a metodologia MEP-HEVC proposta neste trabalho, podemos observar na Figura 6.5 que quanto mais cresce o campo de mapeamento da memória, maior é o gasto energético obtido em todos os casos avaliados. Em média, a diferença encontrada a cada incremento deste parâmetro é de 35,2% e, nesta análise pode se verificar que o mapeamento direto indica ser a alternativa que economiza mais energia.

No entanto, esta avaliação considera apenas os resultados do primeiro nível de cache (L1C) e a análise do impacto deste parâmetro no último nível de cache é importante. Desta forma, o comportamento oposto do consumo de energia pode ser visualizado na Figura 6.5 através do eixo z, ou seja, quanto maior o parâmetro relacionado ao mapeamento dos dados na cache, menor é o número de acessos refletidos em LLC. A análise deste compromisso é interessante, pois o custo de cada acesso no último nível é significativamente maior quando comparado com L1C especialmente quando o mapeamento direto é utilizado. Em termos de consumo energético esta diferença é de  $16,47x$  por cada operação realizada (Leitura/Escrita) e,  $8,5x$  quando o tempo de acesso a cada nível é investigado.

Avaliando o compromisso apresentado, o parâmetro de associatividade 4-way é considerado o ideal, visto que, apresenta um consumo de energia intermediário e, ao mesmo tempo, impacta significativamente na redução de acessos realizados em LLC. Além disso, o trabalho reportado por (IRANPOUR, et al., 2006) também indica este parâmetro de associatividade como a melhor alternativa neste nível da hierarquia de memória cache.

#### 6.2.2.2 Último Nível de Memória Cache

O comportamento referente à variação da associatividade em LLC pode ser detectado na Figura 6.2. O mapeamento direto representa um maior consumo de energia quando comparado com os demais parâmetros associativos. Os picos indicados na Figura 6.2 ilustram esta diferença independente da capacidade de L1C considerada. Além disso, pode-se observar que o gasto energético dos conjuntos entre 4, 8 e 16-way não apresenta impactos significativos. No entanto, o trabalho proposto por (IRANPOUR, et al., 2006) afirma que um conjunto de associatividade maior que 8-way não provê melhorias neste cenário. Desta forma, um conjunto associativo entre 4 e 8-way é considerado o ideal a ser atribuído no último nível da hierarquia de memória cache.

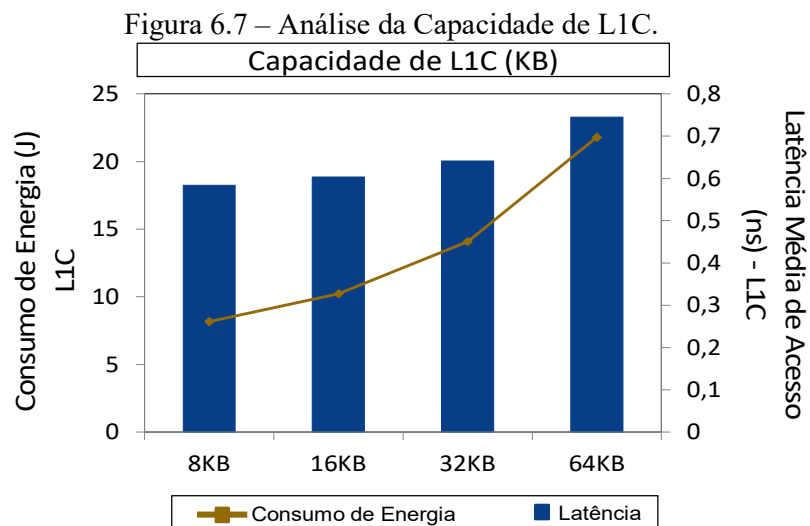
#### 6.2.3 Análise das Capacidades

Nas avaliações anteriores, o tamanho da linha e as associatividades ideais em ambos os níveis de memória cache foram discutidos. Nesta seção, as capacidades de hierarquia de cache

são avaliadas. É importante salientar que, a utilização da cache de forma otimizada, isto é, considerando os parâmetros energeticamente mais econômicos de acordo com a aplicação, pode representar uma redução significativa de ocorrência de penalidades e, conseqüentemente, uma melhor eficiência energética. Dentre os parâmetros que envolvem a hierarquia de cache, trabalhos reportados na literatura mostram que o parâmetro que representa o maior potencial na redução da energia consumida pela cache refere-se ao tamanho ideal dos níveis da hierarquia, especialmente, de L1C (ASADUZZAMAN, et al., 2013) (ALVES, 2014).

### 6.2.3.1 Primeiro Nível de Memória Cache

De acordo com a Tabela 6.2, a capacidade do primeiro nível da hierarquia de memória (L1C) cache varia em 8, 16, 32 e 64 KB. Desta forma, esta análise tem como objetivo indicar os tamanhos ideais de L1C com foco na codificação de vídeo HEVC. A Figura 6.7 apresenta a estimativa do consumo de energia (*eixo y*) para cada um destes parâmetros (*eixo x*). Além disso, este gráfico também ilustra a latência média de acesso (veja equação (4.8)) (*eixo z*) para uma das capacidades avaliadas em L1C.



Com base no gráfico apresentado na Figura 6.7, é possível verificar o impacto energético causado pelo aumento da capacidade de L1C. Um comportamento crescente pode ser observado, o qual pode atingir 2,67x de diferença na comparação entre o menor (8KB) e o maior (64KB) parâmetro e 27% entre os pontos intermediários (de 16KB para 32KB) avaliados.

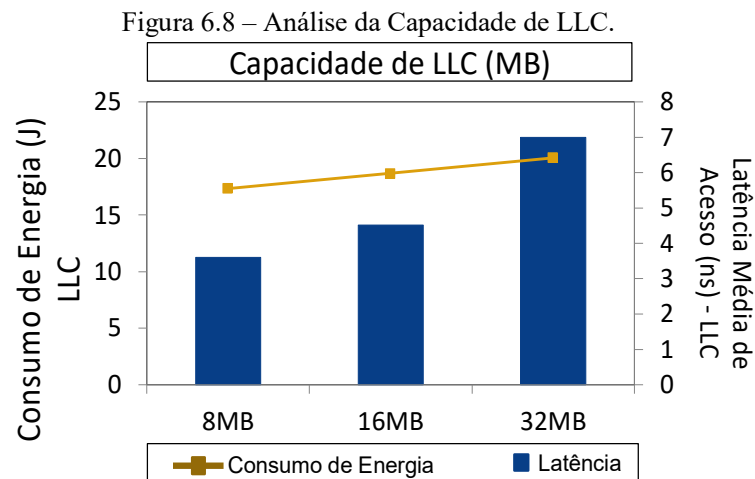


Por outro lado, esta investigação também avalia a latência de acesso que cada uma destas configurações representa. Esta estimativa também é proposta no modelo MEP-HEVC descrito neste trabalho, veja Capítulo 4.2. Os resultados deste cenário quantificam o custo que o aumento da capacidade influi em termos de latência. No entanto, o comportamento observado indica que este aspecto não cresce tão rapidamente quando comparado com a tendência avaliada de consumo de energia. Este fato ocorre porque, como mencionado anteriormente, a metodologia proposta já considera o melhor caso para todas as configurações de cache, em termos de tempo de acesso.

Na tentativa de destacar as melhores alternativas deste contexto, este trabalho infere que valores intermediários (de 16KB a 32KB) ao ambiente de experimento considerado, são interessantes. Uma vez que, uma capacidade pequena representa menor acesso ao próximo nível e que uma capacidade mais alta não causa tanto impacto em termos de energia e latência de acesso. Além disso, é importante salientar que esta decisão está de acordo com o cenário exposto pela literatura. O estudo realizado por (IRANPOUR, et al., 2006) afirma que 32KB em LLC trata-se de uma capacidade suficiente para que resultados satisfatórios sejam alcançados, incluindo codificação em tempo real. A partir desta observação, uma exploração a fim de avaliar o quanto estes parâmetros interferem em LLC foi realizada e, assim, tornar esta decisão ainda mais sólida. A estimativa proveniente da metodologia mostrou que 46% do consumo de energia são economizados em LLC na especificação com 32KB, quando comparado com a capacidade de 16KB.

#### 6.2.3.2 Último Nível de Memória Cache

Por fim, o último parâmetro considerando o último nível de cache é avaliado. A Figura 6.8 apresenta resultados organizados de forma análoga a Figura 6.7, analisando o compromisso entre o consumo de energia e a latência média de acesso de cada uma das capacidades de LLC consideradas.



Nos dados apresentados na Figura 6.8, podemos perceber o consumo de energia resultante deste experimento ilustra um crescimento mais lento, se comparado ao comportamento análogo observado no primeiro nível. Em contrapartida, o tempo médio para acessar o último nível de memória insere um peso significativo, onde a tendência reflete um fator crescente a cada capacidade de LLC avaliada neste trabalho. Este cenário ocorre devido ao custo de cada operação de leitura realizada na memória principal, o qual é devidamente contabilizado no modelo analítico proposto.

Avaliando o aumento no consumo de energia entre a utilização de 8MB e 32MB é de 13%. Diante do cenário obtido e avaliado, uma capacidade de LLC entre 8MB e 16MB é considerada uma boa alternativa de acordo com este trabalho e está dentro do escopo industrial atual (veja Tabela 6.1). Além disso, é importante ressaltar que as simulações que abrangem estes experimentos foram executadas no modo *single-thread* a fim de garantir uma maior precisão no perfilamento dos acessos dos dados.

A Tabela 6.5 apresenta o subconjunto de configurações de cache resultante desta primeira avaliação. É importante salientar que o conjunto de 288 configurações de cache foi reduzido para 4, reduzindo significativamente o cenário de avaliação.

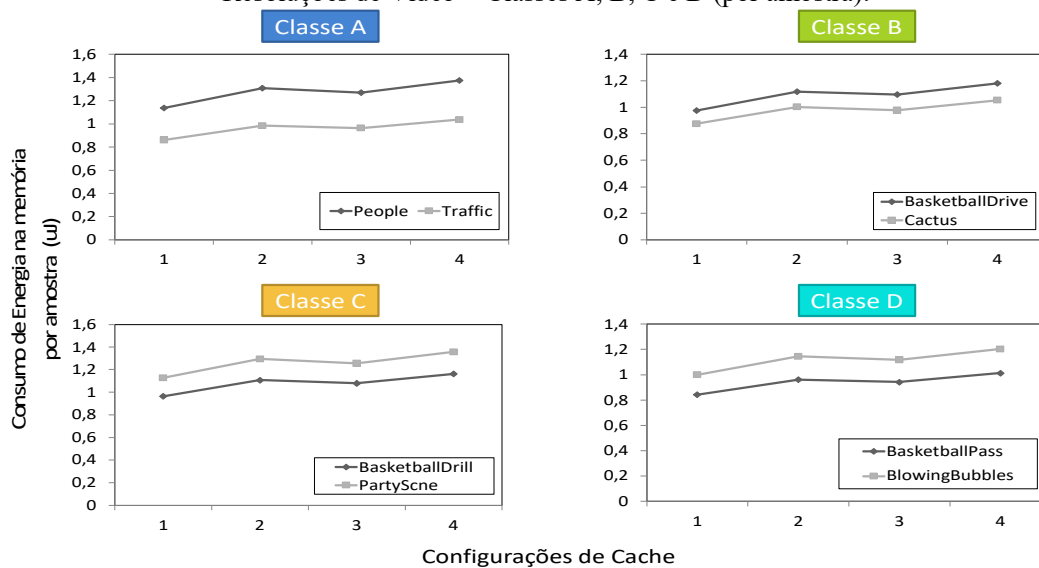
Tabela 6.5 – Subconjunto de Configurações de Memória Cache.

Níveis	L1C	LLC
Capacidade	16 e 32 KB	8 e 16 MB
Associatividade	4-way	
Largura da Linha	64 bytes	

#### 6.2.4 Análise das Resoluções de Vídeo

Esta seção consiste na análise do impacto energético do subconjunto de configurações de cache selecionado e detalhado no Tabela 6.5. As capacidades de ambos os níveis da hierarquia (L1C e LLC) são avaliados com relação ao consumo de energia na cache. A Figura 6.9 mostra o consumo de energia por amostra para duas sequências de vídeo de cada resolução.

Figura 6.9 – Consumo de Energia do Subconjunto de Configurações de Cache: Variabilidade de Resoluções de Vídeo - Classes A, B, C e D (por amostra).



	1	2	3	4
L1 Cache Level	16KB	16KB	32KB	32KB
LL Cache Level	8MB	16MB	8MB	16MB

Os resultados apresentados na Figura 6.9 mostram que o consumo de energia cresce de acordo com o aumento da resolução. Ainda que, um quadro com resolução *FullHD* (classe B) reduz o consumo de energia em 53% com relação à Classe A, os resultados apontam que um quadro com resolução *2560x1600 pixels* reflete um impacto energético de até 98% quando

comparado com a classe D. Avaliando o comportamento entre as sequências da mesma resolução, pode-se perceber uma diferença absoluta no consumo de energia, a qual pode até 35% (entre as sequências da classe A). Este aspecto indica que as características das sequências (como por exemplo, intensidade de movimento e textura) são fatores que refletem a demanda de energia necessária para codificar cada quadro de uma sequência.

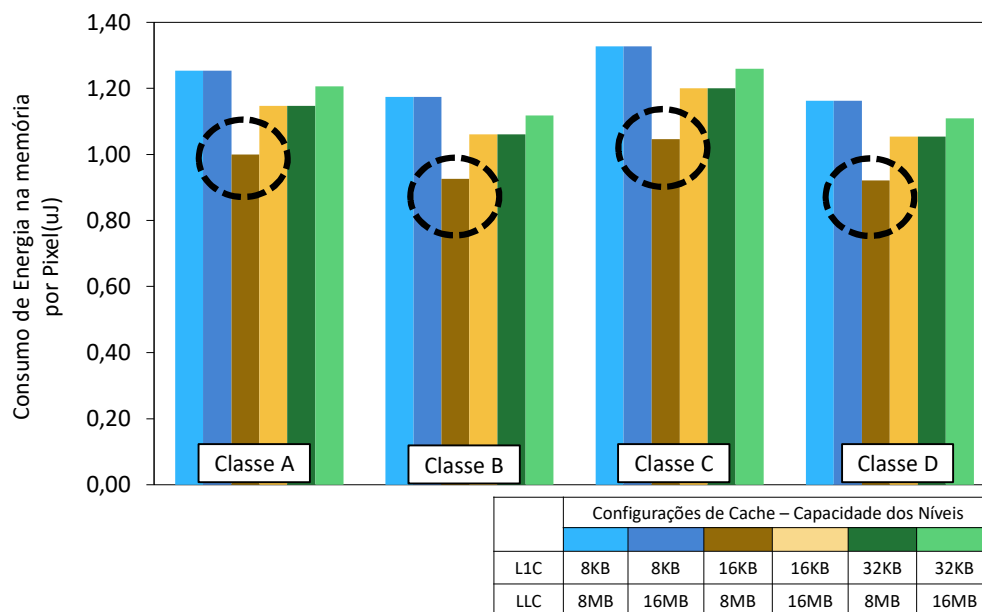
Por outro lado, avaliando a variação entre as configurações de memória cache, pode-se verificar que o comportamento é similar entre as classes. As configurações 2 e 4 indicam o maior consumo de energia pois representam os maiores tamanhos de LLC. Os impactos destas variações estão quantificados e listados na Tabela 6.6.

Tabela 6.6 - Impacto do Consumo de Energia com o aumento da resolução e capacidade de L1C e LLC.

Classes	L1C		LLC	
	16KB → 32KB		8MB → 16MB	
	Consumo de Energia	Taxa de Penalidades	Consumo de Energia	Taxa de Penalidades
A	+7.7%	-1.1%	+10%	-0.009%
B	+8.4%	-1.1%	+10%	-0.017%
C	+7.5%	-1.1%	+10%	-0.017%
D	+7.8%	-1.1%	+10%	0.032%
<b>Média</b>	<b>+7.8%</b>	<b>-1.1%</b>	<b>+10%</b>	<b>-0.037%</b>

A Tabela 6.6 mostra o impacto do consumo de energia que o aumento da capacidade em ambos os níveis da hierarquia reflete em cada resolução de vídeo. Os resultados reportam que dobrar a capacidade do primeiro nível é menos custoso do que aumentar o tamanho de LLC. No entanto, as taxas de penalidades resultantes do aumento do tamanho de L1C são mais expressivas quando comparado com os percentuais referentes ao último nível de cache. Contudo, pode-se verificar que uma tendência semelhante entre estas configurações de cache para todas as resoluções de vídeo: o incremento no consumo de energia de acordo com o aumento dos tamanhos de L1C e LLC. Isto demonstra que, 16KB e 8MB, possivelmente, são os parâmetros referentes a capacidade dos níveis da hierarquia mais econômicos energeticamente para codificação HEVC. No entanto, é intuitivo concluir que se as capacidades dos níveis forem ainda mais reduzidas as estimativas de consumo de energia podem ser ainda menores. Por esta razão, foram inseridos resultados referentes ao tamanho de L1C com 8KB. Esta análise é ilustrada na Figura 6.10 onde o consumo de energia por amostra é considerado.

Figura 6.10 – Consumo de Energia do Subconjunto de Configurações de Cache: Variabilidade de Resoluções de Vídeo - Classes A, B, C e D (por amostra).



Os resultados mostram que diminuir a capacidade de L1C (8KB) contribui para o aumento do consumo de energia. Isto está relacionado com o fato de que, apesar de caches menores demandarem menos consumo de energia por operação, as taxas de penalidades tendem a aumentar. Desta forma, a economia de energia salva pela utilização de uma cache L1 de menor capacidade seja amortizada pelo incremento das ocorrências de penalidades e, assim, afetando o consumo total de energia. Este aspecto demonstra que a extensa análise realizada nas seções anteriores foi muito útil para selecionar os parâmetros ideais que otimizam o consumo de energia no cache para a codificação HEVC. Os resultados apontam para a mesma configuração independentemente da resolução, portanto, esta será a única configuração de cache considerada nas demais discussões desta tese. Suas especificações listadas na Tabela 6.7.

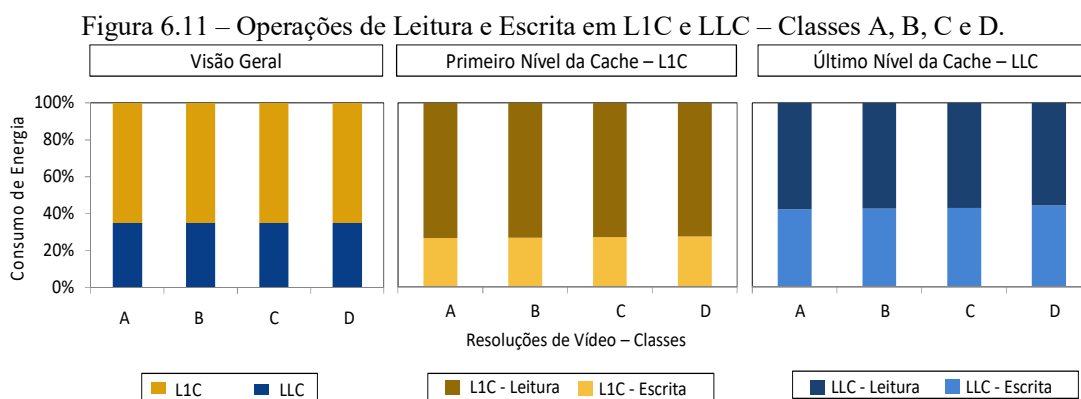
Tabela 6.7 – Configuração Ideal de Cache para Codificação HEVC.

Níveis	L1C	LLC
Capacidade	16 e 32 KB	8 e 16 MB
Associatividade	<i>4-way</i>	
Largura da Linha	<i>64 bytes</i>	

### 6.3 ANÁLISE DO IMPACTO DO CONSUMO DE ENERGIA DAS OPERAÇÕES NA HIERARQUIA DE CACHE

Nesta seção é apresentada uma análise do comportamento da codificação de vídeo em diferentes resoluções focando nas operações de escrita e leitura realizadas na memória cache. Ambos os níveis da hierarquia são avaliados, onde o consumo de energia de cada operação é quantificado tanto em L1C, quanto em LLC.

A Figura 6.11 mostra uma visão geral das ocorrências destas operações e, além disso, a as suas respectivas proporções em cada um dos níveis de cache. Estes resultados representam o percentual de consumo de energia relativo a cada tipo de operação realizada durante o processamento da codificação de vídeo na memória cache.



O consumo de energia do primeiro nível da hierarquia de memória cache corresponde a 65,22% quando comparado com LLC, em média. Este aspecto reflete que a maior parcela dos acessos à memória está associada a L1C para todas as resoluções de vídeo avaliadas. Explorando o comportamento do primeiro nível os resultados indicam que, de modo geral, 72,98% das operações em L1C são de leitura dos dados.

Por sua vez, o último nível de cache reporta um equilíbrio neste cenário, onde 56,94% do consumo de energia da cache representam operações de leitura e 43,05% ocorrências de escrita dos dados. Este comportamento reproduz o efeito do custo energético inerente às operações de leitura na memória principal para cada penalidade contabilizada em LLC. Como já mencionado e descrito, o modelo analítico proposto para estimar o consumo de energia da cache contabiliza os acessos realizados na memória principal.

Desta forma, fica evidente da importância do papel de operações de leitura da aplicação explorada. Este aspecto torna-se ainda mais interessante considerando que o cenário atual de arquiteturas de memórias principais, o qual combina diferentes tecnologias e estratégias visando à redução do consumo de energia. Tanto a indústria, quanto a academia vêm explorando este tópico e apresentando alternativas mais econômicas de dissipação de potência. Uma delas é a memória STT-RAM (do inglês, *Spin Transfer Torque Magnetic Random Access Memory*) (KULTURSAY, et al., 2013), a qual provê uma economia substancial em termos de consumo energético quando comparado com a arquitetura convencional DRAM. Outra diferença interessante entre estes modelos arquiteturais de memória principal é o custo gasto de energia com operações de leitura e escrita em cada uma delas. Segundo (SAMPAIO, et al., 2014), apesar da redução da potência dissipada nas memórias STT-RAM, a realização de operações de escrita insere um elevado consumo energético da aplicação, onde uma diferença de  $15,5x$  é apontada pelos autores quando comparam esta tecnologia com o arquitetura convencional.

Sabendo do comportamento da codificação de vídeo neste contexto, em especial que esta aplicação consome mais energia lendo do que escrevendo em ambos os níveis de cache, as tecnologias emergentes podem melhorar estas características provendo estratégias de *hardware* ainda mais econômicas do ponto de vista de consumo de energia.

#### 6.4 ANÁLISE DOS PRINCIPAIS PARÂMETROS DA CODIFICAÇÃO DE VÍDEO

De acordo com a revisão da literatura descrita e discutida no Capítulo 3, pode-se perceber que, a investigação dos parâmetros inerentes à codificação representa um potencial significativo na redução do esforço computacional do padrão HEVC. Entretanto, a literatura reflete uma carência de informações com relação ao consumo de energia despendido pelo processamento da codificação de vídeo e, principalmente, o impacto energético destes parâmetros na hierarquia de cache.

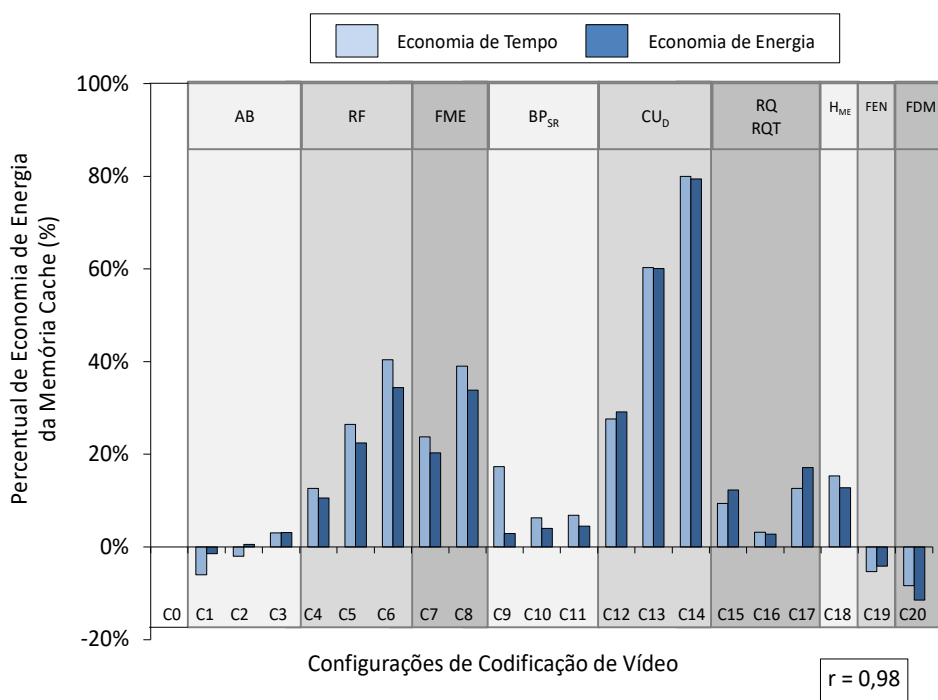
O objetivo desta seção é identificar como os parâmetros de entrada do codificador HEVC afetam o consumo de energia na codificação das sequências de vídeo. Com base nos resultados apresentados Figura 6.1, pode-se notar que os módulos de Codificação Residual e Predição Inter são responsáveis pelas maiores parcelas de acesso à memória durante a codificação HEVC. Por esta razão, os parâmetros analisados nesta seção estão relacionados com estes módulos.

Os resultados foram obtidos considerando os três primeiros GOPs da sequência de vídeo *PartyScene* pertencente à classe C. Esta decisão baseou-se no fato de que foram observados comportamentos semelhantes independentemente de resolução. Além disso, esta sequência foi particularmente utilizada por que requer o maior consumo de energia por *pixel* quando comparada com as demais sequências desta resolução. A estrutura de codificação *Low Delay* foi utilizada na simulação de 21 configurações de codificação de vídeo diferentes.

#### 6.4.1 Consumo de Energia na Memória Avaliando Diferentes Parâmetros do Codificador HEVC

O principal objetivo desta análise é explorar a economia energética de diferentes parâmetros de entrada na codificação HEVC. Além disso, a correlação entre economia energética e tempo de execução são discutidas. A configuração *c0* é considerada o ponto de referência nos cálculos de economia de energia e tempo de execução das demais configurações. A Figura 6.12 mostra o percentual de economia energética e tempo de execução para as 20 configurações listadas na Tabela 6.4 avaliando os resultados obtidos com QP 32.

Figura 6.12 – Economia de Energia e Tempo de Execução de 20 configurações da codificação HEVC com relação à *c0*.





Os resultados apresentados na Figura 6.12 mostram que a economia de energia e tempo de execução são correlacionadas neste experimento, onde um fator de 0,98% foi verificado e ilustrado neste gráfico. O tempo de execução é uma métrica aceitável (como também é dependente de arquitetura). Entretanto, este aspecto não pode ser diretamente traduzido para informações energéticas pois a dissipação de potência é suscetível a variações dinâmicas as quais dependem da natureza e dos dados de entrada da aplicação.

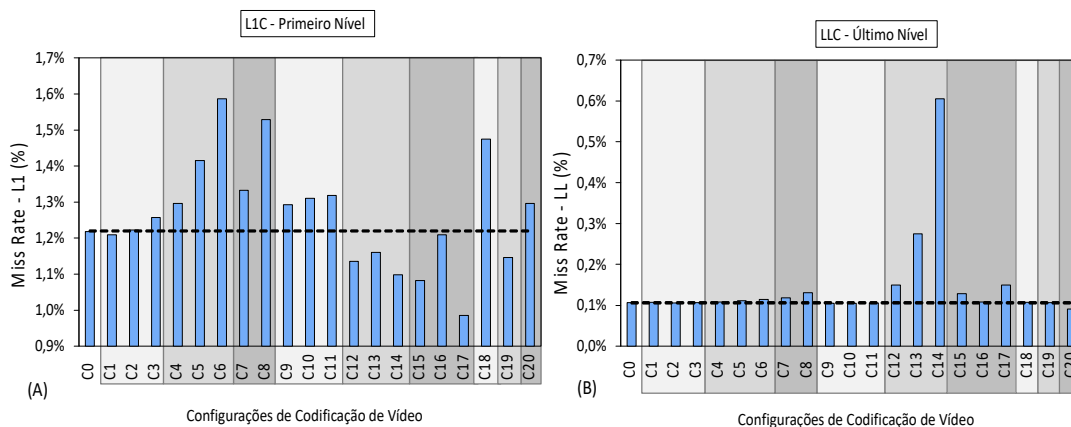
Considerando a configuração c0 como referência, a Figura 6.12 mostra que c1 e c2 apresentam diferenças irrisórias em termos de consumo energético, bem como as configurações c9, c10 e c11. Em contrapartida, no intervalo entre estas configurações algumas transições podem ser observadas, especialmente entre c11 e c15. A maior economia de energia é atingida através da redução da profundidade da árvore de CU, onde a configuração c14 representa a restrição desta estrutura a apenas um nível. Este parâmetro foi inserido na implementação do HEVC e denominado de  $CU_D$  atinge uma economia de consumo de energia na memória cache de até 80,73% com relação à configuração de referência c0. Outra observação importante desta análise, é que algumas configurações avaliadas representam resultados negativos, tais como: **(i)** c1: a qual utiliza o dobro da dimensão da área de busca (AB) padrão (32 – 64) obtendo em média um percentual de 1,64% maior no consumo de energia; **(ii)** c19: configuração que realiza o processo de codificação com a opção  $F_{EN}$  (do inglês, *Fast Encoder Decision*) desabilitada, a qual alcança um gasto energético maior de 5,07% quando comparada com a respectiva funcionalidade habilitada e; **(iii)** c20: aponta o maior consumo de energia na memória cache entre todas as variações analisadas, esta especificação desliga o parâmetro  $FD_M$  (do inglês, *Fast Decision for Merge RD Cost*) e impacta em um consumo negativo de 16,21% no consumo total. Os parâmetros mencionados (Área de Busca,  $F_{EN}$  e  $FD_M$ ) estão relacionados diretamente com a *inter-predição*.

#### 6.4.2 Eficiência dos Parâmetros de Codificação na Memória Cache

A análise apresentada na seção anterior abordou apenas o contexto do consumo de energia diferentes configurações da codificação de vídeo HEVC. Buscando prover um estudo mais detalhado, esta seção apresenta uma análise destas configurações focando na eficiência da memória cache.

A Figura 6.13 (A) e (B) ilustra a taxa de penalidade resultante do primeiro e do último nível de cache (L1C e LLC), respectivamente, para cada configuração testada. Para melhor visualização dos resultados, uma linha horizontal foi inserida nestes gráficos com o objetivo de destacar a taxa de penalidade referente à configuração c0, de modo que as configurações que apontam resultados abaixo desta marca são interpretadas como configurações mais eficientes na cache.

Figura 6.13 – Taxa de Penalidades de Diferentes Configurações do HEVC na Hierarquia da Cache.



A Figura 6.13 (A) mostra que as taxas de penalidades em L1C variam de 0,98% (c17) até 1,59% (c6). Esta variação indica uma diferença média de 1,6x, o que significa que os parâmetros utilizados na codificação HEVC podem influenciar consideravelmente a taxa de penalidades no primeiro nível da cache. Com base na taxa de penalidade obtida com a configuração padrão c0 (1,21%), os incrementos mais significativos ocorrem ao: (i) reduzir o número de quadros de referência (c4 a c6), (ii) desabilitar os passos FME (c7 e c8) e, (iii) ao desabilitar *Hadamard ME* (c18). Estas configurações também apresentaram economias de energia relevantes na análise anterior, indicando diferentes parâmetros de entrada da codificação HEVC afetam diretamente o consumo de energia do primeiro nível de cache. Isso provavelmente ocorre porque as economias de tempo obtidas com as configurações pontuais compensam o incremento de suas taxas de penalidade.

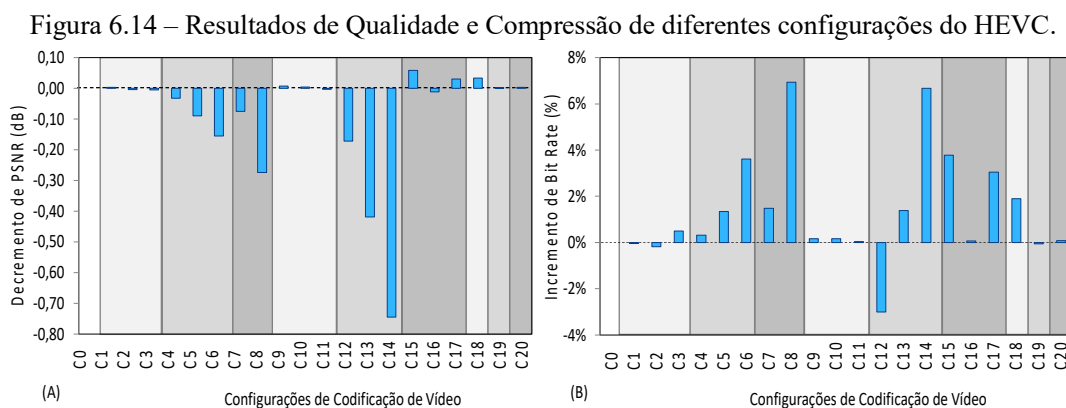
Ainda avaliando a Figura 6.13 (A), pode-se perceber que reduzir a profundidade da árvore de CU (c12 – c14) e desabilitar a ferramenta RDOQ (c15 e c17) não refletem apenas em economia no consumo de energia, mas também, aumentam a eficiência da codificação em L1C com base na configuração c0. No entanto, c12, c13 e c14 incrementam significativamente a taxa de penalidade em LLC (Figura 6.13 (B)), com diferenças de 1,5x, 2,75x e 6x,

respectivamente. Taxas de penalidades muito elevadas no último nível da hierarquia são altamente prejudiciais no consumo de energia da memória, pois incorporam um volume de dados maior no tráfego entre a memória principal e a CPU. Por esta razão, salienta-se que estas configurações devem ser utilizadas cuidadosamente. Por outro lado, as configurações c15 e c17 não impactaram a taxa de penalidades em LLC (Figura 6.13 (B)), desta forma acredita-se que estas configurações são favoráveis para obter maior eficiência em L1C.

### 6.4.3 Eficiência de Codificação dos Parâmetros Avaliados

Buscando proporcionar uma melhor discussão deste comportamento, análises apresentadas nesta seção avaliam as configurações focando no desempenho destas simulações em termos de taxa de distorção, qualidade objetiva, compressão e resultados de BD-BR.

A Figura 6.14 apresenta resultados de perda de qualidade objetiva (medida de acordo com o decremento de Y-PSNR) e perda de eficiência em compressão (em termos de incremento de *bit rate*) de cada configuração referente à c0. Estes resultados consideram a média dos 4 valores de QP para cada configuração (*eixo x*). O gráfico mais à esquerda (A) reporta a redução da qualidade dos vídeos resultante de cada configuração e, por sua vez, à direita (B) estão ilustrados os percentuais de incremento de bit rate gerados na codificação de cada configuração avaliada.



Os resultados apresentados na Figura 6.14 mostram que os parâmetros que alcançam aumento da economia de energia (veja Figura 6.12) ao mesmo tempo afetam a eficiência de codificação na maioria dos casos. A economia de energia é proporcional a perda de: c13 e c14 apontam resultados negativos tanto em qualidade objetiva quanto resultados entre 0,42 e

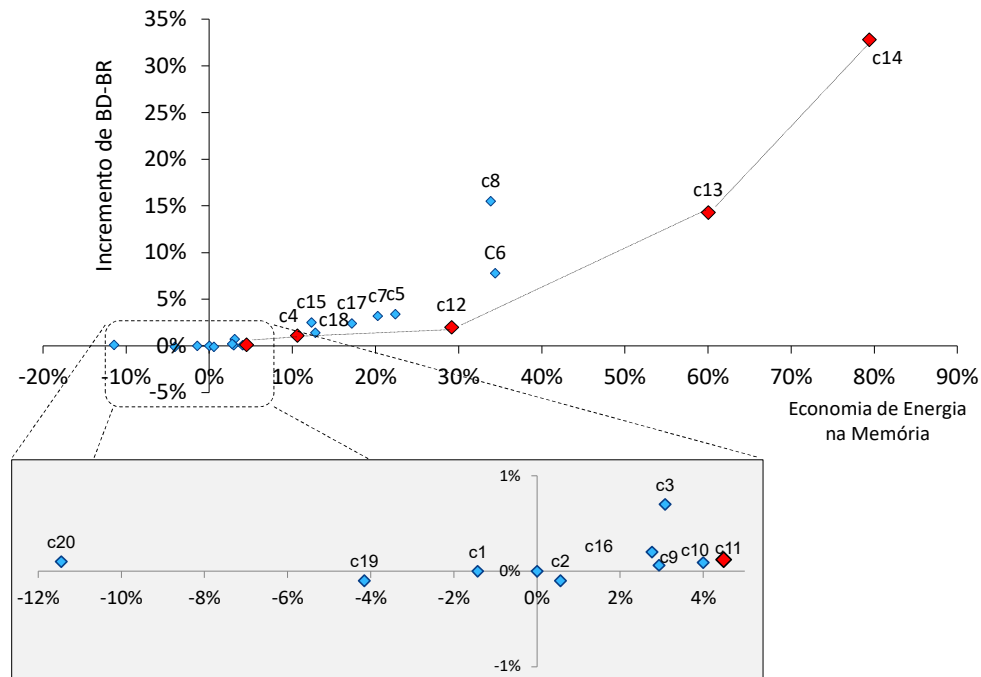
0,74dB em termos de Y-PSNR, quanto em compressão incrementando *bit rate* entre 1,4% e 6,7%, respectivamente; a configuração c8 aumentou a taxa de bits (6,9%) entre todas as configurações, desta forma desabilitar totalmente a ferramenta FME não é aconselhável. Por outro lado, algumas configurações, como c4, c5 e c12, refletiram comportamentos nebulosos em termos de taxa de distorção. Considerando que, condensar *bit rate* e qualidade objetiva em um único valor pode auxiliar na identificação destes comportamentos. Acredita-se que a análise dos resultados de taxa de distorção em conjunto com a economia de energia pode ser interessante, por esta razão, o equilíbrio entre estes dois aspectos é discutido na próxima seção.

#### 6.4.4 Eficiência de Codificação vs. Eficiência Energética dos Parâmetros de Codificação HEVC

De acordo com as análises apresentadas, é possível perceber que os parâmetros utilizados para realização do processo de codificação de vídeo representam impactos substanciais em cada um dos aspectos (compressão, qualidade e consumo de energia) avaliados. A métrica BD-BR apresentada no Capítulo 5 será considerada nesta seção com o objetivo de avaliar o compromisso entre compressão e qualidade em uma única informação.

A Figura 6.15 mostra o cruzamento entre a economia do consumo de energia (*eixo x*) e eficiência de codificação (*eixo y*), em termos de BD-BR, em cada uma das configurações avaliadas neste trabalho. O objetivo desta análise é apontar as configurações de codificação de vídeo com maior potencial em prover economia de recursos energéticos, mas também avaliando a eficiência de codificação gerada por cada uma das configurações.

Figura 6.15 – Economia de Energia na Memória Cache vs. Eficiência de codificação dos Parâmetros HEVC.



O gráfico apresentado na Figura 6.15 indica que um percentual expressivo de economia de energia pode ser alcançado ao custo de incrementos de BD-BR. Além disso, é possível observar que muitas configurações apresentam comportamentos semelhantes, os quais dificultam a visualização dos resultados. No entanto, de forma geral, algumas apresentam um menor gasto energético quando comparadas com a referência c0, resultando em baixo incremento de BD-BR.

Na parte aproximada do gráfico mais à esquerda localizam-se os pontos que representam as configurações c1, c19 e c20, as quais consomem mais energia com relação a referência c0. Este comportamento poderia ser aceitável caso atingissem ganhos de codificação, no entanto, os resultados mostram o contrário. O aspecto mais importante desta parte do gráfico, refere-se à configuração c20. Esta configuração considera o parâmetro FDM desabilitado e atinge um consumo de energia 12% maior, incrementando o BD-BR em 0,10%. Isto mostra que as heurísticas de decisão rápidas implementadas no software de referência são eficientes e devem permanecer habilitadas.

Por outro lado, na área à direita do gráfico aproximado, a maioria das configurações apresentaram economias de energia insignificantes, com exceção da configuração c11

(eliminando Área de Busca com Bi-Predição - BP<sub>AB</sub>,) a qual alcançou uma redução energética de 4,5% a um custo de 0,1% BD-BR.

A maior área do gráfico indica que configurações que reduzem o número de quadros de referências para 3 (c4) e a profundidade da área de CU (c12 e c13) são as melhores opções para atingir o maior índice de economia energética na memória cache. É importante ressaltar que, apesar de representarem incrementos de BD-BR, as configurações c13 (14,3%) e c14 (32,8%) foram as únicas que viabilizaram uma redução do consumo de energia maior de 50% (60,1% e 79,5%, respectivamente).

A Tabela 6.8 sumariza as análises realizadas nesta seção. Para cada alvo de economia de energia, a configuração que obteve o menor incremento de BD-BR foi selecionada através dos pontos de Pareto ilustrados na Figura 6.15. Os alvos listados variam de 5% até 80%, cuja economia resultante foi a mais alta entre todas as configurações.

Tabela 6.8 – Eficiência de Codificação para diferentes alvos de economia de energia na memória cache.

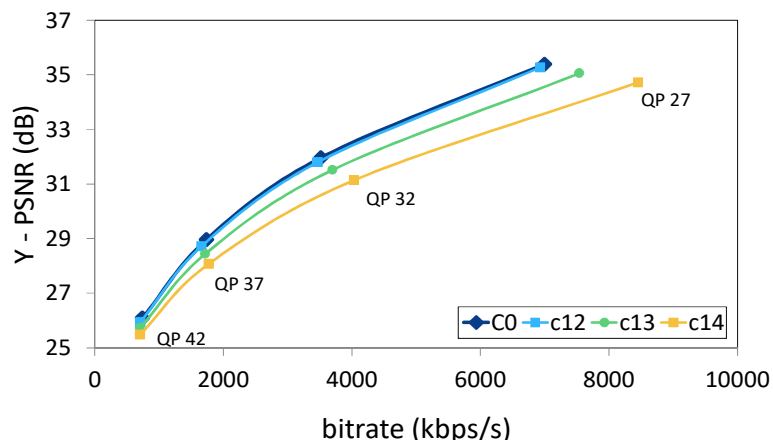
#Config.	Parâmetro	Alvo de Economia de Energia (%)	Consumo de Energia Efetivo (J)	Economia de Energia	Economia de Tempo	Incremento de BD-BR
c0	Default	0%	6,16	--	--	--
c11	BPSR = 0	5%	5,86	4,5%	7%	0,12%
c4	RefPic = 3	10%	5,51	10,6%	12,8%	1,1%
c12	CU <sub>D</sub> = 3	20-30%	4,36	29,2%	27,6%	2%
c6	RefPic = 1	40%	4,04	34,4%	41%	7,8%
c13	CU <sub>D</sub> = 2	50-60%	2,46	60,1%	60%	14,3%
c14	CU <sub>D</sub> = 1	70-80%	1,26	79,5%	80%	32,8%

De acordo com a descrição apresentada na Tabela 6.8, pode-se notar que os alvos de economia em consumo de energia variam de 80% até 5%. Estas análises demonstram que a variação dos parâmetros da codificação de vídeo HEVC representam potenciais interessantes, provendo um menor consumo na memória e não comprometendo o resultado da codificação de vídeo de forma expressiva. Nota-se que c6 está realmente fora da curva, mas foi adicionada como alternativa visando cenários que exigem um controle de energia mais refinado, por exemplo, aplicações que priorizam atingir economias próximas de 40% com um incremento de BD-BR.

Além disso, é importante mencionar que a economia de energia e tempo de execução não resultaram os mesmos percentuais na maioria dos casos. A principal razão para este fato é que a redução de operações computacionais não diminui necessariamente o tráfego de dados na mesma proporção, o que confirma a discussão inicial (veja Capítulo 3) de que a economia em tempo de execução não pode ser diretamente traduzida em economia energética.

Outra consideração importante sobre a Tabela 6.8 é o parâmetro de profundidade árvore de CU onde, novamente, reporta resultados interessantes atingindo uma economia de energia na memória de até 80%. Um resultado intermediário, considerando  $CU_D=3$  também é relevante, o qual apresenta um gasto energético de até 60% menor que a configuração de referência ao custo de 14,3% de perda na eficiência de codificação. Embora não represente uma economia energética tão significativa, a configuração c12 atinge 30% de economia incrementando um percentual de 2% de BD-BR. Para uma avaliação ainda mais detalhada destas configurações a Figura 6.16 mostra um comparativo entre as c12, c13 e c14 avaliando a curva de distorção de cada uma delas, com a referência c0.

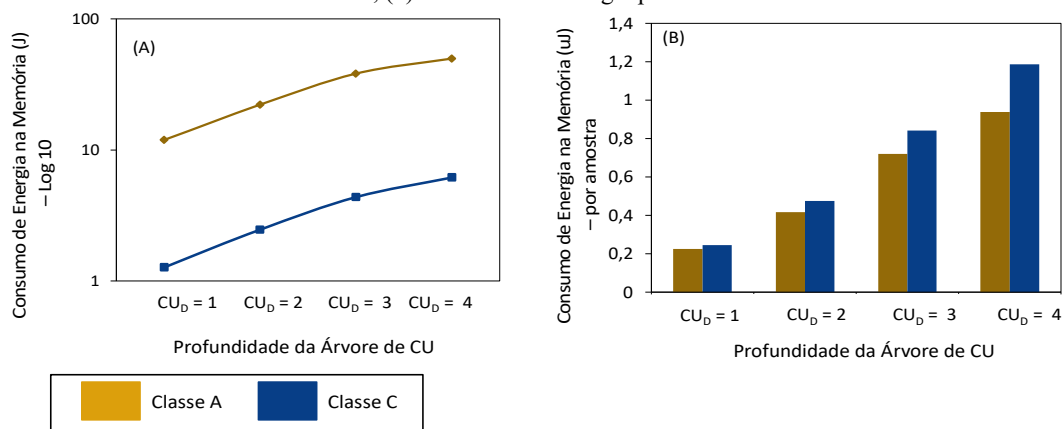
Figura 6.16– Curva de Distorção das Configurações c12, c13 e c14.



Observando as curvas ilustradas na Figura 6.16, a configuração c12 ( $CU_D = 3$ ) apresenta um comportamento semelhante a referência c0 para todos os valores de QP avaliados. Com base nas análises prévias, o consumo de energia reportado pela configuração c12 representa uma economia de 30%. Desta forma, fica ainda mais claro que o controle da profundidade da árvore de cada CU é pode um parâmetro candidato a reduções significativas de energia na memória cache. No entanto, é importante salientar que limitações intensas neste parâmetro podem afetar significativamente a ocorrência de penalidades no último nível de cache (veja as barras mais discrepantes na Figura 6.13 (B)) e, assim, demandar um maior tráfego do volume de dados entre à cache e a memória principal.

Como mencionado anteriormente, os resultados abordados nestas análises consideram a sequência de vídeo de maior movimentação subjetiva da classe C, devido ao longo tempo demandado no perfilamento da codificação de vídeo na memória cache. No entanto, para confirmar que comportamentos semelhantes são esperados, uma avaliação do comportamento entre as classes A (2560x1600 pixels) e C (832x480 pixels) é apresentada. Na Figura 6.17 (a) e (b), é apresentado o consumo de energia total na memória e a energia consumida por amostra. Por sua vez, a Figura 6.17 ilustra um gráfico referente ao cruzamento entre taxa de distorção e consumo de energia para o mesmo cenário.

Figura 6.17 – Classe A vs. Classe C – Avaliação de CUD – (a) Consumo de Energia na Memória Cache, (b) Consumo de Energia por amostra.



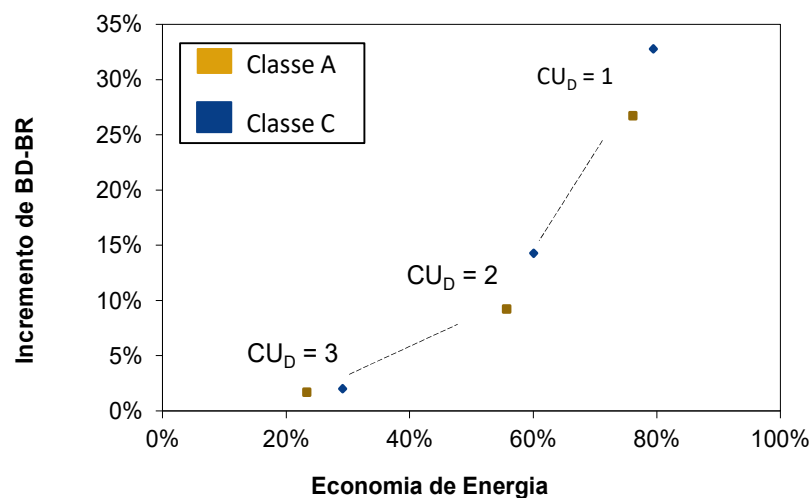
Na Figura 6.17 (a) mostra que as sequências de classe A requerem muito mais energia durante o processo de codificação, indicando um aumento médio de 89%. Sabendo que o tráfego de dados na hierarquia de cache é mais elevado em resoluções mais altas, estes resultados já eram previstos. No entanto, é importante perceber que os comportamentos das curvas seguem a mesma tendência apesar da lacuna inerente às dimensões. E, desta forma, pode-se confirmar a reivindicação mencionada anteriormente.

Por outro lado, a Figura 6.17 (b) denota que a classe C requer maior consumo de energia por amostra, 14% em média. Existem duas razões para justificar este aspecto: (i) as decisões heurísticas implementadas no HM são capazes de economizar mais tempo de computação à medida que a resolução aumenta (veja Capítulo 2) e; (2) as características subjetivas da sequência considerada na classe C são mais complexas quando comparadas com a sequência considerada da classe A e, assim, exigindo um maior volume de cálculos durante os processos decisórios que consistem a o fluxo de codificação.



Observando a Figura 6.18, pode-se perceber que os resultados referentes ao incremento de BD-BR demonstram uma pequena diferença entre as resoluções avaliadas, ao mesmo tempo que apresentam uma tendência semelhante. Ainda que consideradas estas disparidades, estes resultados significam apenas que melhores resultados em eficiência de codificação podem ser atingidos com a classe A com relação ao incremento de BD-BR indicado pela classe C, 32% em média. No entanto, um maior percentual de economia de energia (12%, em média) foi obtido na codificação da classe C, 12% em média.

Figura 6.18 - Classe A vs. Classe C – Avaliação de  $CU_D$  – Incremento de Bit Rate vs. Economia de Energia



## 6.5 ASPECTOS IMPORTANTES DA AVALIAÇÃO DO CONSUMO DE ENERGIA DO CODIFICADOR HEVC NA MEMÓRIA CACHE

Este capítulo apresentou uma análise quantitativa e comparativa do consumo de energia do padrão HEVC na memória cache avaliando diferentes hierarquias e configurações da codificação de vídeo.

- Análise dos principais parâmetros da memória cache:** O ambiente experimental envolvido neste cenário aborda 288 especificações diferentes de memória cache. Por esta razão, o principal alvo desta análise foi selecionar um conjunto de configuração de cache com maior índice de economia de energia para codificação de vídeo HEVC. A identificação e seleção deste conjunto representa um papel fundamental no desenvolvimento das próximas etapas desta tese. Os principais aspectos relacionados aos projetos arquiteturas de cache foram avaliados: *(i)* Largura da Linha: A hierarquia

de memória com 64 *bytes* em ambos os níveis, alcançou melhores resultados, tanto em termos de consumo de energia, quanto em eficiência da memória cache, quando comparado com 32 *bytes*. **(ii)** Associatividade: Este parâmetro é de muita relevância em todo contexto arquitetural de memória. Os resultados apontam que a eficiência energética cresce à medida que o conjunto de associatividade aumenta, onde uma diferença de 35% no consumo de energia entre o mapeamento direto e *8-way* foi observado. Entretanto, verificou-se que os conjuntos associativos muito grandes incrementam em até 8,5x mais o tráfego de dados entre o primeiro e o último nível da hierarquia da cache. Sendo assim, a associatividade selecionada para ambos níveis foi o conjunto *4-way* por representar melhor custo-benefício entre largura de banda e consumo de energia. **(iii)** Capacidade: Dentre as especificações avaliadas, os resultados demonstram que a capacidade 16KB em de L1C e 8MB em LLC refletiriam no menor impacto energético na memória. É importante salientar que os parâmetros selecionados condizem com o cenário arquitetural de cache (veja Tabela 6.1), bem como, com as considerações reportadas no trabalho (IRANPOUR, et al., 2006).

- **Análise de Diferentes Resoluções:** a observação principal desta análise é a similaridade do comportamento entre as resoluções analisadas em diferentes configurações de memórias cache.
- **Análise das Operações:** Esta análise propiciou uma investigação mais aprofundada sobre as principais operações de leitura e escrita na cache demandas pela codificação HEVC. As operações de leitura representam a maior parcela do consumo de energia na cache, especialmente no primeiro nível da hierarquia. O último nível de cache também aponta um maior gasto energético nas operações de leitura, mas a diferença verificada é muito menor em comparação com os resultados L1C devido aos altos custos de escrita na memória principal. Com isso, a perspectiva de que a codificação de vídeo pode se beneficiar ainda das evoluções tecnológicas deste contexto, fica ainda mais clara e objetiva.
- **Análise dos Parâmetros da Codificação:** Esta análise mostrou que a variação dos parâmetros utilizados no processo de codificação representa um caminho promissor para economizar energia gasta pela memória cache, alguns aspectos foram explorados neste sentido: os resultados mostram que uma economia de energia significativa pode ser alcançada ao custo de perdas na eficiência de codificação. Pode-se perceber que a

redução da profundidade da árvore de CU reflete significativamente na redução do gasto energético, no entanto, aumenta a taxa de penalidades no último nível de cache. Assim, concluímos que é melhor evitar fortes modificações neste parâmetro para que a largura de banda entre a memória cache e a memória principal não aumente. Como alternativa, desabilitar ferramenta RDOQ mostrou ser uma solução satisfatória na redução do consumo de energia e também no tráfego de dados na hierarquia de memória. Por fim, a combinação entre os parâmetros de codificação de vídeo é uma alternativa relevante na busca de soluções por economia no consumo de energia sem comprometer a eficiência de codificação.

## 7 RESULTADOS DE CONSUMO DE ENERGIA DE CODIFICADORES HEVC NA MEMÓRIA CACHE: HM VS. X265

Os capítulos anteriores desta tese apresentaram e discutiram resultados da análise de consumo de energia do processamento da codificação de vídeo (Capítulo 5), avaliação do comportamento desta aplicação na memória e, por fim, o impacto energético na cache de importantes parâmetros da codificação de vídeo (Capítulo 6). A caracterização do consumo de energia de diferentes implementações do codificador HEVC foi realizada a partir do segundo módulo que constitui a metodologia proposta neste trabalho (veja Figura 4.1) a qual é descrita na Seção 4.2.

Diferentes implementações do padrão HEVC em *software* podem ser encontradas na literatura (veja Seção 2.10.1). As avaliações e caracterizações apresentadas consideram o *software* de referência HM. Uma das principais características do HM é que esta implementação agrega todas as ferramentas provenientes da norma do padrão. Desta forma, este *software* de referência representa um papel importante para comunidade da codificação de vídeo em geral e, particularmente, para a evolução da padronização do codificador. No entanto, a prioridade no desenvolvimento deste *software* não está vinculada com nenhum aspecto relacionado ao esforço computacional desta ferramenta. Por outro lado, o *software x265*, comercialmente conhecido como *DivX265* (DivX265), têm obtido atenção crescente, tanto na indústria como na academia. O principal objetivo do *x265* é diminuir o custo computacional do padrão HEVC focando em prover a codificação de vídeo em tempo real em *software*. Para tanto, este *software* foi desenvolvido para suportar as estruturas de codificação paralelas do HEVC em arquiteturas *multi-core*. O suporte destas estruturas paralelas, em conjunto com o processamento paralelo e técnicas de otimizações com instruções SIMD (do inglês, *Single Instruction Multiple Data*), como por exemplo MMX (do inglês, *MultiMedia eXtensions*), proporcionam uma aceleração significativa no processo de codificação.

Neste capítulo é apresentada uma análise comparativa entre os codificadores HM e *x265* visando aspectos importantes, tais como, esforço computacional, eficiência de codificação e, principalmente, o comportamento destas implementações do padrão HEVC na memória cache. A avaliação dos codificadores HM e *x265* na memória considera pontos importantes, tais como, análise de acessos na hierarquia de cache, taxas de penalidades obtidas, quantificação do

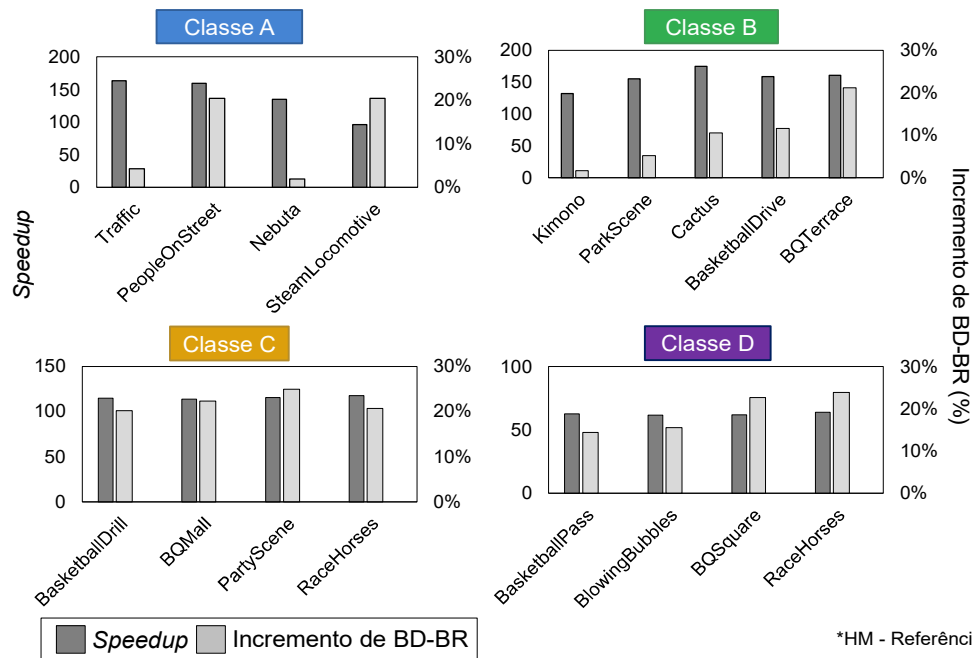
consumo de energia demandada por estas implementações na codificação de resoluções e sequências de vídeo diferentes.

As comparações discutidas entre os dois codificadores neste capítulo estão organizadas em quatro partes: visão geral, análises de custo computacional, eficiência de codificação e comportamento das implementações na memória. O ambiente experimental utilizado está descrito na Tabela 5.1 onde, os três primeiros segundos de vídeo de cada sequência foram considerados de acordo com a taxa de quadros de cada uma das cenas.

## 7.1 ANÁLISES PRELIMINARES: CUSTO COMPUTACIONAL E EFICIÊNCIA DE CODIFICAÇÃO

Devido às diferenças nas implementações dos codificadores e, com o objetivo de viabilizar uma comparação mais justa possível, análises preliminares de parâmetros importantes da codificação de vídeo são apresentadas nesta seção. Estas avaliações são realizadas em termos de custo computacional e eficiência de codificação buscando utilizar parâmetros semelhantes nos experimentos que serão apresentados posteriormente.

A Figura 7.1 ilustra resultados médios de desempenho, em termos de *speedup*, e incremento em BD-BR obtidos pelo codificador *x265* considerando o HM como referência. A relação entre estes dois aspectos é apresentada para cada uma das sequências que compõem as classes A, B, C e D. Salienta-se que os valores de *speedup* representam a média entre os quatro valores de QP (22, 27, 32 e 37) e que a configuração padrão (no HM denominada *Main Profile* e no *x265 Medium*) de ambos os codificadores foi mantida na extração destes experimentos.

Figura 7.1 - *Speedup* HM vs. *x265*: Classes A, B, C e D.

Observando os gráficos ilustrados na Figura 7.1 é possível perceber que o *x265* atinge *speedups* significativos em relação ao HM em todas as avaliações apresentadas. Dentre as resoluções avaliadas, a classe de menor resolução representa o menor *speedup* atingindo 61,7x e, por sua vez, o melhor índice de aceleração obtido pelo *x265* quando comparado com o HM foi de 174,7x na codificação da Classe B (sequência *Cactus*). No entanto, a diminuição do esforço computacional obtida pelo *x265* afetou a eficiência de codificação de forma negativa. Este impacto pode ser observado em todas as classes apresentadas na Figura 7.1, onde, em média, o incremento de BD-BR refletido na classe D é de 19,1%, na classe C 22% e, nas resoluções maiores B e A, 10% e 11,7%, respectivamente.

Apesar da diminuição significativa do esforço computacional atingido pelo *x265*, o HM apresentou resultados superiores em termos de eficiência de codificação. Os ganhos de desempenho obtidos pelo *x265* devem-se ao fato de que a configuração padrão deste codificador utiliza parâmetros otimizados no seu processo de codificação. Dentre eles, a dimensão da área de busca, onde o HM opera com 64 enquanto o *x265* utiliza 57. Por esta razão, a análise de configurações pré-definidas no *x265* será apresentada a seguir.

### 7.1.1 Análises das Predefinições de Codificação do *x265*

Visando encontrar um compromisso satisfatório entre os dois principais aspectos relacionados com a codificação de vídeo, custo computacional e eficiência de codificação, o codificador *x265* disponibiliza dez configurações de codificação diferentes (*x265 Presets Options*, 2016). Estas configurações são denominadas *presets*, onde os parâmetros de entrada da aplicação são predefinidos de acordo com o alvo da codificação, aceleração (em termos de quadros por segundo – *fps*) ou eficiência na codificação (qualidade e taxa de compressão).

A configuração que representa um equilíbrio entre estes dois aspectos chama-se “*medium*” (utilizada na extração de resultados preliminares apresentados na seção anterior). Dentre as opções disponíveis na ferramenta, a configuração que reproduz uma codificação mais rápida (*ultrafast*) consiste na habilitação/ utilização de todos os mecanismos de otimização do HEVC. Esta configuração tem como principal propósito atingir codificação em tempo real, codificando o maior número de quadros possíveis e, assim, o *software* conta com os recursos de paralelismo inerente ao processador em questão. Por sua vez, *placebo* é o nome da configuração que implica em um conjunto de predefinições voltadas para eficiência de codificação. Tipicamente, o resultado da codificação realizada com esta configuração aponta para as menores taxas de quadros por segundo e, por sua vez, representando o processo de execução mais lento. Em suma, as configurações voltadas para codificação em tempo real (mais rápidas) tendem a explorar significativamente os mecanismos de otimização, afetando negativamente a eficiência de codificação. Por outro lado, as configurações que não são direcionadas para aceleração, consistem em buscar melhor qualidade na codificação, isto é, realizando mais testes e análises inerentes aos processos de decisão da aplicação e, desta forma, implicando em um maior volume de computação.

#### 7.1.1.1 Análises de *Speedup* e Taxa de Codificação de Quadros

A Tabela 7.1 apresenta os resultados referentes a primeira análise que consiste em avaliar o *speedup* de cada uma das configurações predefinidas no *x265* com relação ao HM. Além disso, resultados de codificação de quadros por segundo (*fps*) também são listados considerando a média de todas as sequências de vídeo que compõem as classes A, B, C e D.

Tabela 7.1 – Resultados de Speedup e Quadros por Segundo (fps)- x265.

Classe		<i>Placebo</i>	<i>Very Slow</i>	<i>Slower</i>	<i>Slow</i>	<i>Medium</i>	<i>Fast</i>	<i>Faster</i>	<i>Very Fast</i>	<i>Super Fast</i>	<i>Ultra Fast</i>
D	<i>Speedup</i>	2,7	3,4	5,6	14,9	62,5	103,2	192,4	289,6	288,5	406,2
	<i>fps</i>	0,7	0,8	1,4	3,5	16,0	26,3	46,9	72,2	70,8	101,2
C	<i>Speedup</i>	4	4,7	7,5	19,5	115,2	180,3	290,4	402,1	470,8	696,3
	<i>fps</i>	0,2	0,3	0,4	1,1	6,7	10,5	16,9	23,6	27,6	40,8
B	<i>Speedup</i>	7,1	8,5	13,6	28,8	156,2	211,6	388,7	473,6	565,8	<b>801,4</b>
	<i>fps</i>	0,1	0,1	0,2	0,4	2,0	2,7	4,9	6,0	7,2	10,1
A	<i>Speedup</i>	6,8	8,2	13,1	29,6	148,7	213,1	363,9	439,9	502,9	762,3
	<i>fps</i>	0,0	0,1	0,1	0,2	0,9	1,3	2,3	2,7	3,1	4,7
<b>Média Speedup</b>		5,4	6,5	10,5	24,3	123,8	180,5	322,3	417,6	477,8	684,8

Os resultados apresentados na Tabela 7.1 mostram que o *x265* atinge *speedups* expressivos em todas as configurações avaliadas. Em média, os *speedups* alcançados neste experimento, variaram de 5,4 até 684,8x entre as quatro classes consideradas. É interessante perceber que os índices de aceleração mais altos são obtidos nas resoluções maiores (A e B), enquanto os menores *speedups*, encontram-se nos resultados referentes às resoluções mais baixas.

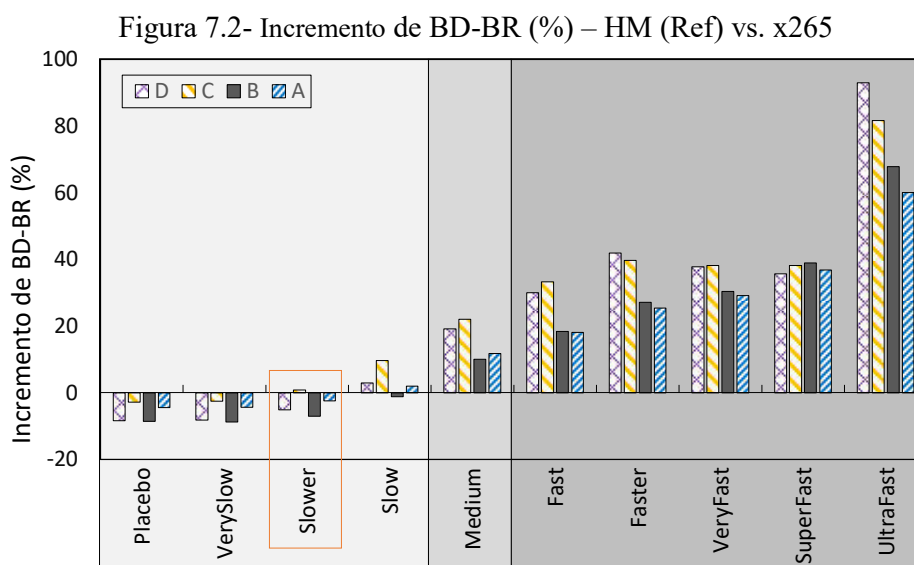
É importante salientar todos os ganhos de desempenho alcançados pelo *x265*, em termos de *speedup*, são maiores do que 2,7, até mesmo quando configurações voltadas para eficiência de codificação são consideradas, como por exemplo, *Placebo*, *VerySlow*, *Slower* ou *Slow*.

Os ganhos de desempenho alcançados pelo *x265* mostram, nitidamente, o potencial significativo que esta implementação do HEVC representa para atingir codificação de processamento em tempo real em *software*. Por outro lado, também pode-se observar que a medida que a resolução aumenta, o desafio de atingir tempo real torna-se mais complexo. Os resultados listados na Tabela 7.1 mostram a taxa de codificação de 30 quadros por segundo (*fps*) foi alcançada somente nas classes C e D a partir das configurações destinadas para exploração de mecanismos e recursos paralelos. Apesar das acelerações atingidas pelo codificador *x265*, a codificação em tempo real em *software* ainda não é alcançada. No entanto, como já mencionado, os resultados apresentados pelo codificador *x265* mostram ser promissores para que a principal meta do codificador seja alcançada.



### 7.1.1.2 Análises de Eficiência de Codificação

A segunda avaliação preliminar deste capítulo apresenta resultados de eficiência de codificação para as dez configurações de codificação predefinidas no *x265*, cujo *software* de referência é o HM. Os resultados estão organizados na Figura 7.2. O percentual referente ao incremento de BD-BR é considerado na avaliação dos resultados que abrangem todas as sequências de vídeo que compõem as classes A, B, C e D.



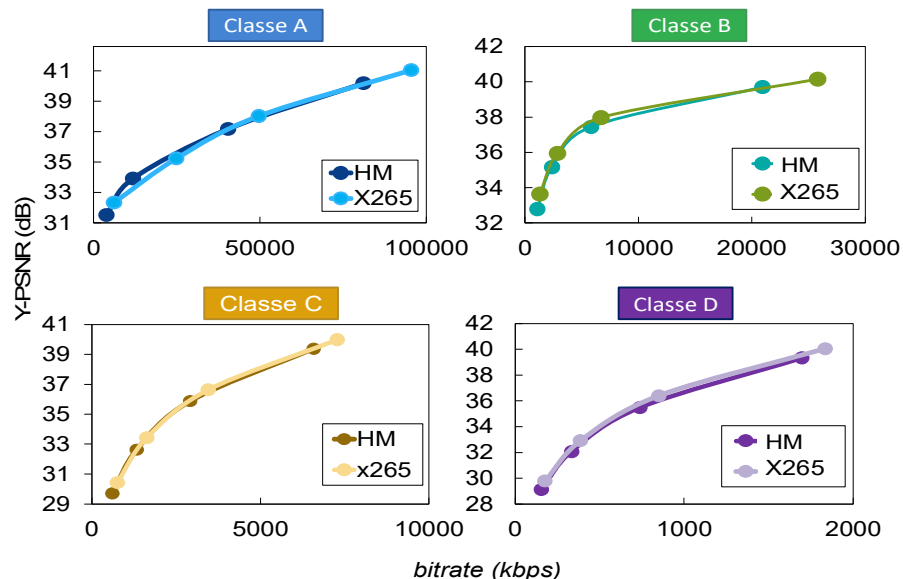
Avaliando o gráfico ilustrado na Figura 7.2 é possível observar que dentre as resoluções de vídeo, a classe B representa os melhores resultados na maioria dos casos. Nas codificações que refletem a economia de BD-BR os maiores índices apontam para os resultados desta resolução e, por sua vez, na ocorrência de incremento de BD-BR, a classe B representa os menores valores obtidos neste contexto.

Os resultados de codificação apresentados na Figura 7.2 indicam um incremento gradativo de BD-BR, a partir da configuração média até a mais rápida, *ultrafast*. Como mencionado anteriormente, estas configurações focam em acelerar o processo de codificação e, estes resultados mostram que os índices de *speedup* elevados impactam diretamente sobre a qualidade final da codificação, em termos de BD-BR. Por outro lado, pode-se notar que percentuais de economia de BD-BR são alcançados pelo *x265* considerando configurações cujo alvo refere-se à eficiência de codificação: *placebo*, *veryslow*, *slower* e *slow*. Ademais, é importante salientar que, com base na discussão realizada sobre a Tabela 7.1, verificou-se que

estas configurações de codificação, além de reportarem ganhos em eficiência de codificação, também atingem *speedus* significativos. Dentre estas configurações, a *slower* (veja destaque na Figura 7.2) mostra que um bom equilíbrio entre eficiência de codificação e aceleração do processo de codificação pode ser alcançado pelo *x265*, onde uma economia de BD-BR de 4,1% é obtida com uma codificação de 10,5x mais rápida do que o HM. Por esta razão, entende-se que uma avaliação mais detalhada desta configuração de codificação do *x265* pode ser importante para o cumprimento do objetivo desta seção: encontrar dentre as configurações predefinidas do *x265* a mais fiel possível ao HM de modo a viabilizar uma comparação justa entre os codificadores.

A Figura 7.3 apresenta as curvas de distorção dos codificadores HM e *x265* (configuração *slower*) em termos de BD-BR. Cada ponto destacado nos gráficos representam os resultados de Y-PSNR e bit rate obtidos na codificação de todas as classes para os valores de QP 22, 27, 32 e 37.

Figura 7.3- Curvas de Distorção - HM (Ref) vs. *x265* - Classes A, B, C e D – *Slower*



Os gráficos ilustrados na Figura 7.3 mostram que as curvas de distorção obtidas pelo *x265* predefinido com a configuração *slower* encontram-se muito próximas aos resultados do HM em todas as classes de vídeo. A diferença mais discrepante destes experimentos foi o aumento de 52% de bit rate no QP 32 da classe A. No entanto, no mesmo ponto o *x265* atinge uma qualidade superior em 1,31 dB e uma codificação 11,17x mais rápida.

Estes resultados mostram que o *x265*, de fato, demonstra um potencial de minimização de esforço computacional mesmo quando configurações de codificação que não priorizam

diretamente a diminuição do tempo de execução são utilizadas. Por esta razão, acredita-se ser conveniente a exploração e comparação deste software com o HM no contexto desta tese: comportamento destas implementações na memória.

## 7.2 ANÁLISES DO COMPORTAMENTO DOS CODIFICADORES HM E x265 NA MEMÓRIA CACHE

A análise apresentada nesta seção consiste em avaliar o comportamento dos codificadores HM e *x265* na memória. As discussões desta comparação estão concentradas na eficiência energética dos codificadores na memória cache, de modo a caracterizar o comportamento de suas respectivas implementações na hierarquia de cache. Além da busca por justificativas detalhadas para os resultados significativos providos pelo *x265*, a principal motivação desta análise é identificar pontos importantes através da comparação destas implementações na cache, visando destacar estratégias que podem representar fortes potenciais de contribuição para comunidade.

Os resultados apresentados foram obtidos através da metodologia MEP-HEVC. Na Tabela 5.3 estão listadas as configurações de vídeo e parâmetros de codificação utilizados nestes experimentos. Salienta-se que a taxa de quadros (*frame rate*) de cada sequência foi devidamente respeitada no cálculo destes resultados.

A Tabela 7.2 sumariza alguns parâmetros de codificação utilizados na codificação de ambos os codificadores.

Tabela 7.2 - Configurações da Codificação de Vídeo - HM e *x265*

	<b>HM</b>	<b><i>x265</i></b>
<b>Versão</b>	16.2	1.8
<b>Perfil</b>	<i>Low Delay Main</i>	<i>Slower</i>
<b>Algoritmo ME</b>	<i>TZ-Search</i>	Star
<b>Área de Busca</b>	64	
<b>QP</b>	22, 27, 32 e 37	

É importante destacar que as versões dos softwares utilizadas foram as últimas versões disponíveis no período de desenvolvimento desta etapa do trabalho. Com base nas discussões apresentadas na seção anterior, verificou-se que a configuração de codificação *slower* do *x265* demonstrou um comportamento semelhante ao HM em termos de distorção.

### 7.2.1 Análise Geral de Consumo de Energia e *BD-Rate*

A Tabela 7.3 apresenta a diferença de consumo energético na memória entre os codificadores HM e *x265* (considerando o HM como referência). Os resultados reportados nesta tabela consideram a média obtida entre todas as sequências de cada classe de resolução

Tabela 7.3 – HM vs. *x265* - Resultados de Consumo de Energia e Eficiência de Codificação: Classes A, B, C e D.

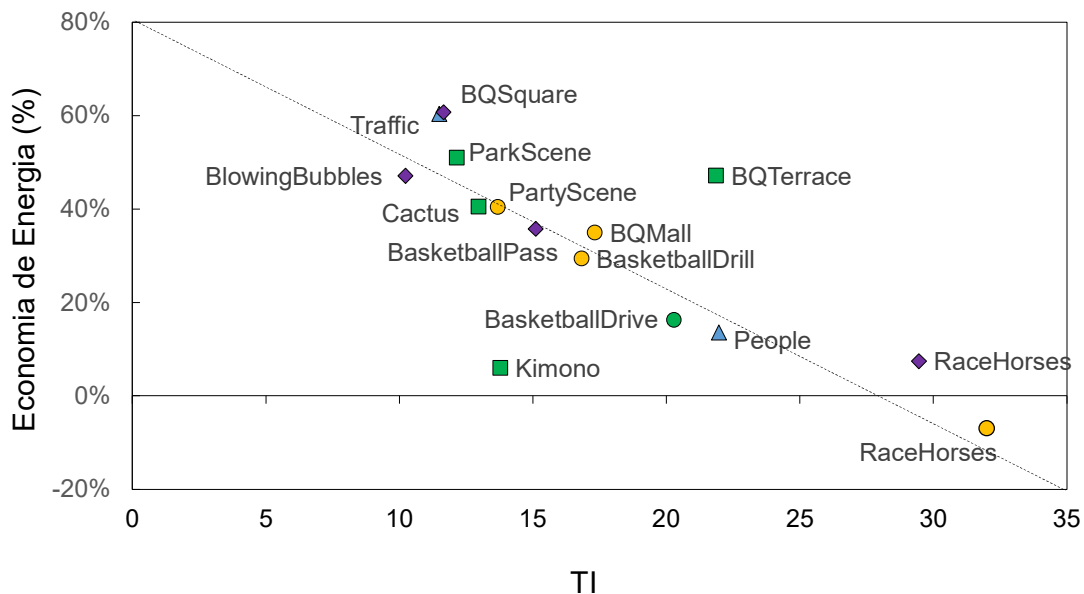
<b>Classes</b>	<b>Sequências</b>	<b><math>\Delta</math>Energia (%)*</b>	<b><i>BD-Rate</i> (%)*</b>
A	Média	-26,7	-2,5
	Desvio Padrão	33,3	7,2
B	Média	-32,1	-7,1
	Desvio Padrão	19,9	5,2
C	Média	-24,7	0,7
	Desvio Padrão	21,7	4,8
D	Média	-37,7	-5,1
	Desvio Padrão	22,5	2,0
<b>Média das Classes</b>		<b>-30,3</b>	<b>-3,5</b>
<b>Desvio Padrão</b>		<b>24,4</b>	<b>3,3</b>

\* HM Referência

Em termos de *BD-Rate*, a Tabela 7.3 ilustra resultados negativos para três (A, B e D), das quatro classes apresentadas. Com base nestes experimentos, os resultados apontam que o *x265* além de ser mais rápido, também é eficiente em termos de codificação quando comparado com o HM. Para a mesma qualidade de vídeo, o *x265* atinge uma taxa de compressão de até 12,4% (2,5 em média) maior do que o HM. Além disso, o *x265* reflete um menor consumo de energia, o que pode alcançar uma economia de até 60,9%. Este comportamento reflete as otimizações implementadas no *x265* (veja Capítulo 2), as quais visam encontrar um equilíbrio satisfatório entre aceleração da codificação e eficiência de codificação.

Na Tabela 7.3 o desvio padrão médio das sequências de vídeo organizados de acordo com suas respectivas resoluções é listado. Os resultados avaliados indicam a variabilidade existente entre as sequências que formam cada classe. A sequência de vídeo que representa o menor custo energético na memória cache não reflete a melhor eficiência de codificação, e vice-versa. Desta forma, uma avaliação das informações temporais (TI) de cada sequência de vídeo com relação à economia energética atingida pelo *x265* é apresentada na Figura.

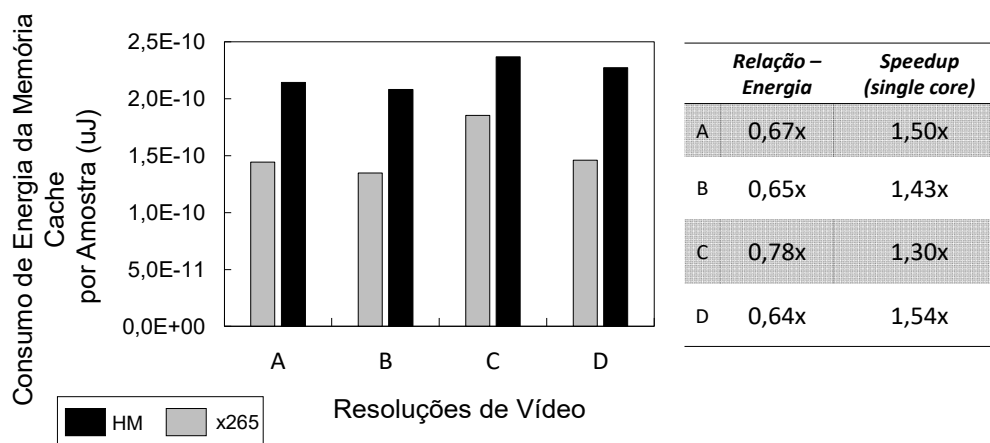
Figura 7.4 - Economia de Energia x Temporal Index (TI) – HM vs. x265 – Classes A, B, C e D



Cada ponto ilustrado na Figura 7.4 corresponde as diferentes sequências de vídeo avaliadas neste experimento, além disso, pode-se notar os pontos estão organizados em diferentes formatos de modo a auxiliar na identificação das classes. A tendência apresentada pelos pontos dispostos no gráfico é que quando maior a variação das informações temporais das sequências menor é a economia energética salva pelo *x265* com relação ao HM. Este comportamento, possivelmente, está relacionado com o fato de que a implementação do HM é diretamente voltada em atingir melhor eficiência de codificação. Assim, o codificador demanda maior esforço computacional na avaliação de cada estrutura de codificação HEVC. Os pontos relacionados com as sequências *Kimono* e *BQTerrace*, mostram nitidamente que a entrada dos dados requer atenção no desenvolvimento das aplicações de codificação de vídeo, especialmente, quando lidam com altas resoluções de vídeo.

Antes de concluir esta avaliação, é importante notar que a aceleração teve de ser recalculada quando da execução do *x265* no modo *single-thread*, porque a ferramenta *Valgrind* não suporta o perfilamento de cache considerando mais de um núcleo de execução. Por esta razão, a 7.5 ilustra o consumo de energia por amostra dos codificadores HM e *x265*. Os resultados para cada classe são apresentados, bem como, o *speedup* obtido considerando apenas um fluxo de execução.

Figura 7.5 - Consumo de Energia da Memória Cache (por amostra) – HM vs. x265 – Classes A, B, C e D



Os resultados presentes na Figura 7.5 mostram que o *x265*, além de atingir resultados significativos em termos de aceleração e eficiência de codificação (discutidos anteriormente), também consome menos energia na memória cache quando comparado com o HM.

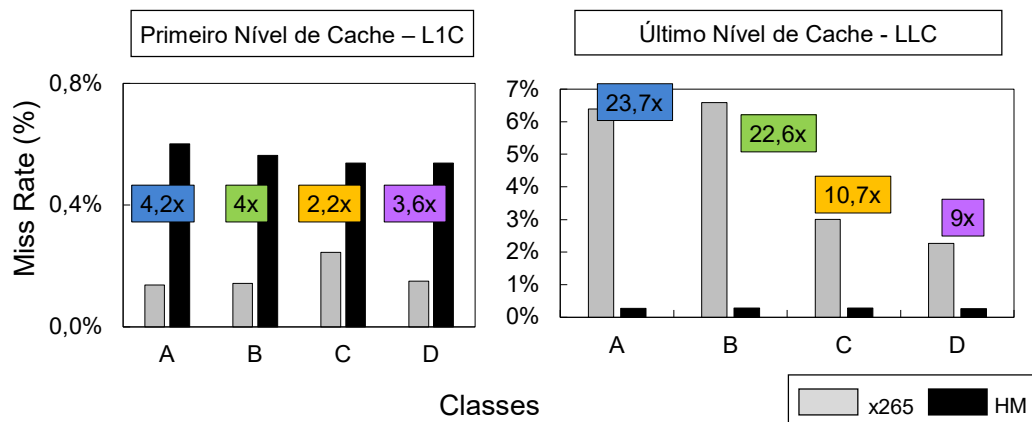
Observando a tabela apresentada à direita do gráfico, pode-se perceber que mesmo codificando com base em uma de suas configurações mais lentas (*slower*), o *x265* também é mais rápido quando uma execução *single-thread* é considerada. Neste escopo, é possível perceber um resultado diferente ao discutido anteriormente (veja Tabela 6.9), onde as resoluções mais baixas não refletem os índices altos de *speedup*.

### 7.2.2 Análises do Comportamento na Hierarquia de Cache: HM vs. *x265*

Nas discussões anteriores foi apresentado um comparativo do consumo de energia na cache entre os codificadores HM e *x265*. De acordo com estas avaliações, pode-se perceber que o *x265* apresentou superioridade com relação ao HM em diferentes aspectos, apresentando economia de energia e melhor eficiência de codificação. Visando justificar para estes resultados, uma investigação do comportamento na hierarquia de cache entre os codificadores é apresentada nesta seção.

A Figura 7.6 apresenta uma comparação entre os codificadores HM e *x265* em termos de taxa de penalidade (do inglês, miss rate). Este comparativo abrange o primeiro e o último nível da hierarquia de cache (L1C e LLC) considerando diferentes resoluções de vídeo.

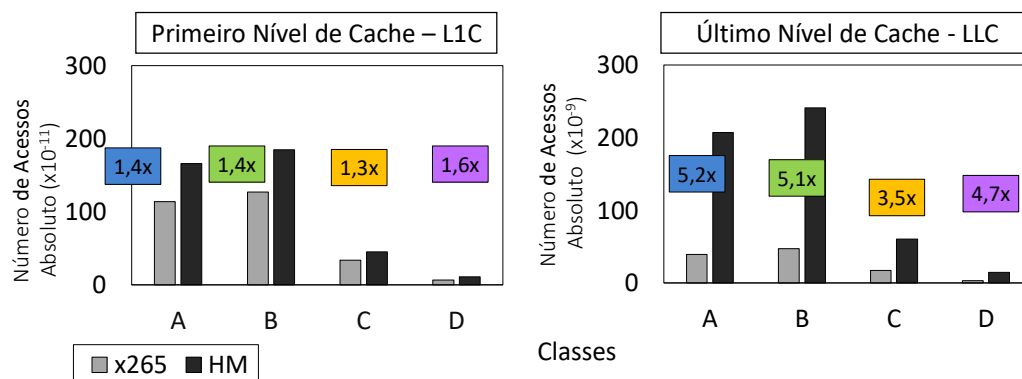
Figura 7.6 - Taxa de Penalidades (Miss Rate %) – L1C e LLC – HM vs. x265 – Classes A, B, C e D.



Observando os gráficos ilustrados na A Figura 7.6, pode perceber que o percentual de penalidades apontadas pelo x265 em L1C é inversamente proporcional aos resultados apresentados em LLC. No primeiro nível de hierarquia de cache a implementação referente ao x265 apresentou índices baixos de penalidade quando comparado ao HM, atingindo até 4,2x sob a classe A. É importante ressaltar que quanto mais alta a resolução, maior é a diferença apresentada entre os codificadores em termos de penalidades. Por lado, avaliando os percentuais ilustrados nos gráficos referente ao último nível de cache verifica-se que os percentuais de penalidades x265 aumentaram drasticamente atingindo uma diferença de até 23x quando comparado com o HM.

Estes resultados mostram que, possivelmente, os ganhos alcançados pelo x265 estão diretamente relacionados com uma exploração eficiente no primeiro nível da hierarquia de cache. Diante deste cenário, a Figura 7.7 Figura 7.6 mostra o número de acessos absolutos requerido pelos codificadores abrangendo diferentes resoluções de vídeo.

Figura 7.7 - Número Absolutos de Acessos – L1C e LLC: x265 vs. HM



Os resultados apresentados na 7.7 mostram que o codificador *x265* realiza um menor número de acessos na memória cache quando comparado com o HM em ambos os níveis para todas as resoluções analisadas. Em média, a diferença obtida em termos de número de acessos foi de 1,4x e 3,5x para cache L1C e LLC, respectivamente. Isto significa que o *x265* é eficiente energeticamente na memória cache quando comparado ao HM pois utiliza estruturas de dados mais eficientes fazendo com que o primeiro nível de cache comporte-se de forma mais efetiva, exigindo menos comunicação com os demais níveis de uma hierarquia de cache convencional.

### 7.3 ASPECTOS IMPORTANTES DA ANÁLISE DO CONSUMO DE ENERGIA DO CODIFICADORES HM E x265 NA CACHE

Diferentes aspectos foram avaliados a partir de uma criteriosa análise de configurações de codificação do *x265* de modo a considerar parâmetros que reportassem comportamentos equivalentes. Esta análise abordou contextos importantes da codificação, bem como, *speedup*, eficiência de codificação e, principalmente, o comportamento dos codificadores na memória cache sob o ponto de vista de consumo de energia. Estes resultados indicam que o menor consumo de energia na memória alcançada pelo *x265* não é justificado apenas pelos índices de *speedup* significativos que este codificador representa, mas também estão relacionadas com uma exploração mais efetiva no primeiro nível de memória cache.

É importante destacar que um dos principais alvos percorridos nesta tese esteve voltado na investigação do impacto energético dos principais parâmetros da memória cache. Dentre esta exaustiva avaliação, apontamos a configuração de cache mais econômica energeticamente para



codificação de vídeo. Dentre os parâmetros avaliados, a importância do primeiro nível de cache para economia energética em aplicações multimídia (ASADUZZAMAN, et al., 2013) foi amplamente considerada e enfatizada (veja Capítulo 6). Sendo assim, acredita-se que a utilização dos parâmetros ideias de cache neste comparativo, principalmente, a dimensão de L1C, contribuiu positivamente nos resultados obtidos nestes experimentos.

Ademais, pode-se perceber que o paralelismo das arquiteturas *x86* em conjunto com os paradigmas de programação paralela introduzidas no *x265* apontam que resultados promissores para atingir codificação em tempo real em altas resoluções em software.

## 8 CONCLUSÕES E TRABALHOS FUTUROS

Esta tese focou na caracterização do consumo de energia da codificação de vídeo de alta eficiência (HEVC) em Processador de Propósito Geral (GPP). Com esta finalidade, esta tese propôs uma metodologia composta por dois módulos. O módulo I consiste em extrair dados referentes ao consumo de energia do processamento de codificadores de vídeo em *software* com ênfase no padrão HEVC. Por sua vez, o módulo II visa estimar o consumo de energia do HEVC nas hierarquias de cache que compõem o projeto arquitetural dos processadores convencionais a partir do modelo analítico desenvolvido. A caracterização do consumo de energia do codificador HEVC em conjunto com a metodologia proposta é um elemento importante para que reduções do impacto energético da codificação de vídeo HEVC em *software* possam ser atingidas, assim como demonstrado ao longo desta tese.

O impacto referente ao consumo de energia despendido pelo codificador HEVC em *software* e a carência de informações quantificadas do consumo de energia da pela codificação em *software* na literatura, principalmente na memória cache, justificam o trabalho desenvolvido nesta tese. Conceitos importantes, seguidos de uma análise dos principais desafios relacionados com este cenário são apresentadas de modo a discutir e enfatizar a importância destes aspectos na redução do consumo de energia de codificadores HEVC em GPPs.

Diversas análises foram apresentadas visando a caracterização do consumo de energia da codificação HEVC em arquiteturas *x86* avaliando diferentes sequências de vídeo, resoluções e parâmetros do codificador. Uma avaliação do impacto do consumo de energia do codificador HEVC com relação ao seu predecessor H.264/AVC foi apresentada focando em discutir o equilíbrio entre eficiência de codificação e consumo de energia entre os codificadores. Além disso, uma análise extensa e detalhada de diferentes configurações de cache foi realizada o propósito de avaliar o comportamento do HEVC na hierarquia de memória e, desta forma, identificar os parâmetros de cache mais suscetíveis à economia de energia. Considerando que umas principais vantagens do módulo II da metodologia proposta é manter-se independente de aplicação ou de arquitetura de processador, uma avaliação referente ao comportamento e impacto energético na cache de diferentes codificadores HEVC também é apresentada. Uma das principais finalidades deste comparativo é explorar ainda mais alternativas que reportam potenciais na redução energética da codificação de vídeo em processadores de propósito geral.

O desenvolvimento deste trabalho viabilizou a caracterização do consumo de energia de codificadores HEVC através da metodologia proposta. Os resultados demonstram que o

gerenciamento dos parâmetros da codificação de vídeo de maneira conjunta com as especificações da memória cache tem um alto potencial para redução do consumo energético de codificação de vídeo mantendo bons resultados de qualidade visual das sequências codificadas.

Abaixo um sumário com as principais contribuições provenientes da metodologia proposta é apresentado:

**Módulo I:** nós apresentamos uma metodologia para extrair e analisar dados energéticos decorrentes do processamento da codificação de vídeo em *software*. Esta metodologia reúne ferramentas de código aberto, tais como a plataforma da Intel RAP, para estimar o consumo energético do processamento da codificação em processadores de propósito geral. Este mecanismo propõe métricas inovadoras, bem como a *BD-Energy*, que visam reunir informações de eficiência energética e codificação em valores individuais, a fim de auxiliar na síntese dos resultados obtidos.

A primeira avaliação realizada com esta metodologia fornece uma análise quantitativa, sistemática e detalhada do impacto energético do padrão HEVC com relação ao seu antecessor H.264/AVC. Os estudos realizados para este fim, contam com diferentes investigações de principais parâmetros da codificação, tais como, área de busca, QP, resoluções de vídeo e diferentes estruturas de codificação. O principal objetivo deste comparativo e detalhamento é fornecer suporte para desenvolvedores de codificadores de baixo consumo de energia através dos dados quantificados no que diz respeito ao impacto energético do HEVC com relação ao H.264 abordando parâmetros importantes da codificação. Os resultados obtidos mostram que o padrão HEVC fornece um ganho médio de 25% em eficiência de codificação ao custo de um consumo energético 17% maior do que o H.264/AVC, para a mesma qualidade de vídeo. Diferentes tamanhos de área de busca foram avaliados cujos resultados mostraram que as menores dimensões (até 32) entregam melhores resultados analisando o compromisso entre consumo de energia e eficiência de codificação. A exploração das dimensões da área de busca também apontou que as especificações que representam maior esforço computacional (maiores tamanhos) podem ocasionar um ponto de inflexão no comportamento, isto é, o HEVC pode deixar de ser mais eficiente em termos de codificação quando comparado com o H.264/AVC. Esta observação foi reportada, pois o consumo de energia reportado pelo HEVC cresce ligeiramente, enquanto os ganhos em compressão/qualidade não apresentam melhorias significativas. As análises referentes aos impactos de QP demonstraram utilizando o valor 37,

o HEVC atinge os melhores resultados, tanto em consumo de energia, quanto em eficiência de codificação quando comparado com o H.264/AVC.

A segunda avaliação realizada com esta metodologia visa analisar o consumo de energia do padrão HEVC considerando aspectos importantes do processo de codificação de vídeo. O estudo proposto avaliou o comportamento da codificação de vídeo quando da variação da dimensão da área de busca inerente ao módulo de Estimação de Movimento (32, 64, 96 e 128). Resumindo as análises realizadas para este experimento, verificou-se o incremento deste parâmetro não traz impactos relevantes em termos de eficiência de codificação, onde os ganhos obtidos não ultrapassaram 1%. Os resultados obtidos com o mecanismo proposto apontou que o consumo de energia escala de forma significativa quando a dimensão da área de busca aumenta. Desta forma, o estudo apontou que a utilização de uma área de busca maior do que 32 não é aconselhável, principalmente para aplicações que apresentam restrições energéticas. Além disso, as métricas propostas legitimaram ainda mais esta observação, considerando o algoritmo de busca rápido TZ, mesmo quando sequências de resoluções maiores são consideradas. O consumo de energia do parâmetro de quantização foi avaliado, analisando o comportamento do processamento da codificação de vídeo. A análise realizada ressalta, ainda mais, a importância deste parâmetro que pode afetar profundamente a eficiência em todos os aspectos considerados neste trabalho. Para este fim, a metodologia apresentou uma métrica que se mostrou útil, uma vez que a decisão do valor de QP mais adequado difere com relação ao alvo da aplicação. Os resultados obtidos a partir desta análise sugeriram que QPs acima de 27 exibiram um comportamento melhor, quando comparado com o valor 22 para todos os casos avaliados no experimento. Ademais, os valores de QP 32 e 37 também refletiram resultados relevantes, de acordo com o foco da aplicação.

**Módulo II:** nesta tese nós apresentamos um *framework* para estimar o consumo de energia referente ao HEVC na memória cache de forma genérica. Esta metodologia permite analisar o comportamento e o impacto energético da codificação de vídeo na hierarquia de cache. Este *framework* é composto de modelos analíticos e ferramentas de perfilamento para estimar o consumo de energia da codificação de vídeo HEVC. Diferentes configurações de memórias caches foram exaustivamente avaliadas em diversas especificações de codificação de vídeo. Com base nestas avaliações, uma configuração de cache energeticamente econômica para o codificador HEVC foi selecionada. Para seleção destes parâmetros que constituem esta configuração ideal, os equilíbrios entre aspectos importantes deste contexto foram considerados, tais como, eficiência energética, qualidade de codificação e, principais

parâmetros de memória (taxas de penalidades, acertos, latências). Estas análises demonstraram que a utilização de 64 *bytes* na largura da linha em ambos os níveis da hierarquia é uma alternativa interessante. Com relação à associatividade, os resultados apontam que a eficiência energética aumenta com os conjuntos maiores são considerados, produzindo economia de mais de 35% de energia entre o mapeamento direto e *8-way*. Entretanto, conjuntos associativos muito grandes incrementam em até 8,5x mais o tráfego de dados entre o primeiro e o último nível de cache. Sendo assim, nós concluímos que o conjunto *4-way* representa o melhor compromisso entre largura de banda e consumo de energia. A capacidade também foi explorada, onde uma análise refinada deste parâmetro mostrou que o tamanho 16KB em L1C e 8MB em LLC as mais altas economias de energia encontradas. Além disso, com base nos resultados obtidos, a análise e discussão de diferentes configurações da codificação de vídeo foram apresentadas. Estava avaliação mostrou que uma discrepância de mais de 35% na energia necessária para codificar sequências de vídeo da mesma resolução. A distribuição das operações de leitura e escrita também foi estudada para as mesmas sequências, mostrando resultados semelhantes independentemente da resolução. As operações de leitura demandam a maior parcela do consumo de energia na cache, especialmente no primeiro nível da hierarquia. O último nível de cache também aponta um maior esforço em operações de leitura, mas a diferença verificada foi muito menor em comparação com os resultados L1C devido aos altos custos de escrita na memória principal. A eficiência de codificação, a economia de energia e o desempenho de memória com relação à diferentes alternativas de codificação do HEVC foram investigados e os resultados mostram que uma economia de energia significativa pode ser alcançada ao custo de perdas na eficiência de codificação. Pode-se perceber que a redução da profundidade da árvore de CU reflete significativamente na redução do gasto energético, no entanto, aumenta a taxa de penalidades no último nível de cache. Assim, concluímos que é melhor evitar fortes modificações neste parâmetro para que a largura de banda entre a memória cache e a memória principal não aumente. Como alternativa, desabilitar ferramenta RDOQ mostrou ser uma solução satisfatória na redução do consumo de energia e também no tráfego de dados na hierarquia de memória. No que se refere ao compromisso entre a eficiência de codificação (medida em BD-BR) e economia de energia, concluímos que é possível economizar quase 80% de energia com um único parâmetro, ao custo de um aumento de 32,8% em eficiência de codificação. Customizando novas configurações de codificação e alterando mais de um único parâmetro em cada delas, acredita-se que resultados ainda melhores no equilíbrio entre economia de energia e eficiência de codificação possam ser atingidos.

**Impacto do Consumo de Energia dos Codificadores HM e x265 na Cache:** A partir da extensão da metodologia proposta para o suporte do codificador *x265*, uma comparação da implementação entre dois importantes codificadores de vídeo baseados no padrão HEVC foi apresentada. Com base nas análises realizadas, foi possível perceber o *x265* apresentou resultados promissores com relação ao seu principal alvo: atingir codificação de em tempo real em *software* considerando processadores de propósito geral. Os resultados demonstraram que o *x265* é superior ao HM em diferentes aspectos, tais como aceleração, eficiência de codificação e consumo de energia na memória. Além disso, verificou-se que os ganhos atingidos pelo *x265* estão relacionados, não apenas pelas com o paralelismo das estruturas de codificação inerentes à implementação, mas também por realizar uma exploração mais efetiva no primeiro nível de cache (L1C).

Este trabalho demonstrou que a forte correlação entre os diferentes domínios que abrangem esta tese, bem como parâmetros da codificação, características dos vídeos, hierarquia da memória cache, implementação de codificadores é um grande desafio para realizar a caracterização da codificação de vídeo. Neste contexto, as análises gerais demonstraram que consideração conjunta das características da codificação de vídeo, processamento e hierarquia da memória cache é um ponto fundamental para prover eficiência energética. Por esta razão, a necessidade de continuidade deste trabalho torna-se fundamental e, alguns trabalhos futuros são apresentados na próxima seção.

## 8.1 TRABALHOS FUTUROS

Além das contribuições apresentadas nesta tese, outros aspectos relacionados com a codificação de vídeo podem ser explorados e não foram abordados neste trabalho. A integração dos dois módulos que constituem incorporam a metodologia será realizada, de modo a automatizar o fluxo de execução deste *framework*. Esta integração prevê o desenvolvimento de uma interface gráfica visando à disponibilização da metodologia na comunidade científica. O suporte necessário para metodologia analisar o gasto energético do processo de decodificação de vídeo com base no padrão HEVC também está previsto. Além disso, existe um relevante espaço para propostas e desenvolvimento técnicas de controle de energia com objetivo gerenciar em tempo real o consumo de energia da codificação de vídeo em *software*. Acredita-se que propostas de controle do consumo energético, especialmente visando dispositivos alimentados por bateria, podem contribuir ainda mais tanto com a indústria, quanto com a academia.

## 9 PUBLICAÇÕES

### 1. *Rate-distortion and energy performance of HEVC video encoders*

**Eduarda Monteiro**, Mateus Grellert, Sergio Bampi, Bruno Zatt

*International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS)*, 2014.

### 2. *Rate-distortion and energy performance of HEVC and H.264/AVC encoders: A comparative analysis*

**Eduarda Monteiro**, Mateus Grellert, Sergio Bampi, Bruno Zatt

*IEEE International Symposium Circuits and Systems (ISCAS)*, 2015.

### 3. *From HD to UHD video: implications for embedded systems implementations of software-based HEVC video encoders*

**Eduarda Monteiro**, Guilherme Corrêa, Luis A. da Silva Cruz, Sergio Bampi

*E-Letter Communications Society: Multimedia Communications Technical Committee*, 2016

### 4. *Energy-aware Cache Assessment of HEVC Decoding*

**Eduarda Monteiro**, Mateus Grellert, Sergio Bampi, Bruno Zatt

*IEEE International Symposium Circuits and Systems (ISCAS)*, 2016.

### 5. *Memory Access Profiling for HEVC Encoders*

Ana Mativi, **Eduarda Monteiro**, Sergio Bampi

*IEEE Latin American Symposium on Circuit and Systems (LASCAS)*, 2016.

### 6. *Perfilamento, Análise e Otimização de Hierarquias de Memória para a Codificação de Vídeo de Alta Eficiência – HEVC*

Ana Mativi, **Eduarda Monteiro**, Sergio Bampi

*Salão de Iniciação Científica – SIC 2016* - Trabalho Destaque e Candidato a Premiação.

### 7. *Energy-Aware Cache Hierarchy Assessment Targeting HEVC Encoder Execution*

**Eduarda Monteiro**, Mateus Grellert, Sergio Bampi, Bruno Zatt

*Journal Real Time Image Processing – JRTIP 2017*.

## REFERÊNCIAS

- AGOSTINI, L. V. 2007.** Desenvolvimento de Arquiteturas de Alta Performance Dedicadas à Compressão de Vídeo Segundo o Padrão H.264. *Tese de Doutorado*. Porto Alegre : Programa de Pós-Graduação em Computação, 2007.
- AGRAWAL, P., et al. 1998.** Battery power sensitive video processing in wireless networks. *The Ninth IEEE International Symposium: Personal, Indoor and Mobile Radio Communications*. Boston : IEEE, 1998.
- ALVES, M. A. ZANATA. 2014.** Increasing Energy Efficiency of Processor Cache Via Line Usage Predictors. *Thesis (Ph.D.) - Computer Science*. Porto Alegre, Rio Grande do Sul, Brazil : Federal University of Rio Grande do Sul, 2014.
- ASADUZZAMAN, ABU, SURYANARAYANA, V. R. e RAHMAN, M. 2013.** Performance-power analysis of H.265/HEVC and H.264/AVC running on multicore cache systems. *International Symposium on Intelligent Signal Processing and Communications Systems (ISPACS)*. Naha : IEEE, 2013. DOI: 10.1109/ISPACS.2013..
- BHASKARAN, V. e KONSTANTINIDES, K. 1997.** *Image and Video Compression Standards: Algorithms and Architectures*. s.l. : Kluwer Academic Publishers, 1997.
- BJONTEGAARD, G. 2011.** *Calculation of average PSNR differences between RD-curves*. Austin : Video Coding Experts Group Meeting (documento VCEG-M33), 2011.
- BOSSSEN, F. 2012.** *Common Test Conditions and Software Reference Configurations*. s.l. : ITU-T/ISO/IEC Joint Collaborative Team on Video Coding (JCT-VC), 2012.
- BOSSSEN, F., et al. 2012.** HEVC Complexity and Implementation Analysis. 12 de 2012. pp. 1685-1696.
- CERTNER, O., et al. 2008.** A Practical Approach for Reconciling High and Predictable Performance in Non-Regular Parallel Programs. *Design, Automation and Test in Europe (DATE)*. Munich : IEEE, 2008. DOI: 10.1109/DATE.2008.4484767.
- CISCO.** Cisco Visual Networking index: Forecast an methodology, 2014-2019 white paper. Disponível em: <[http://www.cisco.com/c/en/us/solutions/collateral/service-provider/ip-ngn-ip-next-generation-network/white\\_paper\\_c11-481360.html](http://www.cisco.com/c/en/us/solutions/collateral/service-provider/ip-ngn-ip-next-generation-network/white_paper_c11-481360.html)>. Acesso em 08 Jan. 2016.
- CORREA, G., et al. 2012.** Performance and Computational Complexity Assessment of High-Efficiency Video Encoders. Dec de 2012. pp. 1899-1909.
- CORREA, GUILHERME , et al. 2016.** *Complexity-Aware High Efficiency Video Coding*. s.l. : Springer International Publishing, 2016.
- CORREA, GUILHERME, et al. 2014.** Complexity scalability for real-time HEVC encoders. *Journal Real-Time Image Process (JRTIP)*. 2014.



**CORREA, GUILHERME, et al. 2012.** Dynamic tree-depth adjustment for low power HEVC encoders. Seville : IEEE International Conference on Electronics, Circuits and Systems (ICECS), 2012. DOI: 10.1109/ICECS.2012.6463684.

**CORREA, GUILHERME, et al. 2012.** Performance and computational complexity assessment of high-efficiency video encoders. *IEEE Transactions on Circuits and Systems for Video Technology*. 12, 2012, Vol. 22, 12.

**DINIZ, CLAUDIO MACHADO e BAMPI, SERGIO. 2015.** Dedicated and reconfigurable hardware accelerators for high efficiency video coding standard. *Tese de Doutorado - Programa de Pós-Graduação em Computação - UFRGS*. Porto Alegre : UFRGS, 2015. Disponível em: <<http://hdl.handle.net/10183/118394>>. Acesso em 08 Abr. 2016.

**DivX265.** Divx Labs. Disponível em: <<http://labs.divx.com/divx265>>. Acesso em 08 Abr. 2016.

*Embedded Computer Systems: Architectures, Modeling, and Simulation.* **Iranpour, Ali e Krzysztof, Kuchcinski. 2006.** s.l. : Lecture Notes in Computer Science, 2006, Vol. 4017.

**GHANBARI, M. 2003.** *Standard Codecs: Image Compression to Advanced Video Coding*. s.l. : Institution Electrical Engineers, 2003.

**GONZALEZ, RAFAEL C. e WOODS, RICHARD E. 2011.** *Processamento Digital de Imagens*. s.l. : Pearson Education, 2011.

**GRELLERT, M., BAMPI, S. e ZATT, B. 2014.** Complexity Analysis and Complexity Control in High Efficiency Video Coding. *Dissertação de Mestrado*. Porto Alegre, Rio Grande do Sul, Brasil : Disponível em: <[http://www.lume.ufrgs.br/handle/10183/95943?locale=pt\\_BR](http://www.lume.ufrgs.br/handle/10183/95943?locale=pt_BR)>. Acesso em: 08 Abr. 2016, 2014.

**GROIS, DAN, MARPE, DELTEV and MULAYOFF, AMIT. 2013.** Performance comparison of H.265/MPEG-HEVC, VP9, and H.264/MPEG-AVC encoders. San Jose, CA : IEEE Xplore, 2013. DOI: 10.1109/PCS.2013.6737766.

**HÄHNEL, M., et al. 2012.** Measuring energy consumption for short code paths using RAPL. *Rev SIGMETRICS Perform. Eval.* New York : ACM, 2012. Vol. 40, 3. DOI: 10.1145/2425248.2425252.

**HE, YUWEN, et al. 2013.** Power aware HEVC streaming for mobile. *Visual Communications and Image Processing (VCIP)*. Kuching : Visual Communications and Image Processing (VCIP), 2013. DOI: 10.1109/VCIP.2013.6706445.

**HP Labs.** Cacti: An integrated cache and memory access time, cycle time, area, leakage, and dynamic power model. Disponível em: <<http://www.hpl.hp.com/research/cacti/>>. Acesso em 08 Abr. 2016.

**HU, QIANG, et al. 2014.** Analysis and Optimization of x265 Encoder. Valletta : Visual Communications and Image Processing Conference (VCIP), 2014. DOI: 10.1109/VCIP.2014.7051616.

- HUANGYUAN, Q. , et al. 2014.** Performance evaluation of H.265/MPEG-HEVC encoders for 4K video sequences. *Signal and Information Processing Association Annual Summit and Conference (APSIPA)*. Siem Reap : s.n., 2014. DOI: 10.1109/APSIPA.2014.7041782..
- INTELCORP. 2012.** Intel Corp. Intel R 64 and IA-32 Architectures Software Developer Manual. . 2012.
- IRANPOUR, ALI e KUCHCINSKI, KRZYSZTOF. 2006.** Memory architecture evaluation for video encoding on enhanced embedded processors. s.l. : Lecture Notes in Computer Science, 2006. Vol. 4017.
- ITU-T e ISO/IEC.** ITU-T Recommendation H.265 and ISO/IEC 23008-2. Disponível em: <<http://www.itu.int/en/ITU-T/studygroups/2013-2016/16/Pages/video/jctvc.aspx>>. Acesso em 13 jan. 2016.
- . Advanced video coding for generic audiovisual services, ITU-T Recommendation H.264 and ISO/IEC 14496-10 (MPEG-4 AVC). 2003.
- ITU-T. 1999.** Subjective Video Quality Assessment Methods for Multimedia Applications. Geneva : s.n., 1999.
- . 1990. Video Codec for Audiovisual Services at 64 kbit/s, ver. 1. s.l. : ITU-T Rec. H.261, 11 de 1990.
- JIN, LEI e CHO, SANGYEUN. 2006.** Reducing Cache Traffic and Energy with Macro Data Load. Tegernsee : IEEE Xplore, 2006. pp. 147-150.
- KIM, I.-K. MCCANN, SUGIMOTO, K. BROSS e HAN, W.-J. 2013.** HM: High Efficiency Video Coding (HEVC) Test Model Encoder Description. *JCT-VC-L1002*. Geneva : s.n., 2013.
- KULTURSAY, EMRE, et al. 2013.** Evaluating STT-RAM as an Energy-Efficient Main Memory Alternative. *International Symposium on Performance Analysis of Systems and Software (ISPASS)*. Austin : IEEE, 2013. DOI: 10.1109/ISPASS.2013.6557176.
- LEE, YOUNGHOON, KIM, JUNGSOO e KYUNG, CHONG-MIN. 2012.** Energy-Aware Video Encoding for Image Quality Improvement in Battery-Operated Surveillance Camera. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. 02 de 2012, pp. 310-318.
- LI, PENG, CHEN, YIQIANG e JI, WEN. 2010.** Rate-Distortion-Complexity Analysis on AVS. *Pacific Rim Conference on Multimedia Proceedings (PCM)*. Shanghai : Springer Berlin Heidelberg, 2010.
- MA, ZHAN, HU, HAO e WANG, YAO. 2011.** On Complexity Modeling of H.264/AVC Video Decoding and Its Application for Energy Efficient Decoding. *IEEE Transactions on Multimedia*. 12 de 2011, pp. 1240-1255.
- NETHERCOTE, NICHOLAS e SEWARD, JULIAN. 2007.** Valgrind: A Framework for Heavyweight Dynamic Binary Instrumentation. *Proceedings of ACM SIGPLAN 2007 Conference on Programming Language Design and Implementation (PLDI)*. San Diego : ACM, 2007. Vol. 42. DOI: 10.1145/1273442.1250746.

- PEDRE, SOL, et al. 2013.** Accelerating embedded image processing for real time: a case study. *Journal of Real-Time Image Processing (JRTIP)*. 2, 2013, Vol. 11, 2.
- POLLACK, J. 2006.** Displays of A Different Stripe. *IEEE Spectrum*. 08 de 2006, pp. 40-44.
- QIU, GUOPING, et al. 2010.** Rate-Distortion-Complexity Analysis on AVS Encoder. Shanghai : Springer, 2010. pp. 73-83.
- REELSEO.** 500 hours of video uploaded to youtube every minute. Disponível em: <<http://www.reelseo.com/hours-minute-uploaded-youtube/>>. Acesso em: 08 Jan 2016.
- RICHARDSON, I. 2010.** *The H.264/AVC Advanced Video Compression Standard (Second Edition)*. Chichester : John Wiley & Sons, 2010.
- RICHARDSON, IAIN E. G. 2002.** *Video Codec Design: Developing Image and Video Compression Systems*. s.l. : Chichester: John Wiley and Sons, 2002.
- SAMPAIO, FELIPE, et al. 2014.** Energy-efficient Architecture for Advanced Video Memory. *International Conference on Computer-Aided Design (ICCAD)*. San Jose : IEEE, 2014. DOI: 10.1109/ICCAD.2014.7001343.
- SHI, YUN Q. e SUN, HUIFANG. 2008.** *Image and Video Compression for Multimedia Engineering: Fundamentals, Algorithms, and Standards*. s.l. : CRC Press, Inc., 2008.
- SILVEIRA, DIEISON, et al. 2015.** Efficient reference frame compression scheme for video coding. *Journal of Real-Time Image Processing (JRTIP)*. s.l. : Springer, 2015.
- SINANGIL, M. E., et al. 2012.** Memory cost vs. coding efficiency trade-offs for HEVC motion estimation engine. *IEEE International Conference on Image Processing (ICIP)*. Orlando : IEEE International Conference on Image Processing (ICIP), 2012. DOI: 10.1109/ICIP.2012.6467164.
- SOLAK, S.B. e LABEAU, F. 2010.** Complexity scalable video encoding for power-aware applications. Austin : IEEE Xplore, 2010. pp. 443-449. DOI: 10.1109/GREENCOMP.2010.5598281.
- STATISTA.** Statista - The portal for statistics. Disponível em: <<https://www.statista.com/statistics/250934/quarterly-number-of-netflix-streaming-subscribers-worldwide/>>. Acesso em: 12 jan 2017.
- SUHRING, K. 2007.** H.264/AVC Reference Software. *Fraunhofer Heinrich-Hertz*. 2007.
- SULLIVAN, GARY J., et al. 2012.** Overview of the High Efficiency Video Coding (HEVC) Standard. December de 2012, Vol. 22, 12, pp. 1649-1668.
- TOURAPIS, ALEXIS M. 2012.** Enhanced Predictive Zonal Search for Single and Multiple Frame Motion Estimation. *Visual Communications and Image Processing (VCIP)*. San Jose : Citeseerx, 2012. DOI: 10.1117/12.453031.
- ULTRA VIDEO GROUP.** Ultra Video Group: Test Sequences. Disponível em: <<http://ultravideo.cs.tut.fi/#testsequences>>. Acesso em 08 Abr. 2016.

**VALGRIND.** Valgrind Home. Disponível em: <<http://valgrind.org/>>. Acesso em 08 Abr. 2016.

**VANNE, J. and VIITANEN, M. and HAMALAINEN, T.D. and HALLAPURO, A. 2012.** Comparative Rate-Distortion-Complexity Analysis of HEVC and AVC Video Codecs. *IEEE Transactions on Circuits and Systems for Video Technology (TCSVT)*. 12 de 2012, Vol. 22, 12, pp. 1885-1898.

**VIITANEN, M., et al. 2012.** Complexity analysis of next-generation HEVC decoder. Coex : IEEE Xplore, 2012. pp. 882-885.

**x265 Presets Options. 2016.** x265 Preset options. *x265 Documentation*. Disponível em: <<https://x265.readthedocs.io/en/1.7/presets.html>>. Acesso em: 08 abr. 2016.

—. x265 HEVC Encoder / H.265 Video Codec. Disponível em: <<https://bitbucket.org/multicoresware/x265/wiki/Home>>. Acesso em: 08 Abr. 2016.

—. x265 HEVC Encoder Implementation. Disponível em: <<https://bitbucket.org/multicoresware/x265/wiki/Home>>. Acesso em: 08 Abr. 2016.

**XIAOAN , LU, WANG, YAO e ERKIP, E. 2002.** Power efficient H.263 video transmission over wireless channels. New York : International Conference on Image Processing Proceedings, 2002. Vol. 1, pp. I-533-I-536. DOI: 10.1109/ICIP.2002.1038078.

**ZHOU, DAJIANG, et al. 2014.** Reducing power consumption of HEVC codec with lossless reference frame recompression. *International Conference on Image Processing (ICIP)*. Paris : IEEE, 2014. DOI: 10.1109/ICIP.2014.7025425.

## APÊNDICE A - RESULTADOS E DISCUSSÃO DA AVALIAÇÃO DO COMPORTAMENTO DAS RESOLUÇÕES HD VS. UHD NA MEMÓRIA CACHE

A captura de imagens de resoluções ultra-altas (UHD – 3840x2160) é uma tecnologia emergente e, deste modo, os ganhos providos pelo HEVC podem se tornar oportunos ao suporte no processo de codificação que envolve este contexto. Assumindo que, a inclusão destas câmeras nos dispositivos tradicionais (tablets, celulares, etc) é crescente, este cenário pode se tornar ainda mais desafiador no projeto de codificadores baseados em software visando a execução em plataformas embarcadas de propósito geral, tais como a linha de processadores *Cortex*.

Esta seção analisa o impacto energético da memória cache na codificação UHD com relação ao formado HD. O comparativo entre as duas resoluções em termos de acesso à memória também é apresentado. Ademais, duas especificações de memória cache com base na linha de processadores Cortex são avaliadas na codificação de vídeos UHD. O objetivo desta análise é assegurar o menor gasto de energia entre as especificações de memória cache e, desta forma, reduzir custos de hardware relacionados ao impacto que a reflete a codificação UHD referente à resolução HD (usualmente conhecida como HD1080p).

As condições de testes (CTCs) utilizadas são muito parecidas com as descritas anteriormente, diferindo dos vídeos utilizados devido à disponibilidade de encontrar uma mesma sequência de vídeo nas duas resoluções. O repositório do grupo UVG (do inglês, *Ultra Video Group*) (ULTRA VIDEO GROUP, 2013) foi utilizado para obtenção das seguintes cenas: *Beauty*, *Jockey*, *HoneyBee*, e *YachtRide*, em ambas as resoluções HD e UHD. Os modelos dos processadores e suas respectivas especificações de memória estão descritas na Tabela A-1.

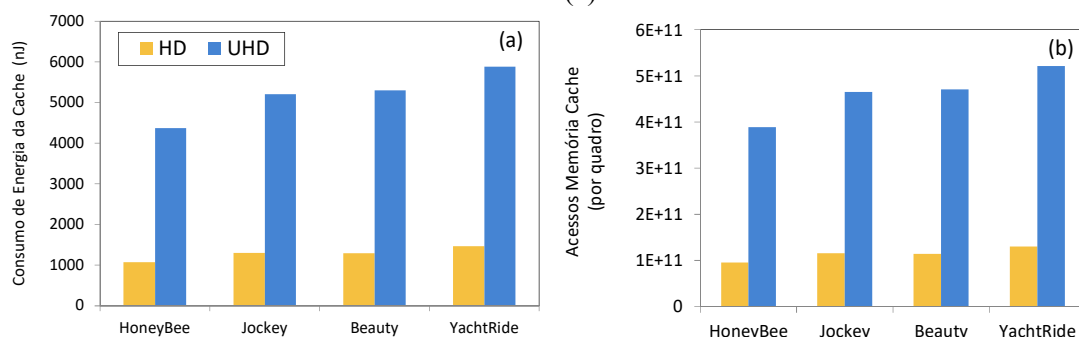
Tabela A-1 – Especificações da Hierarquia de Memória Cache da Linha de Processadores Cortex – A8 e A53.

Modelos de Processadores Cortex	Níveis da Hierarquia	Capacidade	Associatividade	Largura da Linha
A8	L1C	16 KB	4-way	64 bytes
	LLC	512 KB	8-way	
A53	L1C	64 KB	4-way	
	LLC	2 MB	16-way	

### Comportamento da Memória Cache: HD vs. UHD

O primeiro experimento desta análise consiste na avaliação dos impactos da resolução UHD quando comparada com HD, em termos de custo energético da cache e, seus respectivos comportamentos em termos de número absoluto de acessos realizados na memória. A Figura A-1 apresenta esta análise, onde o consumo de energia das duas resoluções está plotado no gráfico mais à esquerda (a) e, o número de acessos realizado por cada um dos formatos encontra-se a direita (b).

Figura A-1 – HD para UHD: Consumo de Energia da Memória Cache (a) e Número de Acessos da Cache (b).

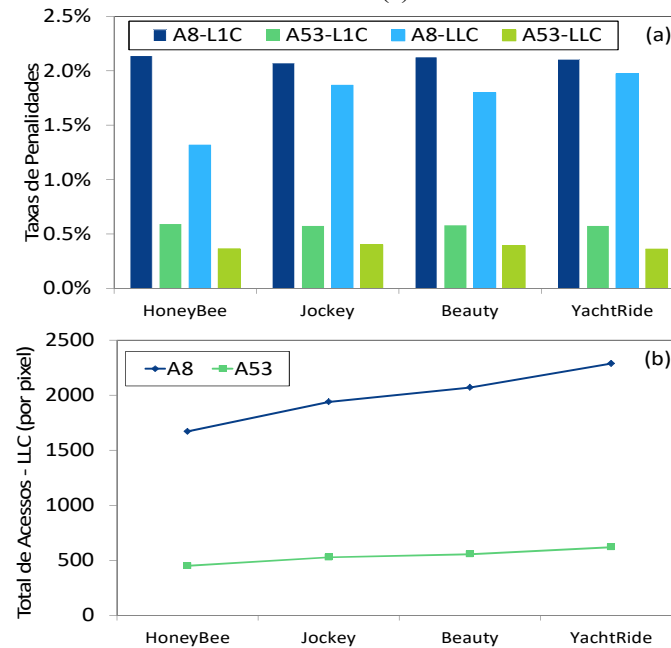


A Figura A-1 (a) ilustra o comportamento esperado, isto é, quantifica o maior consumo de energia das sequências UHD com a resolução HD. Além disso, é possível perceber que o este gasto energético cresce de acordo com o incremento do número de pixels, a resolução UHD consome, em média,  $4,05x$  mais energia na memória cache que a resolução HD. Os resultados da Figura A-1 (b) mostra que a resolução UHD realiza um maior número de acessos à hierarquia de memória cache, com relação ao formado HD. Ademais, o fator médio encontrado nesta avaliação, também indica que a resolução UHD gera  $4,05x$  mais acessos à cache por quadro quando comparação com a resolução HD.

Esta análise aponta que tanto o consumo de energia da memória cache, quanto o número de acessos, escalam diretamente de acordo com o incremento do número de pixels por quadro. O fato de que as mesmas sequências com resoluções diferentes foram utilizadas neste experimento, indica que o aumento verificado foi influenciado somente pela resolução, e não pelo conteúdo do vídeo. Outros resultados extraídos revelaram que o gasto energético apresenta uma tendência similar com a escala de resolução.

### Análises das Hierarquias de Memória Cache em Processadores *Cortex* na codificação UHD

Figura A-2– A8 vs. A53: Taxas de Penalidades (a) e Número de Acessos na cache (b).



Os resultados descritos anteriormente descrevem o impacto do crescimento das resoluções (HD para UHD), em termos de consumo de energia e acessos realizados na memória cache. A segunda análise apresentada foca em responder uma questão importante: se a escolha entre os parâmetros arquiteturais da memória cache pode resultar em menor ocorrência de penalidades e consumo energético na codificação de vídeos UHD. Esta questão é parcialmente respondida através de um estudo comparativo do comportamento entre duas configurações de memória cache distintas que consistem em dois processadores *Cortex* atuais. Sabendo da importância da memória cache nestas arquiteturas, o principal objetivo desta avaliação é mostrar que a escolha das especificações da hierarquia deve ser realizada de forma cautelosa para garantir consumo de energia mínimo e, assim, reduzir os custos de *hardware* inerentes.

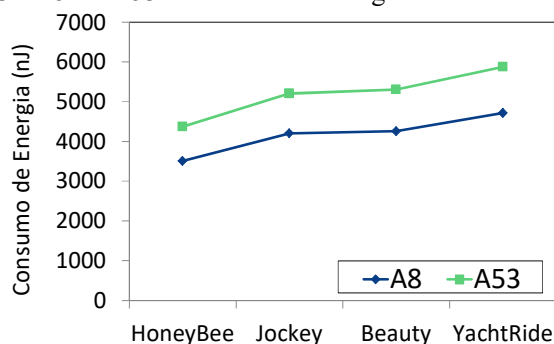
Esta investigação considera os dois processadores *Cortex* descritos na Tabela A-1, cujos modelos são A8 e A53. A Figura A-2 apresenta uma comparação das taxas de penalidades obtidas para ambos os níveis da hierarquia de memória (a) e o número absoluto de acessos de LLC (b) resultantes destas duas configurações de cache.

Observando a Figura A-1 é nítido que as configurações de memória exibem comportamentos diferentes, refletindo que a hierarquia de memória do dispositivo *Cortex* A8 é mais simples quando comparada com a especificação do modelo A53. Os resultados da Figura A-1 (a) mostram que a hierarquia de cache de A8 impacta em taxas de penalidades maiores que

a especificação do A53. Em média, a configuração de cache do processador A8 atinge  $3,68x$  e  $4,54x$  mais penalidades em L1C e LLC, respectivamente, com relação à organização de A53. Além disso, o gráfico apresentado na Figura A-2 (b) ilustra que o último nível da hierarquia de cache do processador A8 reflete, em média,  $2,7x$  mais acessos à memória do que o A53.

Portanto, verifica-se que memórias cache de maior capacidade proporcionam melhor desempenho na hierarquia de memória, tanto em L1C, quanto em LLC. A Figura A-3 mostra outro aspecto importante neste trabalho, onde o consumo de energia destas duas configurações de cache é avaliado.

Figura A-3– A8 vs. A53: Consumo de Energia da Memória Cache.



O gráfico desta figura mostra que a cache do processador A53 requer 20% mais energia que a memória do A8. Ademais, a cache do processador A53 é mais cara em comparação com A8. Estes custos são elevados, uma vez que operações de leitura e escrita na cache do A53 custam  $61,2x$  e  $82,2x$  mais do que A8, respectivamente. É possível notar que as variantes de memória mais econômicas foram selecionadas entre os parâmetros oferecidos pelo fabricante do processador. Desta forma, o estudo indica que a cache do processador A8 é uma melhor alternativa para redução de consumo de energia e custos de *hardware* na codificação de vídeos UHD em *software*.