



Evento	Salão UFRGS 2018: SIC - XXX SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2018
Local	Campus do Vale - UFRGS
Título	Explorando Somadores Compressores 8-2 com Propagação Eficiente de Carry para Circuitos Rápidos e de Baixa Potência
Autor	THOMAS VAITSES FONTANARI
Orientador	SERGIO BAMPI

Explorando Somadores Compressores 8-2 com Propagação Eficiente de Carry para Circuitos Rápidos e de Baixa Potência

Thomas Vaitses Fontanari e Sergio Bampi (Orientador)

Instituto de Informática - Universidade Federal do Rio Grande do Sul

O somador compressor é um circuito digital cujo propósito é realizar a soma simultânea de múltiplos operandos, reduzindo-os para apenas dois operandos. Assim, um compressor N-2 é capaz de comprimir N operandos para apenas dois, de tal forma que a soma destes dois operandos é equivalente à soma dos N operandos.

Diferentes somadores compressores já foram desenvolvidos e propostos na literatura, como os compressores de tamanho 3-2, 4-2, 5-2, 7-2 e 8-2. Essas arquiteturas em geral são especialmente eficientes em termos de dissipação de potência, tendo sido usadas extensivamente no contexto de multiplicadores e, também, em blocos dedicados à computação de transformadas em codificadores de vídeo estado-da-arte como o padrão HEVC. O somador compressor 8-2, especificamente, foi usado recentemente no contexto de codificadores de vídeo para o cálculo da soma das diferenças absolutas (SAD), onde também obteve melhoras em relação a abordagens tradicionais, especialmente em termos de potência e área total do circuito.

O uso de somadores compressores, no entanto, envolve a propagação de sinais através de múltiplos módulos. Em algumas implementações de um determinado compressor, essa propagação pode se estender ao longo de todo o tamanho do operando, fazendo com que o tempo necessário para a operação do circuito seja linearmente dependente da largura de bits dos operandos. Essa propagação, no entanto, pode ser limitada a partir do roteamento adequado dos sinais internos aos compressores, diminuindo de forma considerável o caminho crítico do circuito.

O trabalho, portanto, procura explorar e propor arquiteturas de compressores somadores 8-2 que apresentem um roteamento mais eficiente dos sinais que se propagam ao longo do compressor, buscando reduzir o caminho crítico do circuito, e por consequência obter melhoras em métricas como potência e frequência de operação. A metodologia se dá a partir da síntese de diferentes topologias para o compressor descritos em Verilog, utilizando a ferramenta industrial de síntese Cadence Genus Synthesis Solution, para a tecnologia de 65 nanômetros. A síntese permite a obtenção de medidas como a estimação da dissipação de potência do circuito, a frequência máxima de operação e a área utilizada pelo circuito. Resultados preliminares do desenvolvimento dos compressores 8-2 neste trabalho mostraram melhoras tanto em termos de dissipação de potência quanto em frequência máxima de operação em relação a arquiteturas anteriores. Pretende-se ainda validar os resultados já obtidos em aplicações reais, como em codificadores de vídeo.