



**Universidade:  
presente!**

**UFRGS**  
PROPEAQ



**XXXI SIC**

21. 25. OUTUBRO • CAMPUS DO VALE

<b>Evento</b>	Salão UFRGS 2019: SIC - XXXI SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
<b>Ano</b>	2019
<b>Local</b>	Campus do Vale - UFRGS
<b>Título</b>	Caracterização de acessos não-temporais à memória em arquiteturas de processadores multicore
<b>Autor</b>	LUCAS LAUCK DOS PASSOS
<b>Orientador</b>	LUIGI CARRO

# Caracterização de acessos não-temporais à memória em arquiteturas de processadores multicore

Autor: Lucas Lauck dos Passos  
Orientador: Luigi Carro

**Universidade Federal do Rio Grande do Sul**

## **Introdução:**

A evolução na velocidade de leitura da memória nas últimas décadas foi dada em parte pelos avanços da tecnologia de memória e lógica de processamento e, em outra parte, pela exploração da localidade espacial e temporal nas aplicações. No entanto, com a chegada do fim da lei de Moore, torna-se essencial o entendimento de características particulares de cada aplicação para otimizar o modo como elas acessam à memória principal.

Uma dessas características presentes em muitas aplicações é chamada de *streaming*, e define programas com baixa localidade temporal. Neste trabalho, apresentaremos formas de identificá-las com métricas em tempo de compilação e execução. Podendo assim, explorar desempenho em nível de caches com acessos não-temporais à memória em arquiteturas de processador multicore.

## **Objetivo:**

Através de simulações queremos identificar métricas para classificar o quanto algumas aplicações se utilizam do aumento de tamanho da cache para melhorar o seu desempenho.

Essas se baseiam na quantidade de *replacements* efetuados e *miss ratio* gerados nos acessos dos níveis de cache.

## **Metodologia:**

Escolhemos o simulador GEM5 que é capaz de simular diferentes parâmetros de processamento da CPU juntamente a diferentes configurações de memória cache (tamanho, associatividade, replacement policies, etc) para encontrarmos métricas que medem o quanto uma aplicação é *streaming* ou não, como o número de linhas de caches substituídas, tempo de acesso médio, número de acessos nas caches e memória.

## **Resultados esperados:**

Esperamos encontrar uma forma de classificar o quanto um programa é beneficiado pelo uso dos níveis da cache. Essa classificação deve ser capaz de dizer para programador o quanto seu programa pode melhorar com o uso de instruções não-temporais.

## **Resultados obtidos até o momento:**

No andamento até então percebeu-se que para arquiteturas com múltiplos níveis de cache aplicações identificadas como *streaming* não são beneficiadas. Isso se dá pela baixa localidade temporal, portanto o uso dessas arquiteturas não é necessário e pode apresentar até mesmo uma redução de desempenho devido a latência de acessos a memória principal.

Por fim, a caracterização realizada neste trabalho contribuirá com métricas em tempo de execução que podem ser utilizadas para promover uso eficiente de instruções não-temporais.