



## Conectando vidas Construindo conhecimento



XI FINOVA

27/09 a 1/10  
VIRTUAL

<b>Evento</b>	Salão UFRGS 2021: FEIRA DE INOVAÇÃO TECNOLÓGICA DA UFRGS - FINOVA
<b>Ano</b>	2021
<b>Local</b>	Virtual
<b>Título</b>	Descrição de Hardware da Máquina Hipotética Neander em VHDL
<b>Autor</b>	ANA CAROLINA DE CASTILHOS FERREIRA
<b>Orientador</b>	SERGIO BAMPI

## Descrição de Hardware da Máquina Hipotética Neander em VHDL

O presente trabalho visa aperfeiçoar um dos métodos que auxiliam no desenvolvimento do Projeto ULP-Radio – Receptor CMOS de Ultra-Baixa Dissipação para Dispositivos de IoT. Após o aprendizado inicial de uma Linguagem de Descrição de Hardware (VHDL), um projeto foi realizado para aplicar e desenvolver esses conhecimentos. O objetivo do projeto consistiu em descrever em VHDL uma máquina hipotética (Neander), desenvolvida com intenções didáticas pelo professor da UFRGS, Raul F. Weber, e simular esse circuito em um simulador lógico (ISE). O processo partiu do princípio de analisar as características, funcionamento e componentes do Neander e então seguir para a sua descrição. O programa utilizado para realizar a descrição foi o Vivado, software da Xilinx. O hardware utilizado para a descrição foi: uma memória BRAM single port para programa e dados com largura de 8 bits, um multiplexador 2:1, uma unidade aritmética e lógica (ULA), cinco registradores com carga paralela, um contador com carga paralela e sinal de incremento e uma unidade de controle que consiste em uma máquina de estados finitos (FSM) responsável pelo controle da leitura e escrita da memória e dos elementos do Datapath. Após a descrição individual de cada componente, foi feita toda a integração do hardware, descrição do testbench, e por fim a sua simulação, utilizando programas descritos que deveriam funcionar no Neander originalmente projetado. A área do hardware gerada utilizando o FPGA 7a12tcp238-2 foi de 59 4-LUTs, 33 flip-flops e 1 BRAM. As simulações geraram dados compatíveis com os resultados da máquina hipotética original, mostrando que o hardware conseguiu ser corretamente descrito.