



XXXIII SIC SALÃO INICIAÇÃO CIENTÍFICA

Evento	Salão UFRGS 2021: SIC - XXXIII SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2021
Local	Virtual
Título	Comparação de consumo de energia em memórias Crossbar
Autor	BRUNO SOARES ZIMMER
Orientador	PAULO FRANCISCO BUTZEN

Comparação de consumo de energia em memórias Crossbar

Aluno: Bruno Soares Zimmer

Orientador: Paulo Francisco Butzen

Faculdade: UFRGS

Este trabalho analisa uma solução emergente para integrar o processador do futuro. O processador tradicional implementa caches como SRAM, mas tecnologias como STT-MRAM têm sido usadas e/ou consideradas para substituí-lo. Todas as tecnologias possuem pontos fortes e fracos, mas aqui será discutida uma boa oportunidade para evitar a grande área utilizada pelas memórias, a memória de matriz Crossbar, que diminui o uso de transistores podendo até não ter os mesmos na sua matriz e também considerando que os MTJs usados na matriz de memória podem ser fabricados somente na camada de metal do chip. A fim de considerar uma comparação das arquiteturas, foram testadas duas matrizes de Bitcells diferentes. Sendo uma delas utilizando um transistor PMOS como selecionador para cada bit, enquanto a outra não tem nenhum tipo de selecionador, sendo a sem selecionador com dois métodos de manipulações, o half biased que mantém as células não usadas em $0,5 \cdot V_{dd}$, e o de transmission gate que mantém as células não usadas em $0 \cdot V_{dd}$. Concluindo, foi analisada a latência e a energia das diferentes arquiteturas, o foco está no crescimento para a energia de leakage de 256 Bits, mostrando a crossbar usando o método half biased tem metade da energia de leakage total do que a crossbar usando o método de transmission gate.