



**REENCONTROS
NOVOS ESPAÇOS
OPORTUNIDADES**

XXXIV SIC Salão Iniciação Científica

26 - 30
SETEMBRO
CAMPUS CENTRO

Evento	Salão UFRGS 2022: SIC - XXXIV SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2022
Local	Campus Centro - UFRGS
Título	Heurísticas de exploração de espaço de projeto em síntese de alto nível baseadas em estimadores de métricas
Autor	NÍKOLAS PADÃO SCHUSTER
Orientador	GABRIEL LUCA NAZAR

No contexto de linguagens de descrição de hardware e desenvolvimento de FPGAs, tem se popularizado o conceito de sintetizar programas em linguagens de alto nível (Ex: C/C++) para Register Transfer Level (RTL) designs, desse jeito aumentando o nível de abstração com o propósito de facilitar o desenvolvimento de circuitos digitais. O nome desse processo é High-Level Synthesis (HLS). Contudo, ainda há dificuldades no desenvolvimento: um único programa desenvolvido em uma linguagem de alto nível pode ser sintetizado em diferentes designs RTL através de diversos pragmas/diretivas que podem ser inseridos no código de alto nível. Portanto, ainda é necessário um certo grau de conhecimento de design de hardware para poder, através desses pragmas, conseguir a solução/design (certa combinação de pragmas em um dado código) ideal para o desejo do projetista. Objetiva-se neste projeto facilitar ainda mais o uso de ferramentas HLS, tornando o processo de achar as melhores (Pareto-ótimas) soluções, automático. Para isso, porém, não se pode apenas fazer uma busca exaustiva com todas possíveis soluções, pois isso seria intratável, logo devem-se elaborar métodos para navegar pelo espaço de projeto de forma eficiente e rápida. Isso será feito através de heurísticas para guiar a exploração do espaço de projeto e de inteligência artificial para estimar os recursos e latência necessários pelo hardware gerado na síntese. Foram desenvolvidas 4 principais heurísticas básicas até o momento e um modelo de predição baseado em random forest que ainda está em processo de integração com nossas heurísticas. Por enquanto, já é possível utilizar o código elaborado para gerar, automaticamente, designs Pareto-ótimos dado um código de alto nível sintetizável e uma lista de possíveis pragmas a serem aplicados, porém ainda se pode aprimorar com heurísticas e preditores mais sofisticados.