

Neste trabalho apresentamos uma análise das diferenças entre os resultados de simulação e de medidas de um oscilador em anel de 19 estágios projetado e fabricado em um chip de teste junto com diversos módulos analógicos e de RF. Cinco chips-protótipo na tecnologia IBM 0.18 μ m CMOS foram medidos, após fabricação como Multi-Project Wafer (MPW) da MOSIS. Foram feitas simulações do circuito, utilizando o simulador elétrico Spectre da Cadence™, variando-se diversos parâmetros tais como a capacitância e resistência de carga do buffer, tensão de alimentação e também as variações estatísticas de processo de fabricação, por método Monte Carlo. Nesta abordagem, foi possível verificar um aumento linear da frequência com o aumento da tensão de alimentação do oscilador. Após a análise do oscilador em anel entre os resultados obtidos e os resultados das simulações Spectre da Cadence™, verificou-se uma diferença entre a frequência de oscilação esperada (915MHz) e a que foi medida (630MHz), cerca de 30% menor. Constatamos que um “debiasing” no Vdd do circuito sob teste causou a maior parte da diferença.