

092

O IMPACTO DO NBTI NA CONFIABILIDADE DE CIRCUITOS ARITMÉTICOS. *Maurício Banaszkeski da Silva, Vinicius Valduga de Almeida Camargo, Lucas Brusamarello, Gilson Inacio Wirth (orient.) (UFRGS).*

Com o avanço da miniaturização dos transistores em circuitos integrados, o efeito NBTI se tornou um sério problema para sua confiabilidade. Negative Bias Temperature Instability (NBTI) é um fenômeno de degradação temporal dos transistores PMOS. NBTI é causado pela quebra da ligação Si-H na interface Si-SiO₂, causando um aumento na tensão de limiar (V_t) dos transistores. Assim, NBTI implica em degradação da performance do circuito ao longo do tempo de vida deste, causando problemas de confiabilidade. Neste trabalho é apresentada uma metodologia para análise dos danos causados pelo NBTI em três topologias de células somadoras de 1-bit em cascata. O modelo foi proposto a partir de dados teóricos obtidos de estudos já realizados e presentes na literatura da área, os quais descrevem analiticamente a média e o desvio padrão do V_t em função do tempo. A ferramenta utilizada neste trabalho foi o HSPICE da Synopsys, com o modelo de transistores PTM para uma tecnologia de 32nm. Uma vez que o NBTI é um efeito estatístico, foram realizadas simulações Monte Carlo com 2500 iterações para cada topologia, durante os primeiros dezesseis anos. Foram analisado o tempo de atraso da célula e potência dissipada. Os resultados obtidos mostraram um aumento nas médias e nos desvios padrão do tempo de propagação em todas as topologias testadas, diminuindo a performance e aumentando as chances de falha do sistema ao longo do tempo. A partir deste estudo pode-se apontar a topologia de somadores que se mostra menos vulnerável a NBTI, ou seja, apresenta menor aumento do pior caso do atraso ao longo do tempo. (Fapergs).