

281

UM ESTUDO SOBRE ATRASO DE CONEXÃO. *Renan Alves Fonseca, Cristiano Santos, Daniel Ferrão, Gustavo Wilke, Ricardo Augusto da Luz Reis (orient.) (UFRGS).*

No projeto de circuitos integrados, existem várias etapas. Ao passar de uma etapa para a outra, mais informações são acrescentadas de forma que no final, o circuito está completamente especificado. Em muitas dessas etapas, é realizada a verificação de timing do circuito, ou seja, é verificado o quão rápido pode ser o circuito. Para fazer a verificação de timing com uma alta precisão é necessário considerar o efeito das conexões no atraso. Uma maneira de obter o valor do atraso da conexão é através da simulação elétrica do circuito que representa esta conexão. Esta simulação tem um custo computacional alto, impossibilitando uma estimativa de atrasos rápida em algoritmos iterativos. Além disso, nos níveis mais altos de abstração, não se tem a informação necessária para modelar a conexão por um circuito elétrico e então executar a simulação. A maneira mais usual de se fazer o cálculo do atraso da conexão é através de modelos que aproximam o valor do atraso por um limite superior. Muitos desses modelos são rápidos o suficiente para serem utilizados nas primeiras etapas do projeto, onde frequentemente se deseja embutir o cálculo em um laço. Por este motivo, essa categoria de modelos para atraso de conexões é especialmente importante. Foram estudados quatro destes modelos e comparados quanto a sua precisão. Os modelos foram implementados em linguagem C e trabalham com a modelagem da conexão como uma rede RC, com parâmetros concentrados. A descrição desta rede é em formato padrão spice, desta forma, demoscomparar com o resultado da simulação. A ferramenta utilizada para simulação elétrica foi o HSpice. (PIBIC).