

308

MÉTODO UNIFICADO PARA A GERAÇÃO DE REDES DE TRANSISTORES. Renato Espirito Basso Poli, Felipe Ribeiro Schneider, André Inácio Reis (orient.) (UFRGS).

Este trabalho descreve um método para a implementação de funções lógicas usando transistores CMOS como chaves. Circuitos digitais são sintetizados a partir de tabelas verdade de funções lógicas que irão realizar as operações desejadas. O presente trabalho explora extensivamente estruturas de dados os diagramas binários de decisão (BDDs) assim como propriedades intrínsecas de funções lógicas de forma a obter redes com número mínimo de transistores, para funções de quatro entradas. Um método foi proposto com tal intuito e extensivamente avaliado, mostrando-se bastante eficiente quando comparado com métodos clássicos apresentados na bibliografia e muito utilizados em ferramentas de concepção de circuitos integrados modernas. Para a geração de resultados com os algoritmos desenvolvidos na teoria, foram criadas ferramentas de CAD, em JAVA. O trabalho vem sendo continuado e estimativas mais precisas de atraso, potência e área do circuito final devem ser geradas. Os resultados, até o momento em número de transistores, se apresentam bastante satisfatórios. O método está em processo de integração com outras ferramentas de síntese de modo que circuitos maiores possam ser sintetizados pela composição de várias funções de quatro entradas. (PIBIC/CNPq-UFRGS).