

226

ESTUDO SOBRE A SENSIBILIZAÇÃO DE CAMINHOS EM SOMADORES CMOS. *Guilherme D. Pizzol, José L. Guntzel, Ricardo R. A. L. Reis* (Instituto de Informática –UFRGS)

A estimação do atraso máximo de circuitos CMOS é crucial para a determinação de sua máxima frequência de funcionamento. Esta estimativa deve ser realizada antes da fabricação do circuito, uma vez que o custo de eventuais falhas é extremamente alto. Por esse motivo, e em função da demanda por circuitos cada vez mais rápidos é importante o desenvolvimento de ferramentas de CAD que permitam determinar o máximo atraso de um circuito CMOS de maneira rápida e com precisão aceitável. Simulação, no nível lógico, de chaves ou elétrico, foi utilizada por muitos anos. Entretanto, com o aumento da complexidade dos circuitos, o uso de simulação passou a ser impraticável, não somente pelo grande tempo de execução, mas sobretudo, por necessitar que o usuário forneça os estímulos de entrada (vetores). Análise de timing surgiu, então, como uma alternativa à simulação: o circuito é modelado como um grafo acíclico direto e os caminhos de maior atraso são listados por algum algoritmo apropriado. Entretanto, nem todos caminhos de um circuito podem ser capazes de permitir a passagem de uma transição de sinal. Tais caminhos jamais serão responsáveis pelo atraso do circuito, sendo chamados caminhos não sensibilizáveis. Desta forma, uma ferramenta de análise de timing que pretenda fornecer uma estimativa acurada do atraso máximo do circuito deve testar a sensibilização dos caminhos traçados, pois mesmo o caminho topológico de maior atraso pode não ser sensibilizável. Como um primeiro passo para a implementação de algoritmos de teste de sensibilização, este trabalho revisa os efeitos da presença de caminhos não sensibilizáveis em circuito somadores do tipo carry skip. (CNPq – UFRGS)