



Evento	Salão UFRGS 2013: SIC - XXV SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2013
Local	Porto Alegre - RS
Título	Especificação e projeto de um microprocessador assíncrono
Autor	ROGER DA SILVA PEREIRA
Orientador	JOAO LEONARDO FRAGOSO
Instituição	Universidade Estadual do Rio Grande do Sul

O projeto consiste em modelar, simular, sintetizar e prototipar um processador assíncrono baseado na arquitetura dos processadores MIPS, utilizando GO, linguagem de auto nível lançada pela google em novembro de 2009.

Antes de iniciar a implementação propriamente dita do processador, foram realizados testes para comprovar e certificar a concorrência entre os processos e a capacidade da linguagem em modelar circuitos integrados, em especial circuitos assíncronos. Módulos assíncronos iniciam o processamento dos dados quando os dados necessários para o processamento estiverem disponíveis em suas entradas. Assim que possível, os módulos liberam novamente as suas entradas para o recebimento de novos dados. Os resultados produzidos são enviados por suas portas de saídas se, e somente se, essas portas estiverem disponíveis para comunicação. Esta anatomia básica de comunicação é a mesma empregada pela linguagem GO para sincronizar os processos concorrentes através de canais de comunicação. Também foi necessário validar a capacidade da linguagem em modelar escolhas não-determinísticas, que são muito necessárias para a implementação de certos circuitos assíncronos. Então, vários dos testes foram focados no comando select para que se pudesse analisar a priorização ou não de cada canal executado paralelamente e a aleatoriedade das escolhas. O comando select permite que uma rotina espere sobre operações com múltiplas comunicações que acontecem ao mesmo tempo.

Com a validação da escolha da linguagem GO, foi possível começar o processo de modelagem do processador a partir de uma arquitetura definida durante o projeto. A arquitetura do processador está dividida nos seguintes blocos: (1) contador de programa: responsável por incrementar as posições de memória do microprocessador e endereçamento das instruções; (2) banco de registradores, (3) unidade lógica-aritmética (que inclui controle de acesso à memória de dados); (4) decodificador de instruções; (5) unidade de multiplicação-divisão; (6) co-processador para interrupções, além de multiplexador e demultiplexador de dados para o banco de registradores. Para efeitos de modelagem, incluiu-se um modelo de memória de instruções e dados. Apesar de a descrição do processador ainda não estar completa, atualmente algumas instruções já podem ser executadas no modelo do processador descrito em GO.

A linguagem GO vai permitir validar e verificar a arquitetura escolhida para o processador assíncrono, antes de sua implementação final no silício. Também servirá de base para a definição de uma metodologia para o projeto de circuitos assíncronos utilizando esta linguagem de programação.