



Evento	Salão UFRGS 2013: SIC - XXV SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2013
Local	Porto Alegre - RS
Título	Implementação de um tradutor binário ARM-MIPS
Autor	MARCELO BRANDALERO
Orientador	ANTONIO CARLOS SCHNEIDER BECK FILHO

A rápida evolução da tecnologia de integração em chips trouxe novos desafios aos projetistas de software e de hardware. Cada novo produto lançado possui um ciclo de vida muito curto, dados os constantes avanços tecnológicos. É necessário, assim, empregar no desenvolvimento de novas aplicações estratégias que minimizem o *time-to-market*. Uma estratégia amplamente utilizada é a de reutilização de código já existente, poupando tempo de desenvolvimento e de testes. Para o projetista de hardware, porém, isso representa uma limitação importante: a necessidade de manter o hardware compatível com o código legado, forçando as novas gerações do produto a serem desenvolvidas como extensões da geração atual. No contexto de microprocessadores, cada nova família de produtos deve suportar o mesmo conjunto de instruções (que define a *arquitetura* do processador) que a anterior, ficando as otimizações limitadas então à organização do dispositivo.

Uma solução para este problema consiste na utilização de um mecanismo de tradução binária. Mecanismos desse tipo realizam a tradução entre o código binário de uma arquitetura para a outra, tornando transparentes ao programador as modificações arquiteturais. Isto permite a reutilização de programas legado em novas plataformas, ao mesmo tempo em que fornece maior liberdade ao projetista de hardware. Tal liberdade implica, porém, em um maior custo temporal na execução de programas, pois introduz uma camada adicional de abstração entre o software e o hardware. Assim, um dos objetivos deste projeto é o desenvolvimento de um componente que faça, da maneira mais eficiente possível, a tradução binária da arquitetura ARM para a arquitetura MIPS. De forma a atingir esse objetivo, a implementação é feita em hardware.

A arquitetura ARM foi escolhida por representar, junto com a arquitetura x86, uma grande parte dos processadores existentes no mercado atualmente. Um tradutor de x86 para MIPS já foi desenvolvido em outra etapa do projeto. Neste trabalho, será feita a implementação do tradutor em linguagem de descrição de hardware (VHDL), analisando-se incompatibilidades existentes entre as arquiteturas, e resultados de overhead de área e de tempo com respeito à execução com o tradutor e à execução na plataforma nativa. Posteriormente, o tradutor será estendido para suportar múltiplas arquiteturas.